T.C.
ERCİYES ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ
ANABİLİM DALI

MEMRİSTÖR TABANLI NONLİNEER SİSTEM UYGULAMALARI

Hazırlayan
Seda ARIK

Danışman
Prof. Dr. Recai KILIÇ

Yüksek Lisans Tezi

Temmuz 2015
KAYSERİ

T.C.
ERCİYES ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ
ANABİLİM DALI

MEMRİSTÖR TABANLI NONLİNEER SİSTEM UYGULAMALARI

(Yüksek Lisans Tezi)

Hazırlayan
Seda ARIK

Danışman
Prof. Dr. Recai KILIÇ

Temmuz 2015
KAYSERİ

BİLİMSEL ETİĞE UYGUNLUK

Bu çalışmadaki tüm bilgilerin, akademik ve etik kurallara uygun bir şekilde elde edildiğini beyan ederim. Aynı zamanda bu kural ve davranışların gerektirdiği gibi, bu çalışmanın özünde olmayan tüm materyal ve sonuçları tam olarak aktardığımı ve referans gösterdiğimi belirtirim.

Adı-Soyadı: Seda ARIK

İmza : 

YÖNERGEYE UYGUNLUK

"Memristör Tabanlı Nonlineer Sistem Uygulamaları" adlı Yüksek Lisans tezi, Erciyes Üniversitesi Lisansüstü Tez Önerisi ve Tez Yazma Yönergesi'ne uygun olarak hazırlanmıştır.

Tezi Hazırlayan

Seda ARIK

Danışman

Prof. Dr. Recai KILIÇ

Elektrik-Elektronik Mühendisliği ABD Başkanı

Prof. Dr. Necmi TAŞPINAR

Prof. Dr. Recai KILIÇ danışmanlığında **Seda ARIK** tarafından hazırlanan "**Memristör Tabanlı Nonlineer Sistem Uygulamaları**" adlı bu çalışma, jürimiz tarafından Erciyes Üniversitesi Fen Bilimleri Enstitüsü Elektrik-Elektronik Mühendisliği Anabilim Dalında **Yüksek Lisans** tezi olarak kabul edilmiştir.

30/07/2015

JÜRİ:

Danışman	: Prof. Dr. Recai KILIÇ	.....
Üye	: Doç. Dr. Enis GÜNAY	.....
Üye	: Doç. Dr. Serhan YAMAÇLI	.....

ONAY:
Bu tezin kabulü Enstitü Yönetim Kurulunun 04/08/2015 tarih ve 2015/32-03 sayılı kararı ile onaylanmıştır.

..04..../..08.../..2015..

Prof. Dr. Kâzım KEŞLİOĞLU

Enstitü Müdürü

ÖNSÖZ / TEŞEKKÜR

Bu tezin hazırlama ve yürütme aşamasında bilimsel katkılarıyla beni aydınlatan, yakın ilgisini ve yardımlarını esirgemeden her türlü desteği sağlayan değerli hocam ve danışmanım Prof. Dr. Recai KILIÇ'a teşekkürü bir borç bilirim.

Hayatımın her anında yanımda olan ve bana daima destek veren aileme ve dostlarıma sonsuz teşekkürlerimi sunarım.

Seda ARIK

Kayseri, Temmuz 2015

MEMRİSTÖR TABANLI NONLİNEER SİSTEM UYGULAMALARI

Seda ARIK

Erciyes Üniversitesi, Fen Bilimleri Enstitüsü

Yüksek Lisans Tezi, Temmuz 2015

Danışman: Prof. Dr. Recai KILIÇ

ÖZET

Memristör, elektriksel yük ile manyetik akıyı ilişkilendiren iki uçlu devre elemanı olarak 1971'de Leon Chua tarafından önerilmiş ve fiziksel olarak ilk kez 2008 yılında HP Laboratuvarında üretilmiştir. Fiziksel olarak gerçekleştirilmiş olmasına rağmen ticari olarak üretilen bir memristör elemanı yoktur. Memristör karakteristik özellikleri sayesinde, literatürde bilgisayar mimarileri, nöromorfik sistemler ve dijital devreler gibi birçok memristör tabanlı tasarım uygulamalarında yer almıştır. Dikkat çeken uygulama alanlarından birisi de memristör tabanlı kaotik sistemler olmuştur. Nonlineer özelliğe sahip olması memristörün kaotik devrelerde kullanılabileceğini göstermiştir ve son zamanlarda farklı nonlineer denklemlere sahip memristör tabanlı kaotik devrelerin tasarımı oldukça dikkat çekmektedir. Memristörlerin ticari olarak üretimi henüz mümkün olmadığından, memristör tabanlı kaotik sistemlerin deneysel olarak test edilmesi ve doğrulanması genellikle ayrık elemanlarla gerçekleştirilen farklı emülatör (taklitçi) devreleri ile yapılmaktadır. Bu durum devre tasarımını oldukça karmaşık ve zor hale getirmektedir. Bu nedenle memristör tabanlı kaotik sistemleri en doğru şekilde ve az sayıda eleman kullanarak gerçekleştirmek önem arz etmektedir. Bu tez çalışmasında; memristör tabanlı kaotik sistemlerin literatürde mevcut olan donanım gerçekleştirimlerinin incelenmesi, nümerik benzetim programları aracılığıyla modellerin test edilmesi ve analog programlanabilir elemanlar kullanılarak alternatif gerçekleştirimlerinin ortaya konulması hedeflenmiştir.

Bu kapsamda öncelikle memristörler ile ilgili literatürde yer alan tanım, tarihçe, genel uygulama alanları ve emülator devreleri hakkında bilgiler verilmiştir. Daha sonra memristör tabanlı kaotik sistemler ve bu sistemlerle ilgili literatürde yer alan donanım çalışmaları incelenmiştir. Memristör tabanlı kaotik sistemlerin deneysel olarak test edilmesi ve doğrulanması için literatürdeki çalışmalara bir alternatif olması açısından yeniden yapılandırılabilir donanım platformu olarak Alan Programlanabilir Analog Dizi

(Field Programmable Analog Array, FPAA) tanıtılmıştır. Bu amaçla üç adet memristör tabanlı kaotik sistem bu platform üzerinde yapılandırılmış ve deneysel olarak davranışları doğrulanmıştır. Bu platformun kullanılmasıyla farklı emülatör devrelerine ihtiyaç duyulmadan programlanabilirlik ve yeniden yapılandırılabilirlik özelliklerinden faydalanılarak farklı nonlineer fonksiyonlarla karakterize edilen memristör tabanlı kaotik sistemlerin tek bir donanım üzerinde gerçekleştirilmesi mümkün hale getirilmiştir.

Anahtar kelimeler: Memristör; Memristör Tabanlı Kaotik Sistemler; Emülatör Devreleri; Alan Programlanabilir Analog Dizi (FPAA).

MEMRISTOR BASED NONLINEAR SYSTEM APPLICATIONS

Seda ARIK

Erciyes University, Graduate School of Natural and Applied Sciences

M.Sc. Thesis, July 2015

Supervisor: Prof. Dr. Recai KILIÇ

ABSTRACT

Memristor as two terminal circuit element relating electrical charge and magnetic flux was proposed in 1971 by Leon Chua and was produced physically for the first time in HP Labs in 2008. Although it is physically implemented, there is no memristor element produced commercially. Due to the characteristics of memristor, many memristor based designs such as computer architecture, neuromorphic systems and digital circuits are available in the literature. One of these applications is also memristor based chaotic system. Because of the nonlinear feature of a memristor, it can be used in chaotic system designs and recently the designs of memristor based chaotic circuits which have different nonlinearities have attracted more attention. Since the commercial productions of memristors are not available yet, the experimental testing and verifying of memristor based chaotic systems are performed by emulator circuits generally composed of discrete components. This situation makes the circuit design quite complex and difficult. For this reason, it is important to implement the memristor based chaotic systems in a correct way by using fewer components. In this thesis, it is aimed to examine the available hardware implementations of the memristor based chaotic systems in the literature, to test the systems via numerical simulation programs and to present alternative implementations of the systems by using an analog programmable device.

In this context, firstly the detailed informations available in the literature about the memristor element such as the definition, the historical background, the general field of applications and the emulator circuits were given. Then, memristor based chaotic systems and their hardware implementations in the literature were examined. Field Programmable Analog Array (FPAA) as a reconfigurable hardware platform in terms of being an alternative to the studies in the literature is introduced for experimental testing and verifying of memristor based chaotic systems. For this purpose, three memristor

based chaotic systems were constructed on this platform and their behaviors were verified experimentally. By using this platform, it is possible to implement several memristor based chaotic systems characterized with different nonlinear functions on a unique hardware in a reconfigurable and programmable manner without the need for different emulators.

Keywords: Memristor; Memristor Based Chaotic Systems; Emulator Circuits; Field Programmable Analog Array (FPAA).

İÇİNDEKİLER

MEMRİSTÖR TABANLI NONLİNEER SİSTEM UYGULAMALARI

Sayfa

BİLİMSEL ETİĞE UYGUNLUK SAYFASI ii
YÖNERGEYE UYGUNLUK SAYFASI iii
KABUL VE ONAY SAYFASI iv
ÖNSÖZ v
ÖZET vi
ABSTRACT viii
İÇİNDEKİLER x
KISALTMALAR xiii
TABLOLAR LİSTESİ xv
ŞEKİLLER LİSTESİ xvi

GİRİŞ 1

1. BÖLÜM

GENEL BİLGİLER

1.1. Genel Bilgiler ve Literatür Çalışması 3

2. BÖLÜM

MEMRİSTÖR VE MEMRİSTİF SİSTEMLER

2.1. Memristörün Tanımı 9
2.2. Memristörün Özellikleri 11
2.3. Memristif Sistemler 13
2.4. Memristör Modelleri 14

2.4.1. Lineer Sürüklenme Modeli 14
2.4.2. Nonlineer Sürüklenme Modeli 18
2.4.3. Simmons Tünel Bariyer Modeli 23
2.4.4. Eşik Uyarlamalı Memristör (TEAM) Modeli 25
2.4.5. SPICE Modelleri 26
2.5. Memristörün Fabrikasyonu 34
2.5.1. Moleküler ve İyonik İnce Film Memristörler 34
2.5.1.1. TiO_2 Tabanlı Memristör 35
2.5.1.2. Alternatif Diğer İnce Film Memristörler 38
2.5.2. Spintronik Memristör 41
2.6. Memristör ve Memristif Sistem Uygulamaları 41
2.6.1. Analog Uygulamalar 42
2.6.2. Dijital Uygulamalar 43

3. BÖLÜM

MEMRİSTÖR EMÜLATÖRLERİ VE KAOTİK SİSTEM UYGULAMALARI

3.1. Memristör Emülatörleri 44
3.2. Memristör Emülatörleri ile Kaotik Sistem Uygulamaları 53

4. BÖLÜM

MEMRİSTÖR TABANLI KAOTİK SİSTEMLERİN PROGRAMLANABİLİR VE YENİDEN YAPILANDIRILABİLİR TASARIMI VE GERÇEKLEŞTİRİMİ

4.1. Alan Programlanabilir Analog Dizi (FPAA) 64
4.2. Memristör Tabanlı Kaotik Sistemler ve Nümerik Analizleri 68
4.2.1. Memristör Tabanlı Kaotik Sistem-I 69
4.2.2. Memristör Tabanlı Kaotik Sistem-II 70
4.2.3. Memristör Tabanlı Kaotik Sistem-III 73
4.3. Memristör Tabanlı Kaotik Sistem-I, II ve III'ün FPAA ile Tasarımı ve Gerçekleştirilmesi 73
4.3.1. Memristör Tabanlı Kaotik Sistem-I'in FPAA ile Gerçekleştirilmesi 75

4.3.2. Memristör Tabanlı Kaotik Sistem-II'nin FPAA ile Gerçekleştirilmesi... 76
4.3.3. Memristör Tabanlı Kaotik Sistem-III'ün FPAA ile Gerçekleştirilmesi .. 79

5. BÖLÜM
TARTIŞMA – SONUÇ VE ÖNERİLER

KAYNAKLAR 83
ÖZGEÇMİŞ..... 101

KISALTMALAR VE SİMGELER

FPAA	Alan Programlanabilir Analog Dizi (Field Programmable Analog Array)
ADALINE	Adaptif Lineer Nöron (ADAptive LInear NEuron)
TiO_2	Titanyum Dioksit
Pt	Platinyum
AlAs	Alüminyum Arsenid
GaAs	Galyum Arsenid
AFM	Atomik Kuvvet Mikroskobu
PWL	Parçalı Lineer (Piece-Wise Linear)
CNN	Hücresel Sinir Ağı (Cellular Neural Network)
CMOS	Bütünleyici Metal Oksit Yarıiletken (Complementary Metal Oxide Semiconductor)
OpAmp	İşlemsel Yükselteç (Operational Amplifier)
FPGA	Alan Programlanabilir Kapı Dizisi (Field Programmable Gate Array)
TEAM	Eşik Uyarlamalı Memristör (Threshold Adaptive Memristor)
VCCS	Voltaj Kontrollü Voltaj Kaynağı (Voltage Controlled Current Source)
CCVS	Akım Kontrollü Voltaj Kaynağı (Current Controlled Voltage Source)
MIM	Metal-Yalıtkan-Metal (Metal-Insulator-Metal)
NIL	Nano-Damgalama Litografisi (Nano-Imprint Lithography)
ALD	Atomik Katman Kaplama (Atomic Layer Deposition)
Ag	Gümüş
ReRAM	Rezistif Rastgele Erişimli Bellek (Resistive Random Access Memory)
ITO	İndiyum Kalay Oksit (Indium Tin Oxide)
Al	Alüminyum
Si	Silikon
W	Tungsten
Se	Selenyum
Ge	Germanyum
Pd	Paladyum
WO_3	Tungsten Oksit
ZnO	Çinko Oksit

Cr	Krom
Au	Altın
ADC	Analog-Dijital Konvertör (Analog to Digital Convertor)
CAB	Konfigüre Edilebilir Analog Blok (Configurable Analog Block)
SRAM	Statik Rastgele Erişimli Bellek (Static Random Access Memory)
LUT	Hafıza Tablosu (Look Up Table)
SAR	Ardışık Yaklaşımlı Kaydedici (Successive Approximation Register)
CAM	Yapılandırılabilir Analog Modül (Configurable Analog Module)
LDR	Işığa Duyarlı Direnç (Light Dependent Resistor)
LED	Işık Yayan Diyot (Light Emitting Diode)
CFOA	Akım Geribeslemeli İşlemsel Yükselteç (Current Feedback Operational Amplifiers)
TOA	Transempedans İşlemsel Yükselteci (Transimpedance Operational Amplifiers)
OTA	İşlemsel Geçiş İletkenliği Yükselteci (Operational Transconductance Amplifier)

TABLOLAR LİSTESİ

Tablo 1. 1. M-R mutatörün tanımlanması ve gerçekleştirimi [1]. 4
Tablo 2. 1. Biolek vd. tarafından sunulan memristörün SPICE modeli [49]. 27
Tablo 2. 2. Abdalla ve Pickett tarafından önerilen modelin SPICE kodu [62]. 31
Tablo 2. 3. Chang vd. tarafından sunulan modelin SPICE kodu [63]. 32

ŞEKİLLER LİSTESİ

Şekil 1. 1. Temel devre değişkenleri ve temel devre elemanları arasındaki ilişki [2]. 3
Şekil 1. 2. Memristör ve φ-q eğrisi [1]. 4
Şekil 1. 3. Memristörün üç farklı gerçekleştirimi. a) Nonlineer direnç bağlanmış *M*-*R* mutatör. b) Nonlineer indüktör bağlanmış *M*-*L* mutatör. c) Nonlineer kapasitör bağlanmış *M*-*C* mutatör [1]. 5
Şekil 1. 4. *M*-*R* mutatörün birinci tipi için pratik aktif devre gerçekleştirimi [1]. 6
Şekil 1. 5. Art arda sıralı 17 memristorün bir atomik kuvvet mikroskobu (AFM) altındaki görüntüsü [51]. 7
Şekil 2. 1. Memristörün *i*-*v* karakteristikleri, a) Tipik memristör için, b) Deneysel olarak HP tarafından üretilen memristör için [2]. 10
Şekil 2. 2. Memristörün tipik φ-q eğrilerine iki örnek [1]. 12
Şekil 2. 3. Memristörün histerezis (lissajous) eğrisi [6]. 12
Şekil 2. 4. HP tarafından sunulan memristör diyagramı [2]. 15
Şekil 2. 5. Üç farklı frekans değeri için memristörün lineer sürüklenme modeli [2]. ... 17
Şekil 2. 6. Nonlineer sürüklenme modelinin kullanıldığı histerezis döngüsü [46]. 18
Şekil 2. 7. Strukov vd. tarafından önerilen pencere fonksiyonunun grafiği [2]. 19
Şekil 2. 8. Joglekar ve Wolf tarafından önerilen pencere fonksiyonunun grafiği [47]. 20
Şekil 2. 9. p=2 için Biolek vd. tarafından önerilen pencere fonksiyonunun grafiği [49]. 21
Şekil 2. 10. Prodromakis vd. tarafından önerilen pencere fonksiyonunun grafiği [50]. . 22
Şekil 2. 11. Nonlineer iyon sürüklenme modelinin akım-voltaj karakteristiği [55]. 23
Şekil 2. 12. Simmons tünel bariyer modeline dayanan fiziksel memristör yapısı (*V*: cihaza uygulanan voltaj, *v*: cihazın dahili voltajı, v_g: tünelleme bariyer voltajı veya katkılanmamış bölgenin voltajı, *x*: tünelleme bariyer genişliği, R_s: kanal direncidir) [57]. 24
Şekil 2. 13. Biolek vd. tarafından sunulan SPICE modelinin yapısı [49]. 27
Şekil 2. 14. Biolek vd.'nin çalışmasındaki memristörün SPICE simülasyon sonuçları (R_{INIT}=*11kΩ,* R_{off}=*16kΩ, V=1,2V, f=1Hz*) [49], a) Akı-yük eğrisi, b) Zamana göre akım ve voltaj eğrileri, c) Akım-voltaj karakteristiği, d) Durum değişkeninin zamana göre değişimi. 28

Şekil 2. 15. Biolek vd.'nin çalışmasındaki memristörün SPICE simülasyon sonuçları (R_{INIT}=*1kΩ,* R_{off}=*5kΩ, V=2V, f=1Hz*) [49], a) Akı-yük eğrisi, b) Zamana göre akım ve voltaj eğrileri, c) Akım-voltaj karakteristiği, d) Durum değişkeninin zamana göre değişimi. 28
Şekil 2. 16. Benderli ve Wey tarafından önerilen kırpıcı devre [48]. 29
Şekil 2. 17. Benderli ve Wey tarafından önerilen modelin SPICE simülasyon sonuçları [48], a) *w(t)* kırpıldığında *i-v* eğrisi, b) Pencere fonksiyonu kullanılarak elde edilen *i-v* eğrisi. 29
Şekil 2. 18. Rak ve Cserey tarafından önerilen modelin SPICE devre modeli ve akım-voltaj karakteristiği [60]. 30
Şekil 2. 19. Abdalla ve Pickett tarafından önerilen modele ait simülasyon sonucu ile deneysel sonucun karşılaştırmalı gösterimi [62]. 31
Şekil 2. 20. Chang vd. tarafından sunulan modelin SPICE simülasyon sonucu [63], a) Zamana göre akım ve voltaj eğrileri, b) Memristörün *i-v* karakteristiği. 31
Şekil 2. 21. *MR* mutatör ve nonlineer dirençten oluşan SPICE makro modeli [46]. 33
Şekil 2. 22. Kavehei vd. modelinin SPICE makro model simülasyon sonuçları [46]. . 33
Şekil 2. 23. ReRAM yapısında kullanılan alt/üst elektrot malzemeleri ile geçiş metal-oksit malzemeleri gösteren periyodik tablo (Mavi renk elektrot malzemeleri, yeşil ve kırmızı renkler ise ikili veya üçlü oksit malzemeleridir) [73]. 34
Şekil 2. 24. Farklı memristör tiplerinin sınıflandırılması. 35
Şekil 2. 25. TiO_2 tabanlı memristörün yapısı [75]. 35
Şekil 2. 26. TiO_2 tabanlı memristörün çalışma şekli [75], a) Öngerilim uygulanmayan memristör yapısı, b) Pozitif öngerilim altında katkılanmış ve katkılanmamış bölgenin değişimi, c) Negatif öngerilim altında katkılanmış ve katkılanmamış bölgenin değişimi. 36
Şekil 2. 27. Kavehei vd. tarafından üretilen Ag/TiO_2/ITO memristörü [73]. 37
Şekil 2. 28. Yaklaşık 2 mm × 2 mm'lik saydam tabaka üzerine işlenmiş Al/TiO_2/Al esnek memristörü [21]. 37
Şekil 2. 29. Prodromakis vd. tarafından üretilen memristörün şematik yapısı [78]. 38
Şekil 2. 30. Oblea vd.'nin ürettiği memristörün, a) Şematik yapısı, b) Farklı iki frekans için histerezis döngüsü [81]. 39

Şekil 2. 31. Pd/WO_3/W memristörün I-V karakteristiği, a) Pozitif ve negatif voltaj altında, b) Farklı değerlerdeki pozitif voltaj altında, c) Farklı değerlerdeki negatif voltaj altında [63]. 39
Şekil 2. 32. ZnO tabanlı memristörün fabrikasyon yapısı [83]. 40
Şekil 2. 33. ZnO tabanlı üç memristör için *i-v* karakteristiği, a) Pt/ZnO/Pt memristör için, b) Cr/ZnO/Cr memristör için, c) Au/ZnO/Au memristör için [83]. 40
Şekil 2. 34. Spintronik memristör ve eşdeğer direnç değeri. 41
Şekil 2. 35. Memristör ve memristif sistem uygulamalarının sınıflandırılması. 42
Şekil 2. 36. Memristörün sinaps uygulaması, a) Nöronlar arası memristör sinapsının şematik gösterimi, b) Crossbar konfigürasyonunda memristör sinapsının şematik gösterimi [80]. 43
Şekil 3. 1. Mutlu ve Karakulak tarafından önerilen memristör taklitçilerinin devre şemaları, a) [143], b) [144]. 45
Şekil 3. 2. Mutlu ve Karakulak tarafından önerilen memristör taklitçisinin deneysel sonuçları [144], a) 17 Hz frekansta histerezis eğrisi, b) 17 Hz sinüzoidal işaret altında akım ve gerilimin zaman göre dalga formları, c) 100 Hz frekansta histerezis eğrisi, d) 100 Hz sinüzoidal işaret altında akım ve gerilimin zaman göre dalga formları. 46
Şekil 3. 3. Pershin ve Di Ventra tarafından önerilen memristör emülatörünün; a) Blok diyagramı, b) *I-V* karakteristiği [97]. 47
Şekil 3. 4. Valsa vd. tarafından önerilen memristör emülatörünün temel şeması [145]. 47
Şekil 3. 5. Valsa vd. tarafından önerilen memristör emülatörünün histerezis karakteristikleri [145], a) Farklı frekanslar (0.5 Hz ve 2.0 Hz) için, b) *f*=0.5 Hz'de farklı genlikler (1: 0.15V, 2: 0.225V, 3: 0.3V, 4: 0.4V) için. .. 48
Şekil 3. 6. Sodhi ve Gandhi tarafından önerilen memristör emülatörünün blok diyagramı [146]. 48
Şekil 3. 7. Sodhi ve Gandhi tarafından önerilen memristör emülatörünün histerezis karakteristiği [146], a) *f*=20 Hz için, b) *f*=100 Hz için. 49
Şekil 3. 8. Artan eğilimli memristör emülatörü [148]. 49
Şekil 3. 9. Azalan eğilimli memristör emülatörü [148]. 50
Şekil 3. 10. Kim vd. tarafından sunulan memristör emülatörünün farklı frekans değerleri için histerezis karakteristiği [147]. 51

Şekil 3. 11. LDR ile tasarlanan memristör emülatörünün devre şeması [149]..... 51
Şekil 3. 12. Wang vd. tarafından sunulan LDR tabanlı memristör emülatörünün farklı frekans değerleri için histerezis eğrileri [149]. 51
Şekil 3. 13. M-R mutatörün CFOA tabanlı gerçekleştirimi [150]. 52
Şekil 3. 14. Biolek vd. tarafından önerilen CFOA tabanlı M-R mutatörün histerezis eğrisi [150]. 53
Şekil 3. 15. Lorenz sistemine ait 2-boyutlu kaotik çeker gösterimleri. 55
Şekil 3. 16. Lorenz sisteminde iki farklı başlangıç değeri için elde edilen *x(t)* dinamikleri. 55
Şekil 3. 17. Kaotik Chua devresi. 55
Şekil 3. 18. Chua diyodunun nonlineer i-v karakteristiği. 56
Şekil 3. 19. Nonlineer direnç yapısı. 57
Şekil 3. 20. Kaotik Chua devresi için nümerik simülasyon sonuçları, a) Nonlineer direncin i-v karakteristiği, b) İki boyutlu kaotik çeker gösterimi, c) Kaotik dinamikleri..... 57
Şekil 3. 21. Muthuswamy tarafından pratik olarak gerçekleştirilen memristör tabanlı kaotik devre ve eşdeğer memristör modeli [36]. 58
Şekil 3. 22. Muthuswamy tarafından pratik olarak gerçekleştirilen memristör tabanlı kaotik devrenin deneysel sonuçları [36], a) Soldan sağa v_2-v_1 ve v_2-φ düzlemlerindeki kaotik çekerler (soldan sağa, x= 2.00 Volts/Div, 0.5 Volts/Div; y= 1.00 Volts/Div, 1.00 Volts/Div), b) Soldan sağa φ, v_1 ve v_2'nin zamana göre dalga formları (soldan sağa y= 2.00 Volts/Div, 5.00 Volts/Div, 2.00 Volts/Div). 59
Şekil 3. 23. Bao vd. tarafından pratik olarak gerçekleştirilen memristör tabanlı kaotik devre ve eşdeğer memristör modeli [37]. 59
Şekil 3. 24. Bao vd. tarafından pratik olarak gerçekleştirilen memristör tabanlı kaotik devrenin (soldan sağa) v_1-v_2 ve v_2-φ düzlemlerindeki kaotik çekerleri [37]. 60
Şekil 3. 25. Buscarino vd. tarafından pratik olarak gerçekleştirilen CNN tabanlı memristif kaotik devre ve eşdeğer memristör modeli [38]. 60
Şekil 3. 26. Buscarino vd. tarafından pratik olarak gerçekleştirilen CNN tabanlı memristif kaotik devreden elde edilen kaotik çeker [38]. 61

Şekil 3. 27. Muthuswamy ve Chua tarafından önerilen üç-elemanlı memristör tabanlı kaotik devre [161]. 61
Şekil 3. 28. Hrubos tarafından OTA ile yeniden tasarlanan memristör tabanlı kaotik devre [162]. 62
Şekil 3. 29. Memristör tabanlı kaotik devreye ait kaotik çekerler, a) Muthuswamy ve Chua tarafından sunulan kaotik çeker [161], b) Hrubos tarafından sunulan kaotik çeker [162]. 62
Şekil 4. 1. FPAA elemanının blok diyagramı..... 65
Şekil 4. 2. a) AN231E4 tipi FPAA'in blok diyagramı, b) CAB'in iç yapısı [167]. 66
Şekil 4. 3. Memristör Tabanlı Kaotik Sistem tasarımında kullanılan CAM listesi. 66
Şekil 4. 4. FPAA tabanlı tasarım için akış diyagramı. 68
Şekil 4. 5. Memristör tabanlı kaotik sistemler, a) Memristör tabanlı kaotik sistem-I [23], b) Memristör tabanlı kaotik sistem-II [25,26], c) Memristör tabanlı kaotik sistem-III [161]..... 69
Şekil 4. 6. Memristör tabanlı kaotik sistem-I'e ait nümerik simülasyon sonuçları, a) *x-y* düzlemindeki kaotik çeker, b) *x, y, z, w* durum değişkenlerinin zaman domenindeki gösterimi. 70
Şekil 4. 7. Düzgün parçalı-kuadratik nonlinear fonksiyonunun kullanıldığı memristör tabanlı kaotik sistem-II'ye ait nümerik simülasyon sonuçları, a) *z-w* düzlemindeki kaotik çeker, b) *x-y* düzlemindeki kaotik çeker, c) *y-w* düzlemindeki kaotik çeker, d) *x, y, z, w* değişkenlerinin dalga formları. 71
Şekil 4. 8. Düzgün sürekli kübik monoton-artan nonlineer fonksiyonunun kullanıldığı memristör tabanlı kaotik sistem-II'ye ait nümerik simülasyon sonuçları, a) *y-w* düzlemindeki kaotik çeker, b) *x-w* düzlemindeki kaotik çeker, c) *y-z* düzlemindeki kaotik çeker, d) *x, y, z, w* değişkenlerinin dalga formları. 72
Şekil 4. 9. Memristör tabanlı kaotik sistem-III'in nümerik simülasyon sonuçları, a) *x-y* düzlemindeki kaotik çeker, b) *x, y, z* durum değişkenlerinin zaman domeninde gösterimi. 73
Şekil 4. 10. Memristör Tabanlı Kaotik Sistem-I, II ve III'ün test edilmesi ve doğrulanması için kullanılan yeniden yapılandırılabilir donanım platformunun deneysel kurulumu..... 74

Şekil 4. 11. Memristör Tabanlı Kaotik Sistem-I'in FPAA gerçekleştirim şeması. 75
Şekil 4. 12. FPAA ile gerçeklenen Memristör Tabanlı Kaotik Sistem-I'in deneysel sonuçları, a) *x*-*y* düzlemindeki kaotik çeker (x= 0.5 Volts/Div, y= 1 Volts/Div), b) *x* ve *y* durum değişkenlerinin dalga formu (x= 1Volts/Div, y= 1 Volts/Div, Time/Div:5ms). 76
Şekil 4. 13. Düzgün parçalı-kuadratik nonlineer fonksiyonunun kullanıldığı Memristör Tabanlı Kaotik Sistem-II'nin FPAA gerçekleştirim şeması. 77
Şekil 4. 14. FPAA ile gerçeklenen düzgün parçalı-kuadratik nonlineer fonksiyonunun kullanıldığı Memristör Tabanlı Kaotik Sistem-II'nin deneysel sonuçları, a) *z*-*w* düzlemindeki kaotik çeker (z= 0.5 Volts/Div, w= 0.2 Volts/Div), b) *x*-*y* düzlemindeki kaotik çeker (x= 0.5 Volts/Div, y= 0.2 Volts/Div), c) *y*-*w* düzlemindeki kaotik çeker (y= 0.2 Volts/Div, w=0.2 Volts/Div), d) *x, y, z* ve *w* durum değişkenlerine ait dalga formları (x= 1 Volts/Div, y= 0.2 Volts/Div, z= 0.5 Volts/Div, w= 0.5 Volts/Div, Time/Div:1ms). 77
Şekil 4. 15. Düzgün sürekli kübik monoton-artan nonlineer fonksiyonunun kullanıldığı Memristör Tabanlı Kaotik Sistem-II'nin FPAA gerçekleştirim şeması. 78
Şekil 4. 16. FPAA ile gerçeklenen düzgün sürekli kübik monoton-artan nonlineer fonksiyonunun kullanıldığı Memristör Tabanlı Kaotik Sistem-II'nin deneysel sonuçları, a) *y*-*w* düzlemindeki kaotik çeker (y= 0.1 Volts/Div, w= 0.2 Volts/Div), b) *x*-*w* düzlemindeki kaotik çeker (x= 0.5 Volts/Div, w= 0.2 Volts/Div), c) *y*-*z* düzlemindeki kaotik çeker (y= 0.1 Volts/Div, z= 0.5 Volts/Div), d) *x, y, z* ve *w* durum değişkenlerine ait dalga formları (x= 0.5 Volts/Div, y= 0.2 Volts/Div, z= 1 Volts/Div, w= 0.5 Volts/Div, Time/Div:1ms). 78
Şekil 4. 17. Memristor Tabanlı Kaotik Sistem-III'ün FPAA gerçekleştirim şeması. 79
Şekil 4. 18. FPAA ile gerçeklenen Memristör Tabanlı Kaotik Sistem-III'ün deneysel sonuçları, a) *x*-*y* düzlemindeki kaotik çeker (x= 0.2 Volts/Div, y= 0.5 Volts/Div), b) *x* ve *y* durum değişkenlerinin dalga formları (x= 0.2 Volts/Div, y= 0.5 Volts/Div, Time/Div:2.5ms). 79

GİRİŞ

Teorik olarak 1971'de tanıtılan memristörler, fiziksel olarak ilk kez 2008 yılında üretilmiştir [1,2]. "Memory resistor (hafızalı direnç)"ün kısaltması olan memristör elektriksel yük ve manyetik akı arasındaki nonlineer ilişkiyi temsil eden iki uçlu pasif devre elemanıdır. Memristör elemanının ticari ürün olarak üretimi söz konusu olmadığı için memristör davranışını taklit eden bazı emülatör devreleri literatürde sunulmuştur. Memristör tabanlı kaotik sistemleri de kapsayan birçok memristör tabanlı sistem bu emülatörler kullanılarak tasarlanmakta ve test edilmektedir.

Memristörün nonlineer özelliğe sahip olması, bu elemanın kaotik devrelerde kullanılabileceği fikrini açığa çıkarmış olup, son zamanlarda farklı nonlineer denklemlere sahip memristör tabanlı kaotik sistemler ortaya konmuştur. Memristör tabanlı kaotik sistemlerin tasarımı, test edilmesi ve doğrulanma süreçleri farklı emülatör yapıları gerektirmektedir. Bu emülatör devreleri; direnç, kapasitör, opamp ve çarpıcı gibi genellikle ayrık elemanlardan oluşan analog işlem bloklarından oluşmaktadır. Memristör tabanlı kaotik sistemlerin gerçekleştirimleri göz önüne alındığında, tek bir programlanabilir platform üzerinde daha az devre elemanı kullanmaya olanak sağlayan tasarımların önemli olduğu görülmektedir.

Bu tez çalışmasında; memristör tabanlı kaotik sistemlerin literatürde mevcut olan donanım gerçekleştirimlerinin incelenmesi, nümerik benzetim programları aracılığıyla sistemlerin test edilmesi, analog programlanabilir eleman kullanılarak alternatif gerçekleştirimin ortaya konulması amaçlanmıştır. Bu kapsamda öncelikle memristor hakkında literatürde mevcut olan tanım, tarihçe, genel uygulama alanları ve emülator devreleri gibi detaylı bilgiler verilmiştir. Daha sonra memristör tabanlı kaotik sistemler ve literatürde önerilen donanım çalışmaları incelenmiştir. Literatürdeki çalışmalara alternatif olması açısından memristör tabanlı kaotik sistemlerin deneysel olarak test edilmesi ve doğrulanması için yeniden yapılandırılabilir donanım platformu olarak

FPAA kullanılmıştır. Bu amaçla üç adet memristör tabanlı kaotik sistem bu platform üzerinde yapılandırılmış ve deneysel olarak davranışları doğrulanmıştır. Bu platformun kullanılmasıyla farklı emülatör devrelerine ihtiyaç duyulmadan programlanabilirlik ve yeniden yapılandırılabilirlik özelliklerinden faydalanılarak farklı nonlineer fonksiyonlarla karakterize edilen memristör tabanlı kaotik sistemlerin tek bir donanım üzerinde gerçekleştirimi mümkün hale gelmiştir.

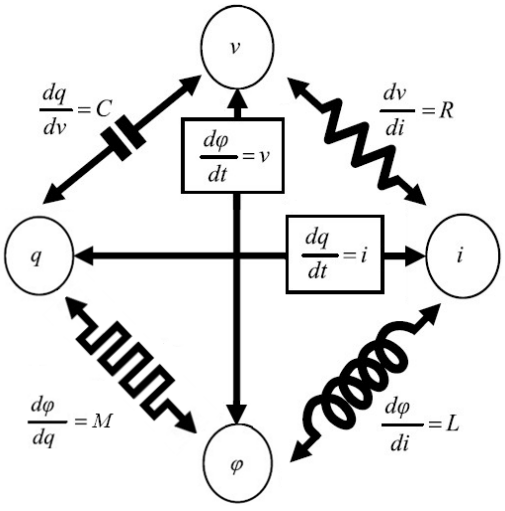
1. BÖLÜM

GENEL BİLGİLER

1.1. Genel Bilgiler ve Literatür Çalışması

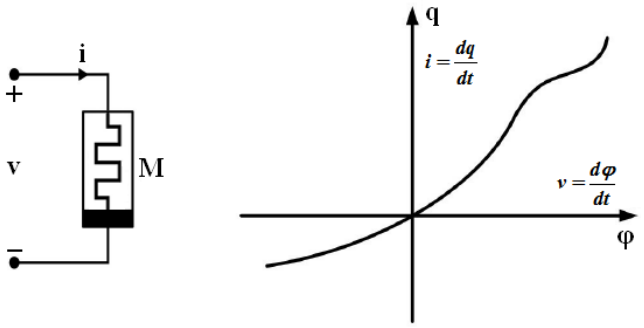
Direnç, kapasitör ve indüktör devre teorisinde bilinen iki uçlu devre elemanlarıdır. Bu elemanlar dört temel devre değişkeni olan akım (i), voltaj (v), elektriksel yük (q) ve manyetik akı (φ) arasındaki ilişki bakımından ifade edilmektedir. Direnç (R); voltaj ile akım arasındaki ilişkiyi ($dv=Rdi$), kapasitör (C); voltaj ile yük arasındaki ilişkiyi ($dq=Cdv$), indüktör (L) ise; akım ile manyetik akı arasındaki ilişkiyi ($d\varphi=Ldi$) temsil etmektedir. Bunun dışında i akımı q elektriksel yükünün türevine eşit iken v voltajı Faraday Kanunu'na göre φ manyetik akısının türevine eşittir. Dört temel devre değişkenin altı farklı kombinasyonunun olduğu açıktır. Ancak bu tanımlamalara göre sadece beş kombinasyon ifade edilmektedir.

1971'de Leon Chua, elektriksel yük ile manyetik akı arasındaki ilişkiyi temsil eden dördüncü bir devre elemanı önermiş ve böylece Şekil 1.1'deki simetri tamamlanmıştır [1].



Şekil 1. 1. Temel devre değişkenleri ve temel devre elemanları arasındaki ilişki [2].

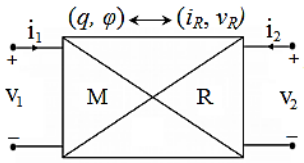
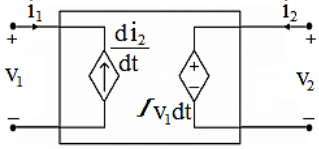
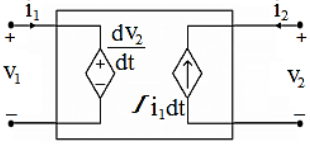
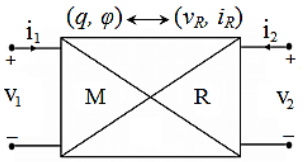
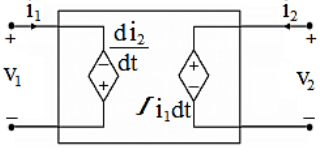
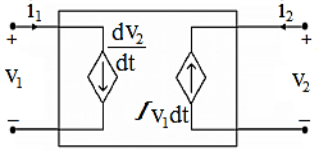
Chua önerdiği bu elemana “Memory resistor (Hafızalı direnç)”ün kısaltması olan Memristör ismini vermiştir. Memristör M memristansına sahiptir ve elektriksel yük ile manyetik akı arasındaki ilişkinin bir fonksiyonu olarak ifade edilmektedir ($d\varphi=Mdq$). Şekil 1.2’de Chua’nın önerdiği memristörün sembolü ve varsayımsal φ-q grafiği gösterilmiştir.



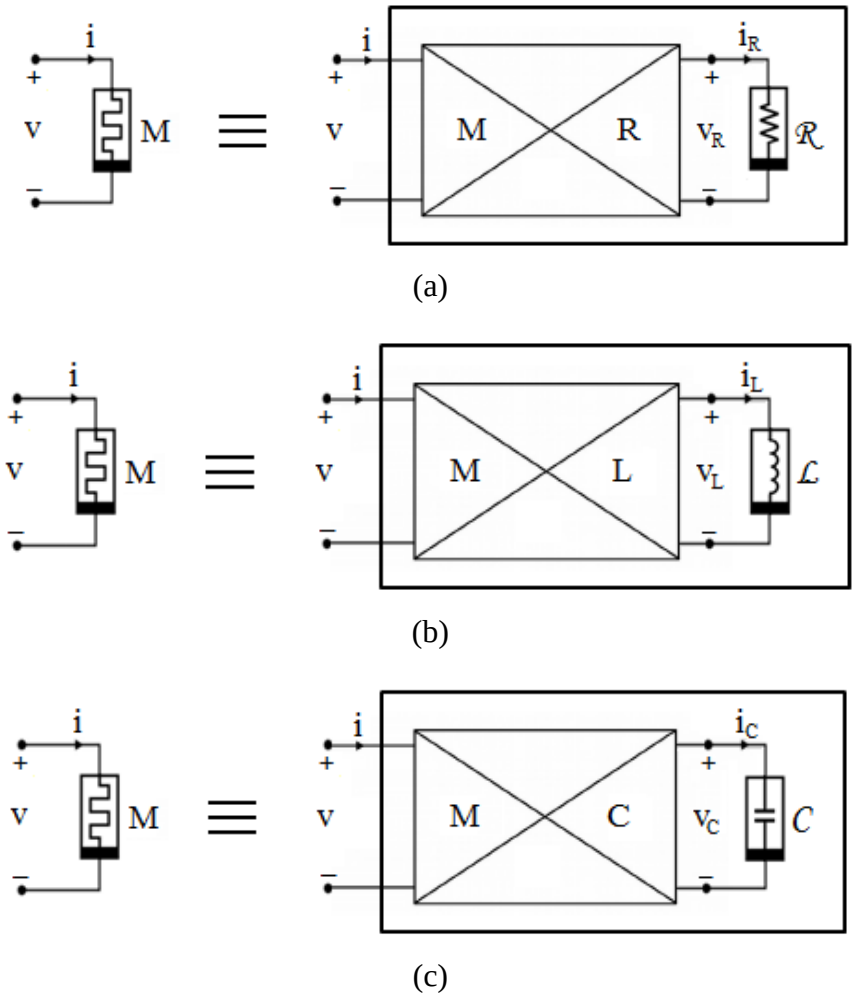
Şekil 1. 2. Memristör ve φ-q eğrisi [1].

Chua makalesinde, belli bir φ-q grafiğine sahip memristörün uygun mutatörün iki portuna uygun bir nonlineer elemanın bağlanmasıyla gerçekleştirilebileceğini belirtmiştir. Yani, *M-R* mutatör için nonlineer direnç, *M-L* mutatör için nonlineer indüktör, *M-C* mutatör için nonlineer kapasitör kullanılmaktadır. Şekil 1.3’de verilen bu mutatörlerden sadece *M-R* mutatör için uygun tanımlama Tablo 1.1’de verilmiştir.

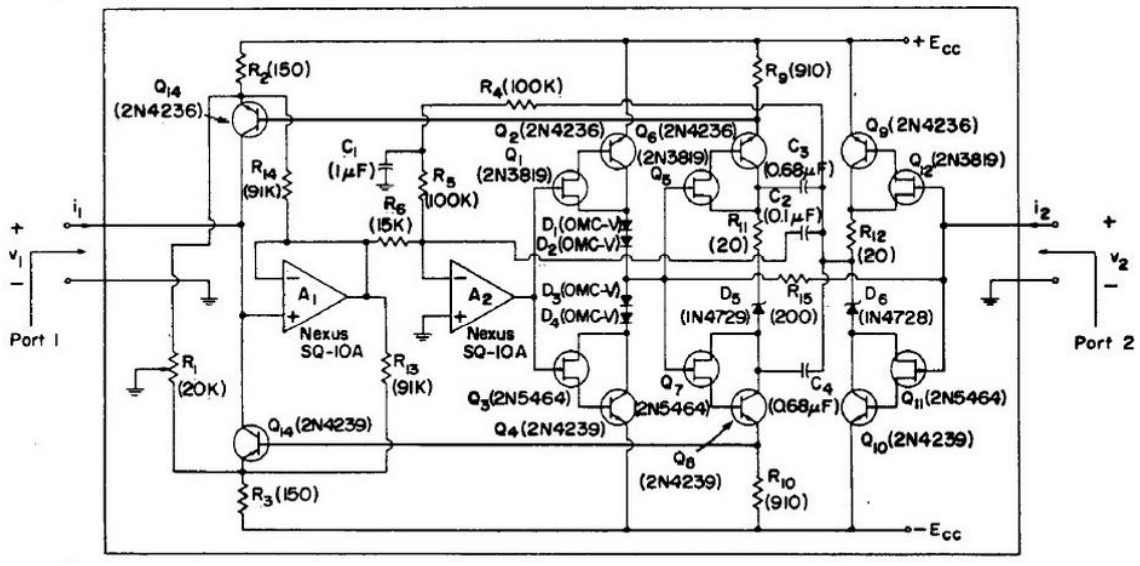
Tablo 1. 1. M-R mutatörün tanımlanması ve gerçekleştirimi [1].

	Tip	Sembol ve Tanımlama	Kontrollü Kaynaklar Kullanıldığı Temel Gerçekleştirimler	
			Gerçekleştirim-1	Gerçekleştirim-2
M-R MUTATÖR	1			
	2			

Tablodan görülebileceği gibi *M-R* mutatörün birinci tipi nonlineer direncin *v-i* eğrisini memristörün *φ-q* eğrisine, ikinci tipi ise tersi olarak *i-v* eğrisini *φ-q* eğrisine dönüştürebilmektedir. Benzer dönüşüm *M-L* [(*φ, i*) veya (*i, φ*)] ve *M-C* [(*v, q*) veya (*q, v*)] mutatörler içinde yapılabilmektedir [1]. Bunun yanında üç durumu da kapsayan gerçekleştirimler voltaj kontrollü voltaj kaynağı, akım kontrollü akım kaynağı gibi kontrollü kaynaklar kullanılarak yapılmıştır. Chua makalesinde transistör gibi aktif elemanları kullanarak *M-R* mutatörün birinci tipi için pratik aktif devre gerçekleştirimini de sunmuştur. Ancak Şekil 1.4'te gösterilen bu devrenin dezavantajı minyatürize edilmekten biraz uzak olmasıdır.



Şekil 1. 3. Memristörün üç farklı gerçekleştirimi. a) Nonlineer direnç bağlanmış *M-R* mutatör. b) Nonlineer indüktör bağlanmış *M-L* mutatör. c) Nonlineer kapasitör bağlanmış *M-C* mutatör [1].

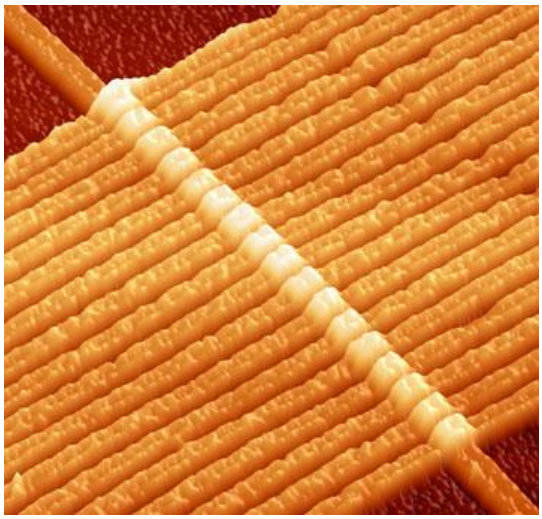


Şekil 1. 4. *M-R* mutatörün birinci tipi için pratik aktif devre gerçekleştirimi [1].

2008 yılında ise Stanley Williams ve HP Laboratuvarları'ndaki ekibi titanyum dioksiti (TiO_2) iki platin (Pt) katman arasına yerleştirerek fiziksel anlamda ilk memristörü üretmeyi başarmıştır [2]. Bu büyük buluştan sonra memristörler, akademik ve endüstriyel çevrede büyük ilgi çekmeye başlamıştır.

Aslında Chua'nın makalesinden önce hafızalı direnç kavramı üzerine çalışmalar yapılmıştır. 1960 yılında Bernard Widrow "memistör" isimli elektriksel yük ile kontrol edilen üç terminalli bir devre elemanı önermiştir [3]. Memistör yapay ağ mimarilerinden olan ADALINE (ADAptive Linear NEuron) modelinin temel elemanını oluşturmaktadır. 1967'de J.G. Simmons ve R. R. Verderber altın iyonlarıyla katkılanmış silikon oksit ince filmdeki histeretik direnç anahtarlamasını gözlemlemiş ve bu olayın kaynağının elektron yakalama olduğunu söylemişlerdir [4]. 1968 yılında F. Argall titanyum oksit ince filmde anahtarlama mekanizmasını incelemiştir ve sonuçları Stanley Williams ve ekibinin önerdiği memristör sonuçlarına benzemektedir [5]. 1971'de Leon Chua dört temel devre değişkeninin arasındaki ilişkiden ve simetriden faydalanarak elektriksel yük ve manyetik akıyı ilişkilendiren dördüncü devre elemanı olan memristörü önermiştir [1]. 1976 yılında Leon Chua ve Sung Mo Kang memristörler ve memristif sistemleri genelleştiren bir makale yayınlamışlardır [6]. 1990'da S. Thakoor vd. Chua'nın önerdiği memristör ile her hangi bir bağlantısının olup olmadığı belli olmayan elektriksel olarak yeniden programlanabilen bir ayarlı tungsten-oksit direnç geliştirmişlerdir [7]. 1994 yılında Buot ve Rajagopal memristörün akım-voltaj

karakteristiğine benzer şekilde ancak Chua'nın makalesinden bağımsız olarak AlAs/GaAs/AlAs kuantum kuyusu diyotlarda akım-voltaj karakteristiğini tanımlamışlardır [8]. 2000 yılında Beck vd. IBM'in Zürih Araştırma Laboratuvarı'nda ince oksit filmlerde yeniden üretilebilen direnç anahtarlama davranışını tanımlamışlardır. Bu çalışmanın özelliği burada bahsedilen anahtarlamanın histeretik özelliğinin memristörünkiyle benzer olmasıdır [9]. 2001'de Liu vd. Oksit katmanlarının yüksekten-düşüğe direnç oranını gerçekleştirmede çok önemli olduğunu göstermiştir [10]. 2007 yılında Gregory Snider yeniden yapılandırılabilir bilgisayar yapılarında memristöre benzer şekilde iki terminalli direnç anahtarı uygulamasını tanımlamış ve patentini almıştır [11]. Daha sonra Snider memristif nano aygıtların örüntü tanıma ve yeniden yapılandırılabilir devre mimarilerinde kullanışlı olduğunu anlatan bir makale yayınlamıştır [12]. 2008 yılında ise Stanley Williams ve ekibi nano ölçekli sistemlerde iki terminalli direnç anahtarlama karakteristiğini tanımlamışlar ve Şekil 1.5'te gösterilen fiziksel olarak ilk memristörü üretmişlerdir [13]. Erokhin ve Fontana ise HP Laboratuvarının ürettiği titanyum dioksit memristörden önce polimerik bir memristör üretmiş olduklarını iddia etmişlerdir [14]. 2008 yılından sonra ise memristörün fabrikasyonu ve karakteristiği konusunda yayınlar çıkmaya devam etmektedir [15-22].



Şekil 1. 5. Art arda sıralı 17 memristorün bir atomik kuvvet mikroskobu (AFM) altındaki görüntüsü [51].

Bu gelişmelerden sonra memristörler bilgisayar mimarileri, nöromorfik sistemler ve dijital devreler gibi birçok alanda kullanılmaya başlamıştır. Bu uygulama alanlarından biri de memristör tabanlı kaotik sistemlerdir. Nonlineer özelliğe sahip olması

memristörün kaotik devrelerde kullanılabileceğini göstermiştir ve son zamanlarda farklı nonlineer denklemlere sahip memristör tabanlı kaotik devrelerin tasarımı oldukça dikkat çekmektedir. İlk olarak 2008 yılında Itoh ve Chua memristör tabanlı kaotik Chua osilatör devrelerini tanıtmışlardır. Burada Chua diyotunun yerine negatif kondüktansa sahip aktif akı-kontrollü memristör (veya yük-kontrollü memristör için negatif rezistans) ile monoton artan ve parçalı lineer (PWL) fonksiyonlarla karakterize edilen pasif memristör kullanmışlardır [23]. Bu çalışmadan sonra, akı-kontrollü memristörün PWL fonksiyonu, düzgün kübik nonlineer fonksiyon ve parçalı kuadratik nonlineer fonksiyonla karakterize edildiği Chua tabanlı kaotik devreler tasarlanmıştır [24-26]. Alternatif olarak farklı memristör tabanlı devrelerde literatürde sunulmuştur [27-35]. Bahsedilen bu teorik çalışmalara ek olarak memristör tabanlı birçok deneysel çalışma da ayrık emülatörler kullanılarak test edilmiş ve doğrulanmıştır. Deneysel çalışmaların ilki, Muthuswamy tarafından yapılmıştır. Muthuswamy Chua tabanlı kaotik sistemi kübik nonlineer fonksiyonuyla karakterize ettiği memritörü kullanarak deneysel olarak gerçeklemiştir [36]. Bao vd. memristör tabanlı kaotik Chua devresinde memristörü düzgün parçalı-kuadratik nonlineer fonksiyonuyla karakterize ederek analog bir gerçekleştirim sunmuştur [37]. Başka bir uygulamada ise Buscarino vd. PWL fonksiyonuyla tanımladıkları memristörü kullanarak hücresel sinir ağı (Cellular Neural Network, CNN) tabanlı kaotik devre tasarlamışlar [38]. Ayrık donanımların yanı sıra CMOS (Complementary Metal Oxide Semiconductor-Bütünleyici Metal Oksit Yarı İletken) ve Alan Programlanabilir Kapı Dizisi (Field Programmable Gate Array, FPGA) kullanılarak tasarlanan memristör tabanlı deneysel uygulamalarda literatürde sunulmuştur [39,40].

2. BÖLÜM

MEMRİSTÖR VE MEMRİSTİF SİSTEMLER

2.1. Memristörün Tanımı

Memristörün temel mantığı; üzerinden bir yönde akım geçerken direnci artan, zıt yönde akım geçtiğinde ise direnci azalan rezistif bir eleman olmasıdır. Memristörün üzerinden geçen akım kesildiğinde tekrar akım verilene kadar memristör aynı direnç değerinde kalır. Bu durum memristörün bir hafızalı direnç olduğu (memory resistor) anlamına gelir ve "memory resistor"ün kısaltması olan memristör ismini de buradan almaktadır.

Elektriksel yük ile manyetik akıyı ilişkilendiren memristör, yük ve akı arasındaki ilişkinin ifade biçimine göre iki şekilde isimlendirilir. Eğer yük ile akı arasındaki ilişki yükün (q) bir fonksiyonu olarak tanımlanırsa yük-kontrollü memristör, akının (φ) bir fonksiyonu olarak tanımlanırsa akı-kontrollü memristör olarak adlandırılır.
Yük-kontrollü memristör ifadesi aşağıdaki denklemle tanımlanmaktadır:

$$\varphi = f(q) \tag{2.1}$$

Eşitlik 2.1'in türevi alınırsa Eşitlik 2.2 elde edilir.

$$\frac{d\varphi}{dt} = \frac{df(q)}{dt}\frac{dq}{dt} \tag{2.2}$$

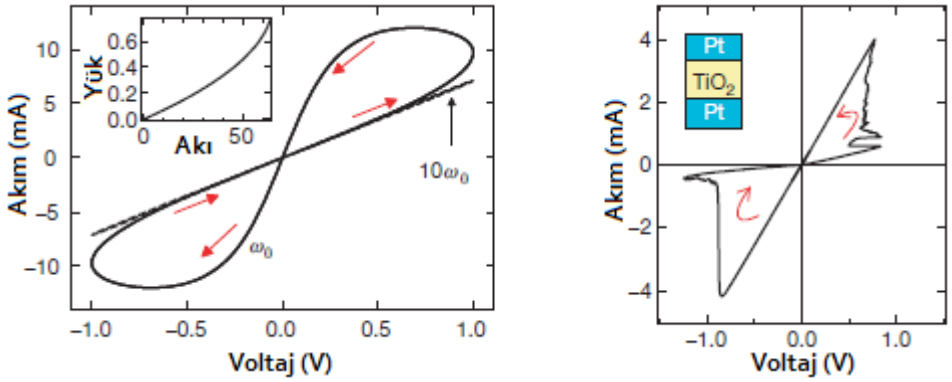
Eşitlik 2.2, $v(t) = \frac{d\varphi}{dt}$ ve $i(t) = \frac{dq}{dt}$ yazılarak düzenlenirse,

$$v(t) = M(q)\, i(t) \tag{2.3}$$

elde edilir ve *M(q),* Eşitlik 2.4 ile tanımlanır:

$$M(q) = \frac{df(q)}{dq} \tag{2.4}$$

Burada *M(q)* memristans olarak ifade edilir ve birimi direnç ile benzer şekilde ohm'dur. Yük değişmediği sürece memristörün akım-voltaj ilişkisi lineerdir. Yani, memristans sabit olduğunda memristör direnç gibi davranmaktadır. Şekil 2.1'de memristörün tipik *i-v* karakteristiği nümerik ve deneysel olarak gösterilmiştir [2]. Şekil 2.1a'dan görülebileceği gibi frekans artırıldığında akım-voltaj ilişkisi lineer olmaktadır.



(a) (b)

Şekil 2. 1. Memristörün *i-v* karakteristikleri, a) Tipik memristör için, b) Deneysel olarak HP tarafından üretilen memristör için [2].

Akı-kontrollü memristör ise Eşitlik 2.5 ile tanımlanır:

$$q = f(\varphi) \tag{2.5}$$

Eşitlik 2.1'in türevi alınırsa aşağıdaki denklem elde edilir.

$$\frac{dq}{dt} = \frac{df(\varphi)}{dt}\frac{d\varphi}{dt} \tag{2.6}$$

Eşitlik 2.6, $i(t) = \frac{dq}{dt}$ ve $v(t) = \frac{d\varphi}{dt}$ yazılarak düzenlenirse,

$$i(t) = W(\varphi)\, v(t) \tag{2.7}$$

olur ve *W(φ),* Eşitlik 2.8 ile ifade edilir:

$$W(\varphi) = \frac{df(\varphi)}{d\varphi} \tag{2.8}$$

Burada *W(φ)* memdüktans olarak isimlendirilir ve birimi kondüktans ile benzer şekilde Siemens'tir. Ek olarak, Eşitlik 2.1 ve Eşitlik 2.5 memristörün temel bağıntıları olarak isimlendirilmektedir.

2.2. Memristörün Özellikleri

Eşitlik 2.3 ve Eşitlik 2.7 memristör ile direnç arasındaki farkı belirginleştirir ve memristöre çarpımsal transfer fonksiyonu, sıfırdan geçiş (zero-crossing) ve kalıcı hafıza (non-volatile memory) gibi özellikler kazandırır. Yani, herhangi bir zamanda memristörün (veya memristif elemanın) çıkışı; giriş ile memristansı temsil eden nonlineer bir fonksiyonun çarpımına eşittir (çarpımsal transfer fonksiyonu) ve giriş sıfır olduğunda çıkış da sıfıra gitmeye zorlanır (sıfırdan geçiş).

Eşitlik 2.3 ve Eşitlik 2.7'de q ve φ'nin akım ve voltaj cinsinden zamana göre integralleri olan $q = \int_{-\infty}^{t} i(\tau)d\tau$ ve $\varphi = \int_{-\infty}^{t} v(\tau)d\tau$ yazılırsa aşağıdaki denklemler elde edilir:

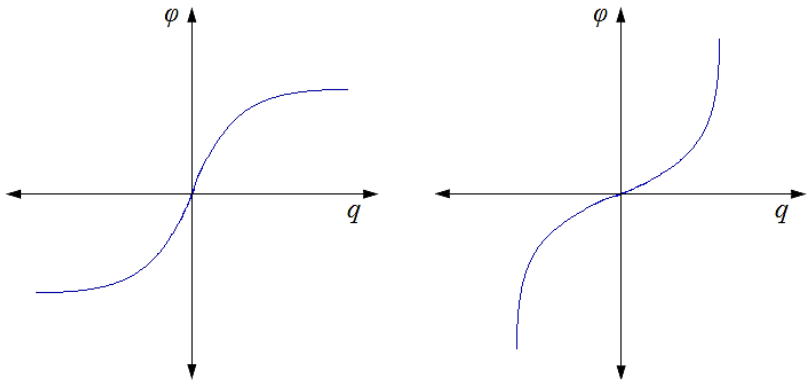
$$v(t) = M\left(\int_{-\infty}^{t} i(\tau)d\tau\right)i(t) \tag{2.9}$$

$$i(t) = W\left(\int_{-\infty}^{t} v(\tau)d\tau\right)v(t) \tag{2.10}$$

Eşitlik 2.9 ve Eşitlik 2.10 memristörün kalıcı hafıza özelliğine sahip olduğunu gösterir. Memristans ve memdüktansın değeri giriş sinyalinin tüm geçmiş değerlerine bağlı olarak hesaplanır. Bu nedenle giriş sinyali uygulandığı sürece memristans (memdüktans) değişimini korur. Ancak giriş sinyali kesilirse, tekrar giriş sinyali uygulanana kadar son anda bulunduğu değerinde kalır [1,41,42].

Memristörün genelleştirilmiş ifadesi olan memristif elemanın diğer özellikleri ise Chua ve Kang tarafından detaylı olarak sunulmuştur [1,6]. Bu özelliklerden bazıları aşağıda verilmiştir.

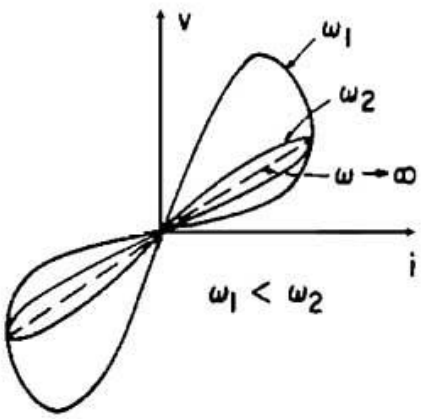
- Pasiflik Kriteri (Passivity Criterion): Eğer *M(q)* memristansı negatif olmayan değere sahipse yani $M(q)\geq 0$ ise, memristörün φ-q eğrisi pasiftir. Memristörün anlık güç kaybı $p(i)=M(q)[i(t)]^2$ denklemiyle ifade edilir. $M(q)\geq 0$ olduğunda anlık güç her zaman pozitiftir dolayısıyla memristör pasif bir elemandır [1]. Bu teorem φ-q eğrisinin sürekli türevlenebilir bir fonksiyon ile karakterize edildiği sürece geçerlidir. Bu nedenle pasif bir memristörün φ-q eğrisi monoton artan karakteristiğe sahiptir [1]. Şekil 2.2 memristörün tipik bazı φ-q eğrilerini göstermektedir.



Şekil 2. 2. Memristörün tipik *φ*-*q* eğrilerine iki örnek [1].

- Sıkıştırılmış (Pinched) Histerezis Döngüsü: Sıfır noktasında merkezlenmiş bir sinüzoidal uyarım altında tam anlamıyla pasif olan bir memristör her zaman Lissajous'a benzer histeretik *i*-*v* karakteristiğine sahip olur. Yani memristöre periyodik bir sinyal uygulandığında, voltaj sıfır ise akım da sıfır olur ve bunun tersi de doğrudur. Dolayısıyla hem akım hem de voltaj eğrileri her zaman orijinde çaprazlanır [1, 6, 43].

- Lineer Karakteristik Sınırlaması: Periyodik bir sinyal ile sürülen pasif bir memristör frekans sonsuza yaklaştığında lineer direnç gibi davranır. Bunun nedeni memristörün veya memristif elemanın histerezis karakteristik gösteren *i*-*v* eğrisinin frekans ile değişmesidir. Frekans arttıkça histerezis eğrisi daralır. Frekans sonsuza yaklaştıkça ise memristör normal bir direnç gibi davranmaya başlar. Şekil 2.3'te Chua ve Kang tarafından sunulan memristörün histerezis (lissajous) eğrisi verilmiştir [6].



Şekil 2. 3. Memristörün histerezis (lissajous) eğrisi [6].

- Varlık ve Teklik Teoremi: Pozitif artan nonlineer bir fonksiyonla karakterize edilen pasif bir memristör içeren her sistemin sadece tek cevabı vardır [1].

2.3. Memristif Sistemler

Memristör ilginç nonlineer karakteristiklere sahip hafızalı bir direnç gibi davranır. Bu özellikleri ile literatürde fiziksel cihaz ve sistemlerin modellemelerinde başarılı sonuçlar vermiştir [1, 41, 42, 44]. Ancak ideal pasif memristörün gereklerine tamamen uygun gerçek bir cihaz tasarlama olasılığı oldukça düşüktür. Bu nedenle Chua ve Kang gerçekçi modelleme yapılabilmesi için memristör kavramını genelleştirerek dinamik sistemlerin daha geniş bir sınıfını tanıtmış ve bu sistem sınıfına "memristif sistemler" ismini vermişlerdir [6]. Chua ve Kang memristif sistemlerin durum uzay modelini aşağıdaki denklemle tanımlamışlardır [6]:

$$\begin{aligned} \dot{x} &= f(x,u,t) \\ y &= g(x,u,t)u \end{aligned} \tag{2.11}$$

Burada u sistemin girişi, y sistemin çıkışı ve x ise sistemin durumudur. f, n-boyutlu sürekli bir vektör fonksiyonu, g ise sürekli skaler bir fonksiyondur. Eşitlik 2.11 herhangi bir başlangıç şartı için ($x_0 \in \Re^n$) tek bir çözüme sahiptir. u girişi sıfır olduğu zaman y çıkışı, hafıza etkisini kapsayan x durumuna bakılmaksızın sıfır olur. Bu durum memristif sistemi diğer dinamik sistemlerden ayırır [6].

n. dereceden akım-kontrollü ve voltaj-kontrollü memristif sistemlerin durum eşitlikleri sırasıyla Eşitlik 2.12 ve Eşitlik 2.13'te verilmiştir [6].

$$\begin{aligned} \dot{x} &= f(x,i,t) \\ v &= R(x,i,t)i \end{aligned} \tag{2.12}$$

$$\begin{aligned} \dot{x} &= f(x,v,t) \\ i &= G(x,v,t)v \end{aligned} \tag{2.13}$$

Burada R ve G sırasıyla memristans ve memdüktansı ifade etmektedir. Eşitlik 2.12 ve Eşitlik 2.13 zaman bağımsız olarak daha genel bir şekilde aşağıdaki gibi yeniden yazılabilir [6].

$$\begin{aligned} \dot{x} &= f(x,i) \\ v &= R(x,i)i \end{aligned} \tag{2.14}$$

$$\dot{x} = f(x, v)$$
$$i = G(x, v)v \tag{2.15}$$

Chua ve Kang makalelerinde memristif sistemleri kullanarak üç ayrı sistem tasarlamışlardır. İlk olarak, sıcaklığa bağlı olarak dirençleri değişen termistörleri ele almışlardır. Termistörü karakterize eden eşitlikleri kullanarak, termistörün sıcaklığa bağlı hafızasız direnç olmasının yanında birinci dereceden zamanla değişmeyen akım-kontrollü memristif bir yapı olduğunu göstermişlerdir. İkinci olarak, iyonik sistemler konusunda iyi bilinen Hodgkin-Huxley devre modelini ele almışlardır [45]. Hodgkin-Huxley bu modelde sodyum ve potasyum kanallarının iletkenliklerini tanımlamıştır. Chua ve Kang bu modeldeki eşitlikleri memristif sistem analizlerine göre tekrar incelemişler ve potasyum kanalının birinci dereceden zamanla değişmeyen voltaj-kontrollü memristif yapı; sodyum kanalının ise ikinci dereceden zamanla değişmeyen voltaj-kontrollü memristif yapı ile tanımlanması gerektiğini gözlemlemişlerdir. Üçüncü örnekte ise deşarj tüpü analiz edilmiş ve deşarj tüpünün birinci dereceden zamanla değişmeyen akım-kontrollü memristif bir yapı ile modellenmesi gerektiğini göstermişlerdir [6].

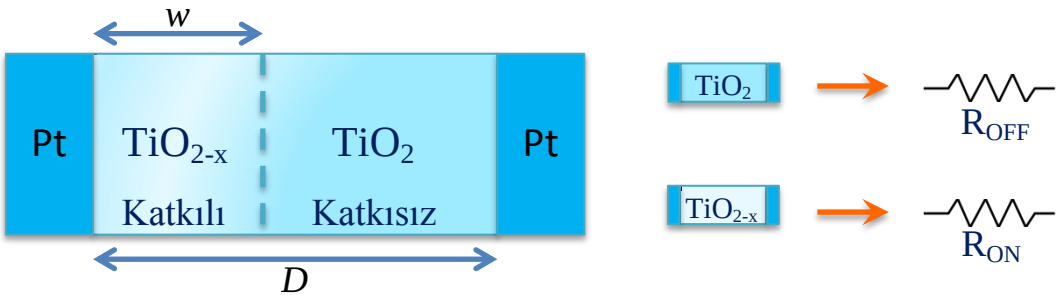
2.4. Memristör Modelleri

2008 yılında memristörün ilk fiziksel modelinin sunulmasıyla memristörler birçok alanda kullanılmaya başlamıştır. Ancak her bir uygulamada memristörün farklı özellikleri ve karakteristikleri kullanıldığından bu beklentiyi karşılamak üzere farklı memristör modelleri literatürde tanıtılmıştır. Bu kısımda literatürde sunulan memristör modelleri genel olarak açıklanmıştır [46].

2.4.1. Lineer Sürüklenme Modeli

HP ekibi ilk fiziksel memristörü, ince bir titanyum dioksit (TiO_2) filmini iki platin (Pt) elektrot arasına yerleştirerek üretmişlerdir [2]. Şekil 2.4'te gösterilen bu modelde D elemanın genişliğini ifade eder ve iki bölgeden oluşur. Birinci bölge pozitif oksijen iyonlarıyla katkılanmış oksijen boşluklarını, ikinci bölge ise katkılanmamış kısmı ifade eder. Katkılanmış kısmın genişliği w ile tanımlanır ve düşük dirence (R_{ON}) sahiptir. Dolayısıyla daha iletkendir. Katkılanmamış bölge ise daha yüksek dirence (R_{OFF})

sahiptir. $w=0$ olduğunda memristör direnci yükselir ve açık anahtar görevi görür. $w=D$ olduğunda ise memristör direnci azalır ve kapalı anahtar vazifesi görür.



Şekil 2. 4. HP tarafından sunulan memristör diyagramı [2].

Cihaz üzerinde iyon sürüklenmesinin ve dağılım hızının lineer, elektrik alanının düzgün dağılımlı olduğu varsayılırsa, durum denklemleri aşağıdaki gibi olur:

$$\frac{1}{D}\frac{dw(t)}{dt} = \frac{R_{ON}}{\beta} i(t) \tag{2.16}$$

Burada $\beta=D^2/\mu_D$ şeklinde tanımlanır. μ_D ise ortalama sürüklenme hızıdır (ortalama mobilite) ve birimi cm^2/sV'dir. Eşitlik 2.16'nın integrali alınırsa:

$$\frac{w(t)}{D} = \frac{w(t_0)}{D} = \frac{R_{ON}}{\beta} q(t) \tag{2.17}$$

olur. $w(t_0)$, w genişliğinin başlangıç değeridir. Düzgün dağılımlı elektrik alan altında sürüklenme hızı $v_D=dw(t)/dt$ ve $D = v_D t$'dir. Bu durumda $w(t_0)$'dan $w(t_D)$'ye kadar (w→0'dan w→D'ye) gerekli olan yük miktarı $Q_D = it = \beta/R_{ON}$ yazılabilir. Eğer $x(t)=w(t)/D$ olarak alınırsa:

$$x(t) = x(t_0) + \frac{q(t)}{Q_D} \tag{2.18}$$

HP ekibinin kullandığı denklem aşağıdaki gibidir [2]:

$$v(t) = \left(R_{ON}\frac{w(t)}{D} + R_{OFF}\left(1 - \frac{w(t)}{D}\right)\right) i(t) \tag{2.19}$$

Bu denklemde $x(t)=w(t)/D$ alınıp $q(t_0)=0$ ve $w(t)= w(t_0)\neq 0$ varsayılarak Eşitlik 2.19 yeniden yazılırsa:

$$M_0 = R_{ON}\left(x(t_0) + r\left(1 - x(t_0)\right)\right) \tag{2.20}$$

Burada $r=R_{OFF}/R_{ON}$'dur ve M_0, t_0'daki memristans değeridir. t zamanındaki memristans değeri aşağıdaki gibidir:

$$M(q) = M_0 - \Delta R\left(\frac{q(t)}{Q_D}\right) \tag{2.21}$$

Burada $\Delta R = R_{OFF} - R_{ON}$ 'dur. $R_{OFF} \gg R_{ON}$ ve $M_0 \approx R_{OFF}$ olarak varsayılırsa HP memristörün $M(q) = R_{OFF}\left(1 - \frac{R_{ON}}{\beta} q(t)\right)$ denklemi elde edilir [2]. Eşitlik 2.21, $i(t)=dq(t)/dt$ iken $v(t)=M(q)i(t)$ denkleminde yazılırsa:

$$v(t) = \left(M_0 - \Delta R\left(\frac{q(t)}{Q_D}\right)\right)\frac{dq(t)}{dt} \tag{2.22}$$

$M(q)=d\varphi(q)/dq$ olarak alınırsa:

$$q(t) = \frac{Q_D M_0}{\Delta R}\left(1 \pm \sqrt{1 - \frac{2\Delta R}{Q_D M_0^2}\varphi(t)}\right) \tag{2.23}$$

$\Delta R \approx M_0 \approx R_{OFF}$ kullanılırsa Eşitlik 2.23 aşağıdaki gibi olur:

$$q(t) = Q_D\left(1 - \sqrt{1 - \frac{2}{Q_D R_{OFF}}\varphi(t)}\right) \tag{2.24}$$

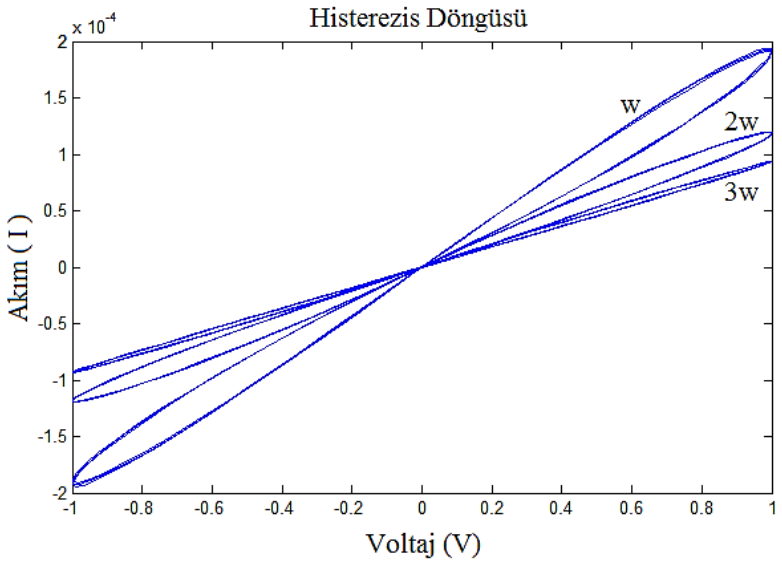
Sonuç olarak Eşitlik 2.18'de $Q_D=D_2/(\mu_D R_{ON})$ olarak alınırsa memristif sistemin dahili durum değişkeni:

$$x(t) = 1 - \left(\sqrt{1 - \frac{2\mu_D}{rD^2}\varphi(t)}\right) \tag{2.25}$$

olur. Bu durumda lineer sürüklenme modelinde akım-voltaj ilişkisi aşağıdaki gibi ifade edilir:

$$i(t) = \frac{v(t)}{R_{OFF}\left(\sqrt{1 - \left(2\mu_D / rD^2\right)\varphi(t)}\right)} \tag{2.26}$$

Eşitlik 2.26 incelendiğinde memristance ile D kalınlığı arasında karesel ters orantı vardır. Dolayısıyla daha küçük D kalınlığı daha iyi memristans karakteristiği anlamına gelir. Şekil 2.5'de memristörün lineer sürüklenme modeli için üç farklı frekans değerinde yapılan nümerik simülasyon sonucu gösterilmiştir. Parametre değerleri olarak HP ekibinin kullandığı değerler $D=10nm$, $R_{ON}=100\Omega$, $R_{OFF}=16K\Omega$, $v_0=1V$, $\mu_0=10^{-10} cm^2 s^{-1} V^{-1}$ alınmış ve sinüzoidal bir voltaj uygulanmıştır [2]. Şekilden açıkça görülebildiği gibi frekans arttıkça histerezis döngüsü daralmakta ve lineerliğe yaklaşmaktadır.



Şekil 2. 5. Üç farklı frekans değeri için memristörün lineer sürüklenme modeli [2].

2009 yılında Joglekar ve Wolf lineer sürüklenme modeline memristörün polaritesini de eklemişlerdir. $\eta=\pm 1$ ile ifade edilen polaritede katkılanmış bölge genişliyorsa $\eta=+1$, daralıyorsa $\eta=-1$ değerini almaktadır. Buna göre Eşitlik 2.16 yeniden yazılırsa:

$$\frac{1}{D}\frac{dw(t)}{dt} = \eta \frac{R_{ON}}{\beta} i(t) \tag{2.27}$$

olur. Lineer sürüklenme adımları bu denkleme uygulanırsa aşağıdaki eşitlik elde edilir:

$$i(t) = \frac{v(t)}{R_{OFF}\left(\sqrt{1-\eta\left(2\mu_D / rD^2\right)\varphi(t)}\right)} \tag{2.28}$$

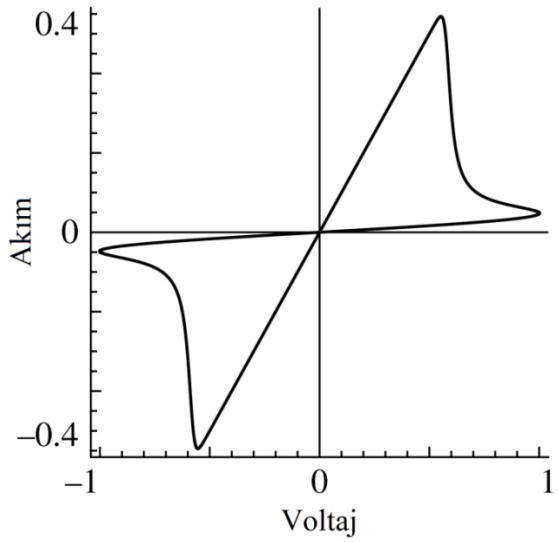
2.4.2. Nonlineer Sürüklenme Modeli

Memristörün elektriksel davranışı, katkılanmış bölge ile katkılanmamış bölge arasındaki kaymayla ilgilidir ve [0, D] aralığıyla sınırlıdır. Sınırlardaki durum, lineer sürüklenme yaklaşımının önemli bir sorunudur. Cihaza nano boyutlarda uygulanan birkaç volt, iyonik taşınımda önemli bir nonlineerlik oluşturan büyük bir elektrik alan oluşmasına neden olmaktadır. Bu durum, enerji bariyerinde hızlı ve önemli bir azalmaya sebep olmaktadır. [2, 46]. Bahsedilen bu nonlineerlik sınırlarda kendini göstermektedir. Yani, iyon sürüklenme hızı sıfıra yaklaşmakta ve memristör ON veya OFF durumuna ayarlıyken, harici hiçbir uyartım durumu değiştirememektedir. Bu sorunun üstesinden gelmek için pencere fonksiyonu (window function) yaklaşımı geliştirilerek, durum denklemlerinde bu nonlineerlikte göz önüne alınmıştır ve birçok farklı pencere fonksiyonu literatüre sunulmuştur [2,46-50,52-54].

F(ξ) pencere fonksiyonu genel olarak Eşitlik 2.27'de sağ tarafa çarpım olarak eklenir, bu durumda denklem aşağıdaki gibi olur:

$$\frac{1}{D}\frac{dw(t)}{dt} = \eta \frac{R_{ON}}{\beta} i(t) F(\xi) \tag{2.29}$$

Burada ξ değişken vektördür ve i akımı ile w sınır değerine bağlı olarak $\xi = (w, i)$ şeklinde ifade edilir. Pencere fonksiyonunun kullanılması ile nonlineer sürüklenme yaklaşımında sınır şartları daha yüksek nonlineerliğe sahiptir. Bu durum Şekil 2.6'da gösterilmiştir.

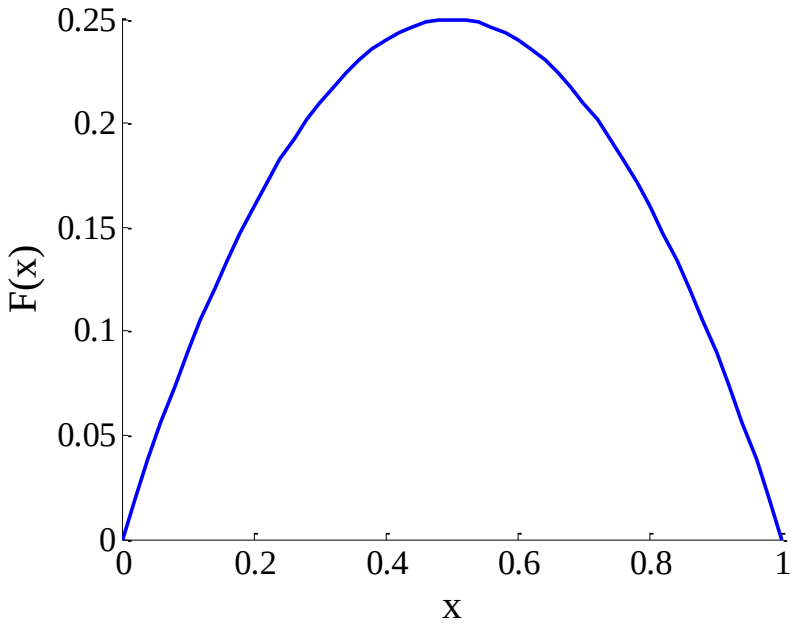


Şekil 2. 6. Nonlineer sürüklenme modelinin kullanıldığı histerezis döngüsü [46].

Pencere fonksiyonunu ilk olarak 2008 yılında Strukov vd. lineer sürüklenme modelinin yanında sunmuşlardır. Şekil 2.7'de grafiği verilen bu fonksiyonun denklemi aşağıdaki gibidir [2]:

$$F(x) = x(1 - x) \tag{2.30}$$

şeklindedir ve $x=w/D$'dir. Eşitlik 2.30 için sınır şartları $F(0)=0$ ve $F(D)\approx 0$'dır. Bu sınır şartlarında $dw/dt=0$ olduğu için hiçbir harici alan memristörün sınırını değiştiremez ve bu önemli bir problemdir. Bir diğer problem ise pencere fonksiyonu memristörün yük miktarını hatırladığını varsayar. Ancak anlaşıldığı gibi memristör sınır şartlarını hatırlarken yük miktarını hatırlamayacaktır [49].



Şekil 2. 7. Strukov vd. tarafından önerilen pencere fonksiyonunun grafiği [2].

Bir diğer pencere fonksiyonu Strukov vd. tarafından sunulan fonksiyondan biraz farklı olarak Benderli ve Wey tarafından 2009 yılında sunulmuş ve eşitlik aşağıdaki gibi tanımlanmıştır [48].

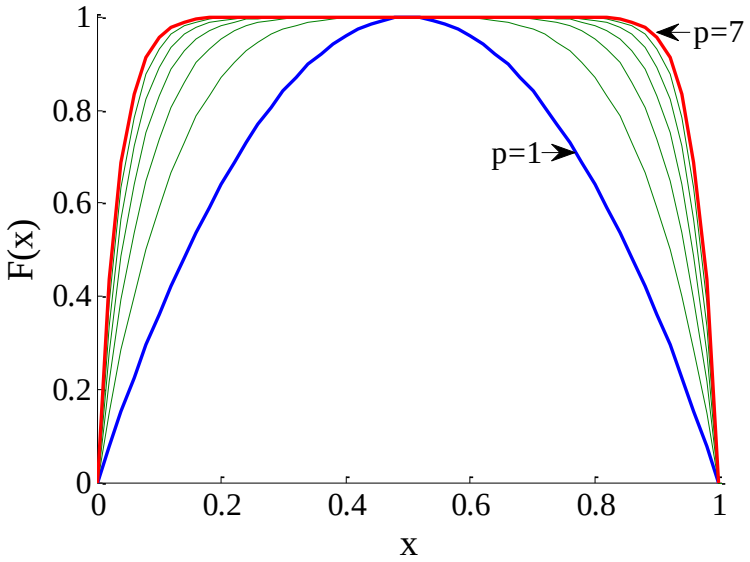
$$F(x) = x(D - x) \tag{2.31}$$

$x=w/D$'dir ve Eşitlik 2.31 için sınır şartları $F(0)=0$ ve $F(D)=0$'dır. Bu durumda pencere fonksiyonu her iki sınır şartını da sağlar. Ancak benzer olan bu iki fonksiyonun bir başka problemi de $0<w<D$ olduğunda lineer sürüklenme yaklaşımının modellenmesidir.

Joglekar ve Wolf 2009 yılında *0<w<D* olduğu zaman sınırlardaki yaklaşık lineer sürüklenme davranışını ve nonlineerliği ele almışlardır. Fonksiyonlarındaki nonlineerliği (veya lineerliği) kontrol parametresi ismini verdikleri ikinci bir *p* parametresi ile kontrol etmişlerdir [47]. Joglekar ve Wolf'ün önerdiği bu denklem aşağıdaki gibi ifade edilir:

$$F(x) = 1 - (2x - 1)^{2p} \tag{2.32}$$

Burada *x=w/D*'dir ve *p* parametresi pozitif tamsayıdır. Şekil 2.8'de fonksiyonun $1 \leq p \leq 7$ aralığındaki grafiği verilmiştir. Bu model *F(0)=F(1)=0* şeklinde basit sınır durumlarını dikkate alır. $p \geq 4$ olduğu zaman, durum değişken fonksiyonu lineer sürüklenme modeline yaklaşmaktadır (*F(0<x<1)≈1*). Ancak bu fonksiyonun en önemli problemi sınırlarda sıkışmanın olmasıdır. Yani hiçbir harici uyartım sınırlardaki durumu değiştiremez.



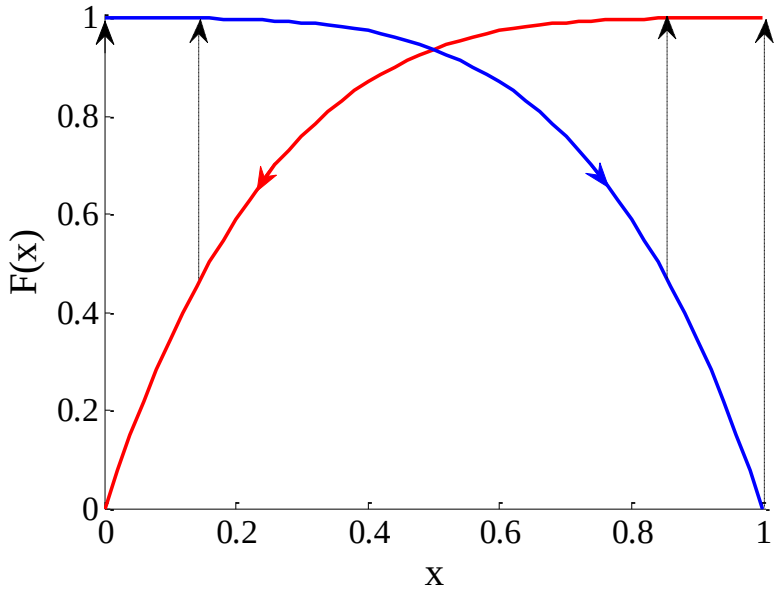
Şekil 2. 8. Joglekar ve Wolf tarafından önerilen pencere fonksiyonunun grafiği [47].

Biolek vd. bu problemi ele almışlar ve 2009 yılında *x*, *p* ve *i* memristör akımına dayanan yeni bir pencere fonksiyonu önermişlerdir. *x* ve *p* önceki modelde bahsedilen parametrelerle aynıdır ve sadece *i* akımı ekstra bir parametre olarak eklenmiştir. Bu fonksiyon aşağıdaki gibidir [49]:

$$F(x) = 1 - (x - \text{sgn}(-i))^{2p} \tag{2.33}$$

$$\mathrm{sgn}(i) = \begin{cases} 1, & i \geq 0 \\ 0, & i < 0 \end{cases} \tag{2.34}$$

Şekil 2.9'da fonksiyon grafiği verilen bu modelin problemi sınırlarda hiçbir süreklilik koşulu olmamasıdır.



Şekil 2. 9. p=2 için Biolek vd. tarafından önerilen pencere fonksiyonunun grafiği [49].

Bahsedilen pencere fonksiyonları ayarlanabilir özellikte değildir. Yani fonksiyonlar maksimum değere ulaştıktan sonra ne artırılabilir ne de azaltılabilir özelliğe sahiptir. Bu soruna bir çözüm olması açısından bir başka pencere fonksiyonu 2011 yılında Prodromakis vd. tarafından aşağıdaki gibi tanımlanmıştır [50]:

$$F(x) = j\ \left(1 - \left[(x-0.5)^2 + 0.75\right]^p\right) \tag{2.35}$$

Önceki denklemlerden farklı olarak ikinci bir kontrol parametresi olarak j skaler değişkeni eklenmiştir. Bu model ile herhangi bir p değerinde, uygun j değerleri için fonksiyon değeri artırılıp azaltılabilir. $p=10$ için, değişken j değerlerine göre çizilen fonksiyon grafiği Şekil 2.10'da gösterilmiştir.

Pencere fonksiyonları sınırları netleştirir ve nonlineer bir durum ortaya koyar. Ancak akım üzerinden türevin nonlineer bağımlılığını gözardı etmesi nedeniyle tamamen nonlineer iyon sürüklenme davranışı gösterememektedir [55]. Nonlineer *i-v*

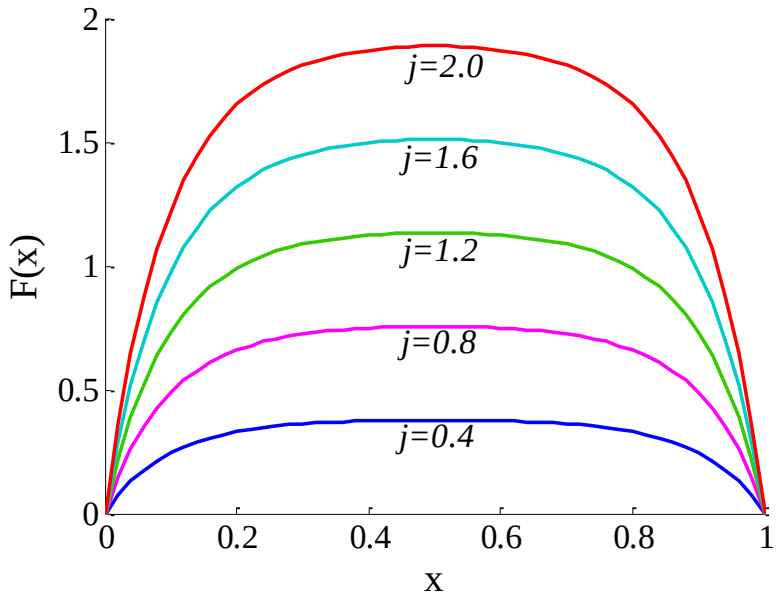
karakteristiği ise lojik devreler için önemlidir. Lehtonen ve Laiho, Yang vd.'nin çalışmasındaki deneysel sonuçlara dayanan yeni bir model sunmuşlardır [15, 56]. Bu modeldeki akım-voltaj ilişkisi aşağıdaki gibi ifade edilmektedir:

$$i(t) = w(t)^n \beta \sinh(\alpha v(t)) + \chi[\exp(\gamma v(t)) - 1] \quad (2.36)$$

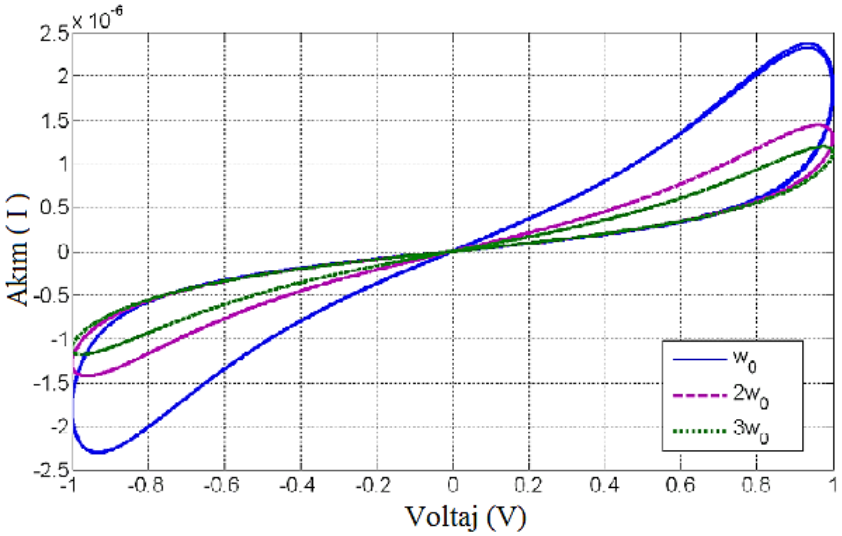
Burada α, β, γ ve χ elemanın özelliklerine dayanan deneysel uydurma parametreleridir, n ise [0,1] aralığında normalleştirilmiş olan w durum değişkeninin i-v karakteristiği üzerindeki etkisini belirleyen parametredir. Bu model asimetrik anahtarlama davranışı göstermektedir. Cihaz ON durumundayken, w bir değerine yaklaşır ve Eşitlik 2.36'daki $\beta\sinh(\alpha v(t))$ ifadesi tünelleme olayını tanımlayan baskın kısımdır. Cihaz OFF durumundayken, w sıfır değerine yaklaşır ve Eşitlik 2.36'daki $\chi[\exp(\gamma v(t))-1]$ ifadesi ideal diyot eşitliğine benzeyen baskın kısımdır. Bu denklemde w durum değişkeninin zamana göre integrali aşağıdaki gibi modellenmektedir [56]:

$$\frac{dw}{dt} = a \cdot f(w) \cdot v(t)^m \quad (2.37)$$

Burada a ve m sabitleri, $f(w)$ ise pencere fonksiyonunu ifade etmektedir ve m tek tamsayıdır. Şekil 2.11'de $m=5$, $n=2$, $a=1V^m s^{-1}$, $\alpha=2V^{-1}$, $\beta= 0.9\mu A$, $\chi=10^{-4}$, $\gamma=4V^{-1}\mu A$ değerleri için sinüzoidal giriş uygulanan bu modele ait farklı frekanslardaki akım-voltaj karakteristiği gösterilmektedir [55].



Şekil 2. 10. Prodromakis vd. tarafından önerilen pencere fonksiyonunun grafiği [50].



Şekil 2. 11. Nonlineer iyon sürüklenme modelinin akım-voltaj karakteristiği [55].

2.4.3. Simmons Tünel Bariyer Modeli

Lineer ve nonlineer iyon sürüklenme modellerinde katkılanmış ve katkılanmamış olmak üzere iki bölge vardır ve bu modeller seri bağlı iki direnç ile modellenmiştir. Pickett vd. bu modellere kıyasla daha doğru bir fiziksel model sunmuşlardır [57]. Bu modelde seri bağlı iki direnç yerine Şekil 2.12'de gösterildiği gibi bir direnç ile seri bağlı bir elektron tünel bariyeri bulunmaktadır [57]. Bu model iyonlaşmış katkılayıcı hareketlerinin eksponansiyel doğası nedeniyle yani durum değişkenindeki değişimle nonlineer ve asimetrik anahtarlama karakteristiği sergilemektedir. Simmons tünel bariyer modelinde durum değişkeni x ile ifade edilmektedir [58]. x'in türevi ise oksijen boşluklarının sürüklenme hızı olarak aşağıdaki gibi tanımlanmaktadır:

$$\frac{dx}{dt} = \begin{cases} c_{off} \sinh\left(\dfrac{i}{i_{off}}\right) \exp\left[-\exp\left(\dfrac{x - a_{off}}{w_c} - \dfrac{|i|}{b}\right) - \dfrac{x}{w_c}\right], & i > 0 \\ c_{on} \sinh\left(\dfrac{i}{i_{on}}\right) \exp\left[-\exp\left(-\dfrac{x - a_{on}}{w_c} - \dfrac{|i|}{b}\right) - \dfrac{x}{w_c}\right], & i < 0 \end{cases} \tag{2.38}$$

Burada c_{off}, c_{on}, i_{off}, i_{on}, a_{off}, a_{on}, w_c ve b eğri uydurma parametreleridir. Pratik memristörlerde, pozitif ve negatif voltajlarda oksijen boşluklarının yayılımı ve sürüklenmesi farklı olduğu için ON anahtarlaması OFF anahtarlamasına göre daha hızlıdır. Negatif voltajda (daha küçük x) oksijen boşluklarının sürüklenmesi ve yayılımı aynı yöndeyken, pozitif voltajda zıt yöndedir [59]. Bu durumda Eşitlik 2.38'de c_{off} ve

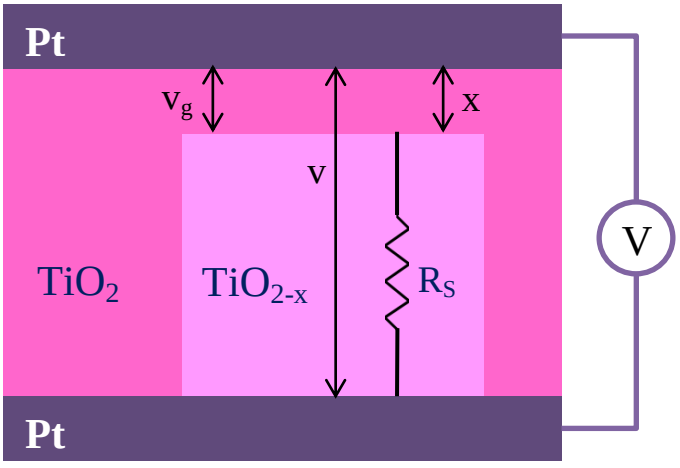
c_{on}, x'in değişim büyüklüğünü etkilemektedir ve c_{on}, c_{off}'dan daha büyüktür. i_{off} ve i_{on} akım eşiğini etkili bir şekilde sınırlamaktadır ve bu akımlar altında x'in türevinde hiçbir değişim olmamaktadır. Bu akım eşiği dijital uygulamalar için kullanılmaktadır. a_{off} ve a_{on} sırasıyla x için üst ve alt sınırları zorlamaktadır. Çünkü belirlenen aralıkta eksponansiyel durum nedeniyle x'in türevi kendisinden çok daha küçüktür. Dolayısıyla bu modelde bir pencere fonksiyonuna ihtiyaç yoktur ve bu durum avantaj olarak gösterilebilir.

Simmons tünelleme modeline dayanan bu model için akım-voltaj ilişkisi aşağıdaki gibi yazılabilir [58]:

$$\begin{aligned} i(t) = {} & \tilde{A}(x, v_g)\,\phi_1(v_g, x)\exp\left(-B(v_g, x)\cdot\phi_1(v_g, x)^{1/2}\right) \\ & -\tilde{A}(x, v_g)\left(\phi_1(v_g, x)+e|v_g|\right)\exp\left(-B(v_g, x)\cdot\left(\phi_1(v_g, x)+e|v_g|\right)^{1/2}\right) \end{aligned} \tag{2.39}$$

$$v_g = v - i(t)R_s \tag{2.40}$$

Burada A; memristörün kanal alanı, ϕ_1; bariyer yüksekliği, e; elektron yükü, v_g; tünelleme bariyer voltajı v; cihazın dahili voltajı, B; e, x, planck sabiti ve elektron kütlesine bağlı bir katsayı, x; tünelleme bariyer genişliği, R_s; kanal direncidir.



Şekil 2. 12. Simmons tünel bariyer modeline dayanan fiziksel memristör yapısı (V: cihaza uygulanan voltaj, v: cihazın dahili voltajı, v_g: tünelleme bariyer voltajı veya katkılanmamış bölgenin voltajı, x: tünelleme bariyer genişliği, R_s: kanal direncidir) [57].

Simmons modeli en doğru model olarak iddia edilse de oldukça karmaşık bir modeldir. Akım-voltaj ilişkisi net olmadığından hesaplaması zordur.

2.4.4. Eşik Uyarlamalı Memristör (TEAM) Modeli

TEAM (Threshold Adaptive Memristor) modeli Kvatinsky vd. tarafından önerilen basit ve genel bir modeldir [55]. Simmons tünel bariyer modeline göre daha basit eşitliklere sahiptir ve bu yönüyle daha kolay hesaplama imkanı sunmaktadır. Bu modelde denklemler indirgenirken aşağıdaki kabuller yapılmıştır [55]:

- Belli bir eşik altında durum değişkeninde değişim yoktur.
- Memristör akımı ve durum değişkeninin türevi eksponansiyel ilişki yerine polinomal ilişki ile tanımlanır.

Bu kabuller sonucunda basitleştirilmiş modele ait x durum değişkeninin türevi aşağıdaki gibidir:

$$\frac{dx(t)}{dt} = \begin{cases} k_{off}\left(\frac{i(t)}{i_{off}} - 1\right)^{a_{off}} \cdot f_{off}(x), & 0 < i_{off} < i \\ k_{on}\left(\frac{i(t)}{i_{on}} - 1\right)^{a_{on}} \cdot f_{on}(x), & i < i_{on} < 0 \\ 0, \quad diger\ durumlar \end{cases} \tag{2.41}$$

Burada k_{off}, k_{on}, a_{off}, a_{on} sabit parametreler ($k_{off}>0$, $k_{on}<0$); i_{off} ve i_{on} akım eşikleri; x dahili durum değişkenidir. $f_{off}(x)$ ve $f_{on}(x)$ fonksiyonları ise pencere fonksiyonu gibi davranarak x durum değişkenini [x_{on}, x_{off}] aralığında sınırlamaktadır. Bu fonksiyonlar Simmons modelinde olduğu gibi x'in asimetrik olması durumunda farklı fonksiyon olabilirler ve aşağıdaki gibi ifade edilirler [55]:

$$f_{off}(x) \approx \exp\left[-\exp\left(\frac{x - a_{off}}{w_c}\right)\right] \tag{2.42}$$

$$f_{on}(x) \approx \exp\left[-\exp\left(\frac{x - a_{on}}{w_c}\right)\right] \tag{2.43}$$

Bu modelde akım-voltaj ilişkisi lineer veya eksponansiyel olarak iki şekilde tanımlanmaktadır. Eğer akım-voltaj ilişkisi Eşitlik 2.19'a benzetilirse memristans lineer olarak değişir ve denklem aşağıdaki gibi olur [55]:

$$v(t) = \left[R_{ON} + \frac{R_{OFF} - R_{ON}}{x_{off} - x_{on}} + \left(x - x_{on}\right) \right] i(t) \tag{2.44}$$

Eğer Simmons modelindeki akım-voltaj ilişkisi kullanılıp tünel bariyer genişliğinde değişim olmadığı varsayılırsa memristans eksponansiyel olarak değişir ve denklem aşağıdaki gibi tanımlanır [55]:

$$v(t) = R_{ON} e^{\frac{\lambda}{x_{off} - x_{on}}(x - x_{on})} i(t) \tag{2.45}$$

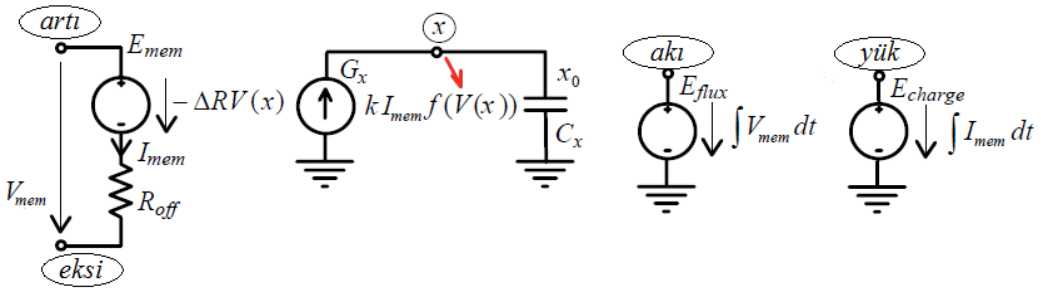
Burada λ ayar parametresidir. R_{ON} ve R_{OFF} ise lineer sürüklenme modelindeki gösterime benzer olarak sınırlardaki eşdeğer dirençleri ifade eder ve aşağıdaki gibi tanımlanır:

$$\frac{R_{OFF}}{R_{ON}} = e^{\lambda} \tag{2.46}$$

Kvatinsky vd. önerdikleri TEAM modelinin %0.2 ortalama hata ile yeterince doğru bir model olduğunu ve simülasyon süresinin %47.5 oranında artırılabileceğini ifade etmişlerdir. Ayrıca bu modelin simülasyon programlarında hesaplama kolaylığı sağlamasının yanında lineer sürüklenme modeli gibi başka modellere uygulanabileceği de belirtilmiştir [55].

2.4.5. SPICE Modelleri

Memristör ve memristif sistemleri içeren devre tasarım sürecinde birçok SPICE modeli literatüre sunulmuştur [46, 48, 49, 60-68]. Biolek vd., HP laboratuvarı tarafından üretilen memristörü Eşitlik 2.32 ile verilen pencere fonksiyonunu kullanarak SPICE ile modellemişlerdir [49]. Şekil 2.13'te şematik yapısı verilen bu SPICE modelinde V_{mem} giriş voltajını ve I_{mem} memristör üzerinden geçen akımı ifade etmektedir. V_{mem} voltajının integrali alınarak akı, I_{mem} akımının integrali alınarak yük hesaplanmaktadır. E_{mem}, "-$x\Delta R$" formülüyle kontrol edilen voltaj kaynağıdır ($\Delta R = R_{off} - R_{on}$). C_x kapasitörünün üzerindeki $V(x)$ voltajı katkılanmış bölgenin x genişliğini ifade etmektedir ve G_x "$I_{mem}f(V(x))$" formülüyle kontrol edilen bir akım kaynağıdır. x_0 katkılanmış bölgenin normalize edilmiş başlangıç durumudur ve memristörün başlangıçtaki direnç değeri olan R_{INIT} ile hesaplanmaktadır ($x_0 = [R_{off} - R_{INIT}]/\Delta R$).



Şekil 2. 13. Biolek vd. tarafından sunulan SPICE modelinin yapısı [49].

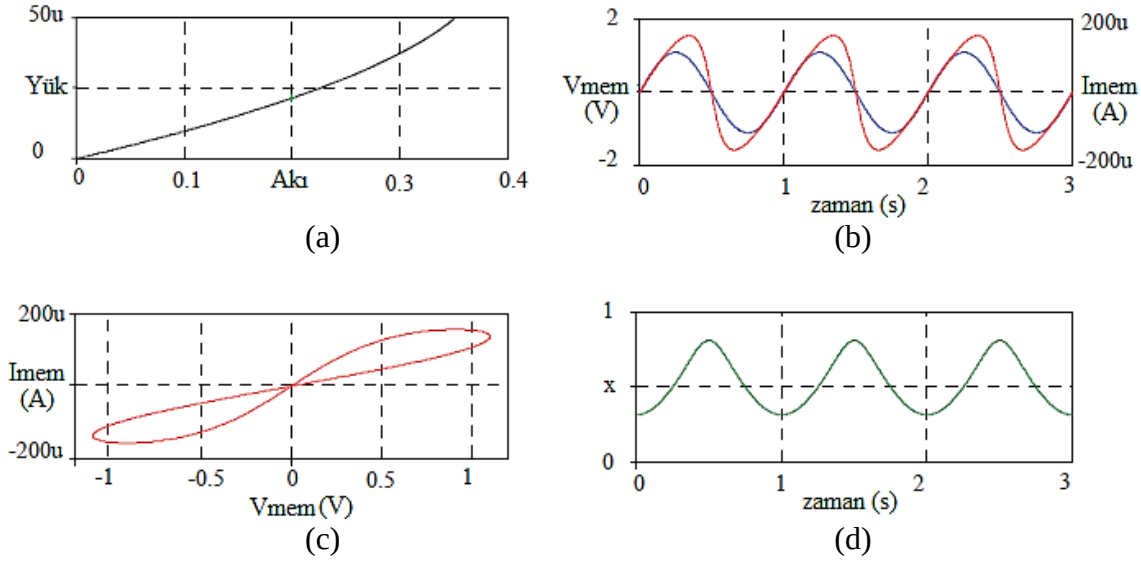
Biolek vd. bu modeli Tablo 2.1'de verildiği gibi SPICE alt-devresi olarak uygulamışlardır. Burada R_{INIT} memristörün başlangıç direnci, R_{off} ve R_{on} memristörün OFF ve ON durumundaki direnç değerlerini, D ince film genişliğini, μ_v katkılama hareketliliğini, p ise pencere fonksiyonunun üstel katsayısını ifade etmektedir.

Tablo 2. 1. Biolek vd. tarafından sunulan memristörün SPICE modeli [49].

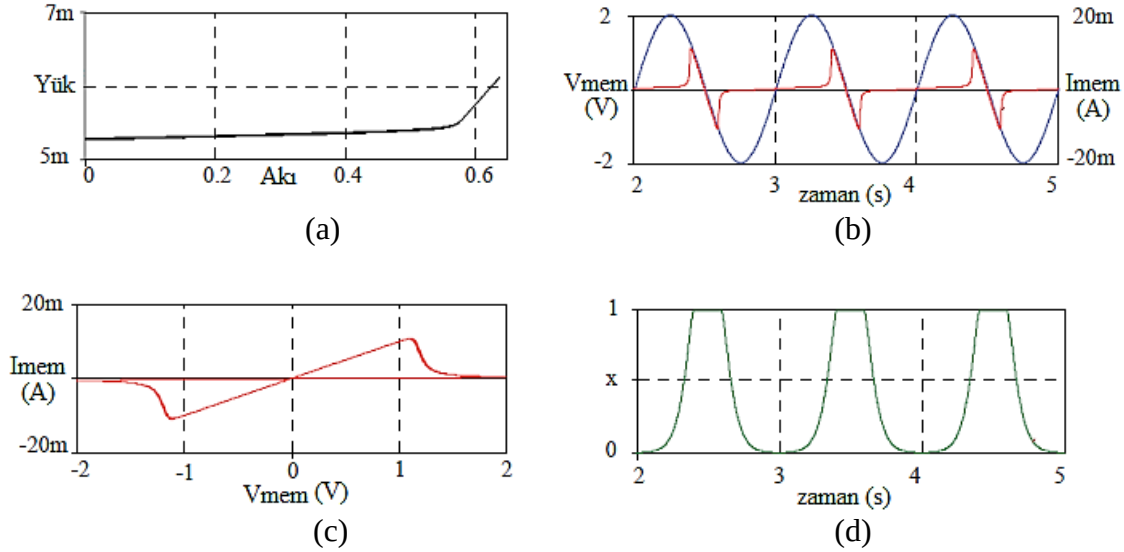
```
* HP Memristor SPICE Model
* For Transient Analysis only
* created by Zdenek and Dalibor Biolek
**************************
* Ron, Roff   - Resistance in ON / OFF States
* Rinit       - Resistance at T=0
* D           - Width of the thin film
* uv          - Migration coefficient
* p           - Parameter of the WINDOW-function
*               for modeling nonlinear boundary conditions
* x           - W/D Ratio, W is the actual width
*               of the doped area (from 0 to D)
*
.SUBCKT memristor Plus Minus PARAMS:
+ Ron=1K Roff=100K Rinit=80K D=10N uv=10F p=1
*********************************************
* DIFFERENTIAL EQUATION MODELING  *
*********************************************
Gx 0 x value={ I(Emem)*uv*Ron/D^2*f(V(x),p)}
Cx x 0 1 IC={(Roff-Rinit)/(Roff-Ron)}
Raux x 0 1T
```

```
* RESISTIVE PORT OF THE MEMRISTOR *
*********************************
Emem plus aux value={-I(Emem)*V(x)*(Roff-Ron)}
Roff aux minus {Roff}
*********************************************
*Flux computation*
*********************************************
Eflux flux 0 value={SDT(V(plus,minus))}
*********************************************
*Charge computation*
*********************************************
Echarge charge 0 value={SDT(I(Emem))}
*********************************************
* WINDOW FUNCTIONS
* FOR NONLINEAR DRIFT MODELING *
*********************************************
*window function, according to Joglekar
.func f(x,p)={1-(2*x-1)^(2*p)}
*proposed window function
:.func f(x,i,p)={1-(x-stp(-i))^(2*p)}
.ENDS memristor
```

Her durumda memristörün bir voltaj kaynağı ile sürüldüğü bu modele ait sonuçlar Şekil 2.14 ve Şekil 2.15'de verilmiştir [49]. $R_{on}=100\Omega$ ve $p=10$ olarak alındığı iki şekilde, Şekil 2.14 için $R_{INIT}=11k\Omega$, $R_{off}=16k\Omega$, $V=1,2V$, $f=1Hz$ iken Şekil 2.15 için $R_{INIT}=1k\Omega$, $R_{off}=5k\Omega$, $V=2V$, $f=1Hz$ olarak seçilmiştir. Şekil 2.14'de baskın nonlineer etki kenarlarda kendini göstermezken, Şekil 2.15'de daha yüksek voltaj uygulandığı için sert anahtarlama durumu gözlemlenmektedir. Böylece fiziksel memristör karakteristiği gerçekleştirilmiştir.



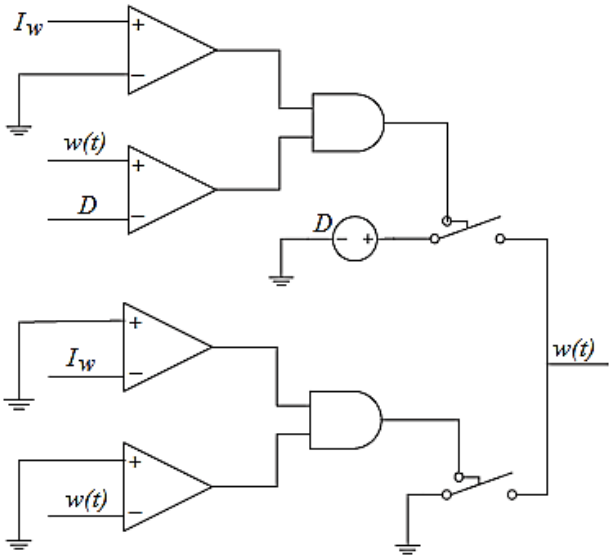
Şekil 2. 14. Biolek vd.'nin çalışmasındaki memristörün SPICE simülasyon sonuçları (R_{INIT}=*11kΩ,* R_{off}=*16kΩ, V=1,2V, f=1Hz*) [49], a) Akı-yük eğrisi, b) Zamana göre akım ve voltaj eğrileri, c) Akım-voltaj karakteristiği, d) Durum değişkeninin zamana göre değişimi.



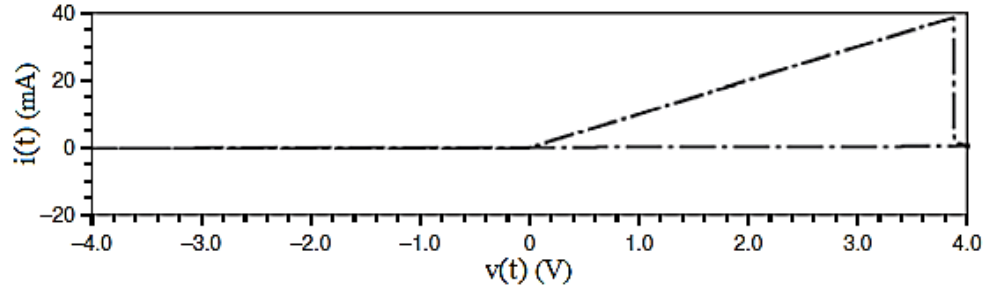
Şekil 2. 15. Biolek vd.'nin çalışmasındaki memristörün SPICE simülasyon sonuçları (R_{INIT}=*1kΩ,* R_{off}=*5kΩ, V=2V, f=1Hz*) [49], a) Akı-yük eğrisi, b) Zamana göre akım ve voltaj eğrileri, c) Akım-voltaj karakteristiği, d) Durum değişkeninin zamana göre değişimi.

HP memristörünü simüle eden bir başka model Benderli ve Wey tarafından sunulmuştur [48]. Bu çalışmada farklı olarak Şekil 2.16'da gösterilen kırpıcı devre ile *w* genişliği kırpılarak sınırları aşmaması sağlanmıştır. Bu amaçla dört adet komparator

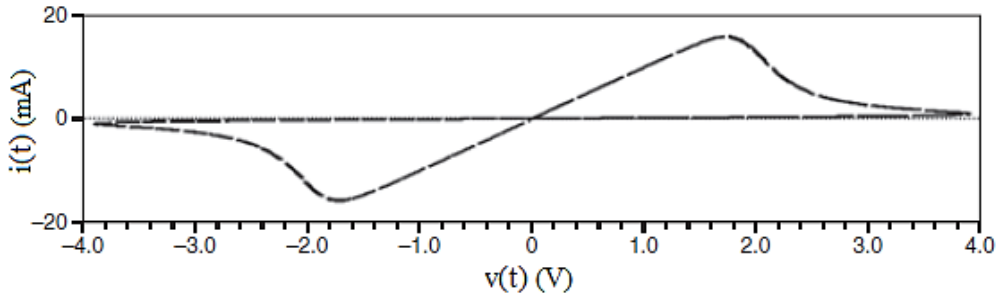
kullanılmıştır. Harici bias voltajı pozitif olduğunda *w(t)* üst sınıra ulaşır ve anahtar kapanarak *w(t)*'yi *D* değerine kırpar. Tersi durumda ise anahtar kapanarak toprağa bağlanır ve *w(t)* sıfıra eşitlenir. Bu modele ait akım-voltaj karakteristiği Şekil 2.17'de verilmiştir.



Şekil 2. 16. Benderli ve Wey tarafından önerilen kırpıcı devre [48].



(a)

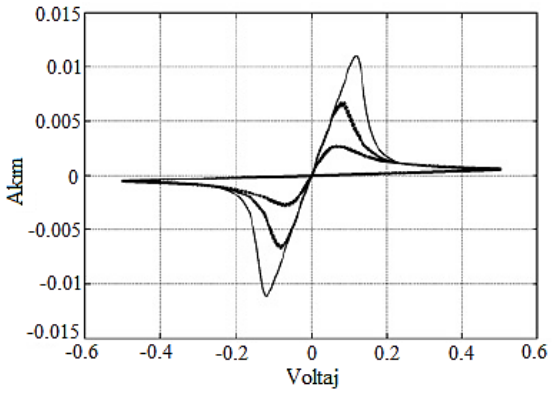


(b)

Şekil 2. 17. Benderli ve Wey tarafından önerilen modelin SPICE simülasyon sonuçları [48], a) *w(t)* kırpıldığında *i-v* eğrisi, b) Pencere fonksiyonu kullanılarak elde edilen *i-v* eğrisi.

Bir diğer SPICE modeli Rak ve Cserey tarafından sunulmuştur [60]. Rak ve Cserey değerlerin uygun aralıkta seçilmesiyle bu modelin oldukça hızlı ve stabil çalıştığını vurgulamışlardır. Dezavantaj olarak ise memristörün başlangıç şartlarının otomatik olarak seçilmesiyle modelin geçersiz olabileceğini belirtmişlerdir. Bu modele ait memristörün SPICE kodu ve akım-voltaj eğrisi Şekil 2.18'da gösterilmiştir.

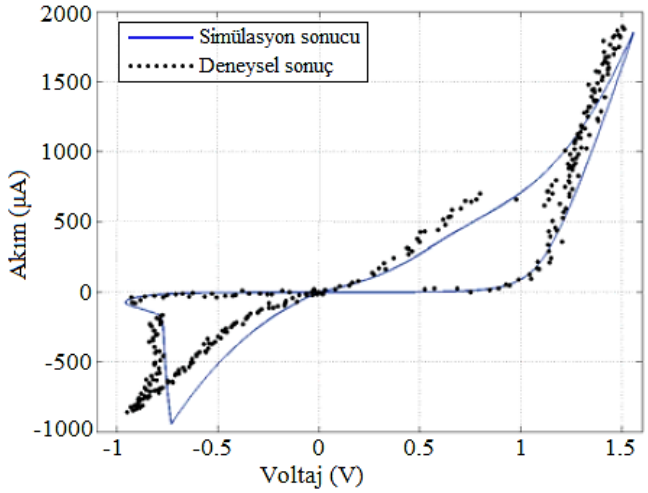
```
.SUBCKT memristor 1 2 6
Eres    1    9          POLY(2)
+(8, 0) (11, 0) 0 0 0 0 1
Vsense 9    4          DC 0V
Fcopy  0    8          Vsense 1
Rstep  8    0          1K
Rser   2    4          10
Fmem   6    0          POLY(2) Vsense
+Ecopy -0.5E-10 0 1E-10 0 -1 0 0 0 1
Cmem   6    0          90nF
Rsp    6    0          1000Meg
Ecopy  7    0  0    6 1
Rc     7    0          1
Ecpy2 10    0  6    0 1
Vref ref    0          DC 1V
R1     10  11          100K
Ssat1 11    0  0   11 SWX
Ssat2 11 ref 11 ref SWX
.MODEL SWX SW(Ron=0.001, Roff=1000Meg,
+Vt=0.00001V, Vh=0.00001V)
.ENDS
```



Şekil 2. 18. Rak ve Cserey tarafından önerilen modelin SPICE devre modeli ve akım-voltaj karakteristiği [60].

Yük kontrollü memristörün yanında akı kontrollü memristörün modellendiği bir başka SPICE çalışması Batas ve Fiedler tarafından sunulmuştur [61]. Bu model sadece TiO_2 fiziksel memristörüne değil diğer farklı modellere de uygulanabilecek şekilde birçok parametre içermektedir. Lineer sürüklenme modeline dayanan bu çalışmanın dezavantajı nonlineer etkinin kararsız sonuçlar verebileceğidir. Lineer ve nonlineer sürüklenme modellerinden farklı olarak Simmons tünel bariyer modelinin temel alındığı başka bir SPICE modeli Abdalla ve Pickett tarafından sunulmuştur [62]. Tablo 2.2'de SPICE kodu verilen bu modelde giriş voltajı olarak üçgen dalga kullanılmıştır. Şekil 2.19'da ise bu modele ait simülasyon sonucu ile deneysel sonuç karşılaştırmalı olarak verilmiştir.

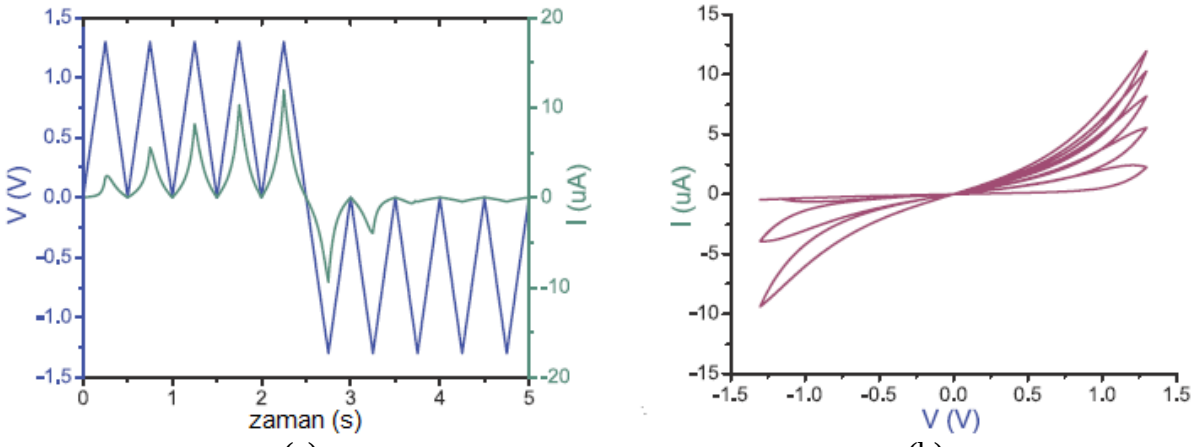
TiO_2 yerine tungsten oksit (WO_3) kullanılarak gerçekleştirilen memristörün SPICE modelini ise Chang vd. sunmuştur [63]. Schottky bariyeri kullanılarak fiziksel gerçekleştirimi de yapılan bu modelin SPICE kodları Tablo 2.3'de, simülasyon sonuçları ise Şekil 2.20'de verilmiştir.



Şekil 2. 19. Abdalla ve Pickett tarafından önerilen modele ait simülasyon sonucu ile deneysel sonucun karşılaştırmalı gösterimi [62].

Tablo 2. 2. Abdalla ve Pickett tarafından önerilen modelin SPICE kodu [62].

.SUBCKT modelmemristor plus minus PARAMS: +phio=0.95 Lm=0.0998 w1=0.1261 foff=3.5e-6 +ioff=115e-6 aoff=1.2 fon=40e-6 ion=8.9e-6 +aon=1.8 b=500e-6 wc=107e-3 G1 plus internal value={sgn(V(x))*(1/V(dw))^2*0.0617* (V(phiI)*exp(-V(B)*V(sr))-(V(phiI)+abs(V(x)))* exp(-V(B)*V(sr2)))} Esr sr 0 value={sqrt(V(phiI))} Esr2 sr2 0 value={sqrt(V(phiI)+abs(V(x)))} Rs internal minus 215 Eg x 0 value={V(plus)-V(internal)} Elamda Lmda 0 value={Lm/V(w)} Ew2 w2 0 value={w1+V(w)- (0.9183/(2.85+4*V(Lmda)-2*abs(V(x))))} EDw dw 0 value={V(w2)-w1}	EB B 0 value={10.246*V(dw)} ER R 0 value={(V(w2)/w1)*(V(w)-w1)/(V(w)-V(w2))} EphiI phiI 0 value= {phio-abs(V(x))*((w1+V(w2))/(2*V(w)))- 1.15*V(Lmda)*V(w)*log(V(R))/V(dw)} C1 w 0 1e-9 IC=1.2 R w 0 1e8MEG Ec c 0 value={abs(V(internal)-V(minus))/215} Emon1 mon1 0 value={((V(w)-aoff)/wc)-(V(c)/b)} Emon2 mon2 0 value={(aon-V(w))/wc-(V(c)/b)} Goff 0 w value={foff*sinh(stp(V(x))*V(c)/ioff)* exp(-exp(V(mon1))-V(w)/wc)} Gon w 0 value={fon*sinh(stp(-V(x))*V(c)/ion)* exp(-exp(V(mon2))-V(w)/wc)} .ENDS modelmemristor



(a) (b)

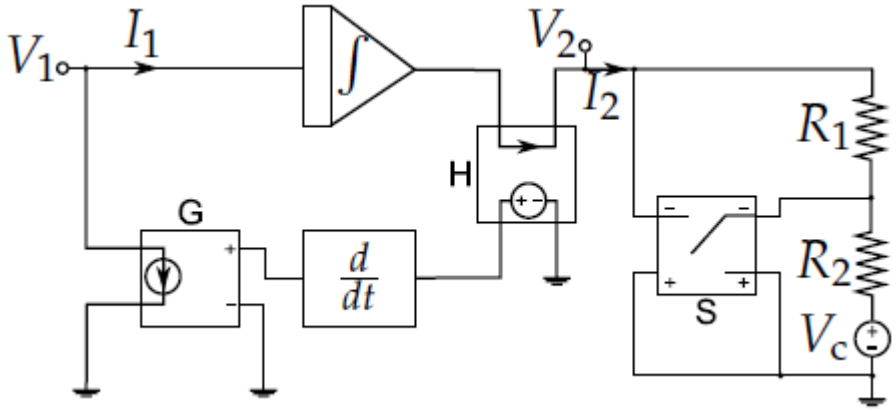
Şekil 2. 20. Chang vd. tarafından sunulan modelin SPICE simülasyon sonucu [63], a) Zamana göre akım ve voltaj eğrileri, b) Memristörün *i-v* karakteristiği.

Tablo 2. 3. Chang vd. tarafından sunulan modelin SPICE kodu [63].

```
****************** LTspice code for metal oxide memristors*****************
*Parameters:
*alpha is prefactor for Schottky barrier
*beta is exponent for Schottky barrier
*gamma is prefactor for tunneling
*delta is exponent for tunneling
*******************************************************************************
.SUBCKT memristor 1 2 params:
+ alpha=0.5e-6 beta=0.5 gamma=4e-6 delta=2 wmax=1 wmin=0
*State variable:
.param lambda=4.5 eta1=0.004 eta2=4 tau=10
.param cp={1}
Cpvar 1 0 {cp}
*rate equation considering the diffusion effect
Gx 0 1 value={trunc(V(1,2),cp*V(1))*lambda*(eta1*sinh(eta2*V(1,2))-cp*V(1)/tau)}
*rate equation without the diffusion effect
*Gx 0 1 value={trunc(V(1,2),cp*V(1))*lambda*(eta1*sinh(eta2*V(1,2)))}
.ic V(1) = 0.0
*******************************************************************************
*auxiliary functions to limit the range of w
.func sign2(var) {(sgn(var)+1)/2}
.func trunc(var1,var2) {sign2(var1)*sign2(wmax-var2)+sign2(-var1)*sign2(var2-wmin)}
*******************************************************************************
*Output:
Gw 1 2 value={(1-cp*V(1))*alpha*(1-exp(-beta*V(1,2)))+(cp*V(1))*gamma*sinh(delta*V(1,2))}
.ENDS memristor
```

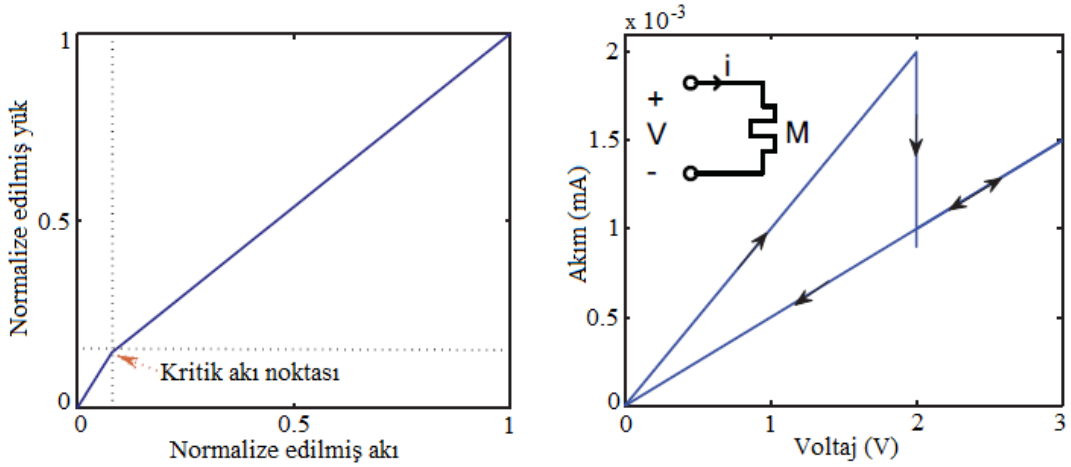
Yukarıda bahsedilen SPICE modellerinin genelinde yakınsama veya eşik problemi vardır. Ayrıca bu modellerde pencere fonksiyonu da kullanılmıştır. Kavehei vd. pencere fonksiyonu kullanmayarak başka bir SPICE modeli önermişlerdir [46]. Kavehei vd. Chua'nın çalışmasından faydalanarak birinci tip M-R mutatöre uygun bir nonlineer direnç bağlayarak Şekil 2.21'de gösterilen bir SPICE makro modeli oluşturmuşlardır [5, 46]. Şekilden görüldüğü üzere, G, H ve S sırasıyla bir voltaj kontrollü akım kaynağı (VCCS), bir akım kontrollü voltaj kaynağı (CCVS) ve bir anahtardır (V_{ON}*=1.9V,* V_{OFF}*=2V*). R_1*=*R_2*=1kΩ* ve V_C*=-2V*'tur. M-R mutatörü bir türev alıcı, bir integral alıcı, bir VCCS ve bir CCVS'den oluşmaktadır. Nonlineer direnç ise R_1, R_2 ve S anahtarı ile sağlanmıştır. Dolayısıyla koldaki direnç değeri *V<2V* için *1kΩ, V≥2V* için *2kΩ* değerine eşittir. Birinci porttaki V_1 giriş voltajının integrali alınarak ikinci porta bağlanmaktadır.

Nonlineer direncin akımı olan I_2 ise CCVS ile algılanarak türevi alınmaktadır. Sonuçta oluşan voltaj VCCS ile akıma çevrilmektedir.



Şekil 2. 21. *MR* mutatör ve nonlineer dirençten oluşan SPICE makro modeli [46].

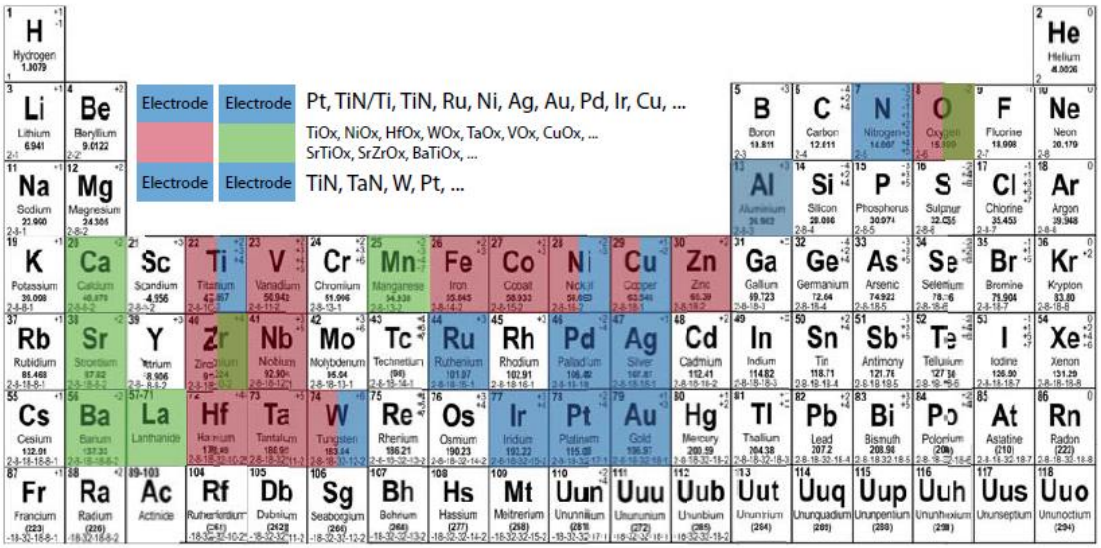
Şekil 2.22'de Kavehei vd.'nin sunduğu SPICE makro modeline ait simülasyon sonuçları verilmiştir [46]. Şekil 2.22a'dan görülebileceği gibi memristörün q-φ karakteristiği monoton artan ve parçalı-lineer bir fonksiyondur. Akı 2Wb'den az olduğunda memristörün değeri 1kΩ iken akının değeri 2Wb ve üzeri olduğunda memristörün değeri 2kΩ olmaktadır. Kritik akı noktası makro modeldeki anahtarın açma voltajı ile değiştirilebilmektedir. Şekil 2.22b'de ise memristörün histerezis karakteristiği görülmektedir. Memristörün giriş voltajı $\pm 1 Vs^{-1}$ eğiminde bir rampa fonksiyonudur. Eğim değişmeden voltaj değeri artılırsa, memristans kritik akı noktasına kadar 1kΩ değerinde olur ve akım-voltaj karakteristiğinin eğimi 1mA/V'dir. Akı kritik 2Wb noktasına ulaştığında memristans 2kΩ değerini alır ve eğim 0.5mA/V olur.



Şekil 2. 22. Kavehei vd. modelinin SPICE makro model simülasyon sonuçları [46].

2.5. Memristörün Fabrikasyonu

Tipik bir memristör metal-yalıtkan-metal (MIM) yapıdadır ve memristörün fabrikasyonu için sıklıkla nano-damgalama litografisi (nano-imprint lithography-NIL) ve atomik katman kaplama (atomic layer deposition-ALD) yöntemleri tercih edilmektedir [15, 69-71]. Dirençli rasgele erişimli belleklerde (resistive random access memory-ReRAM) kullanılan pek çok malzeme bipolar anahtarlama özelliği gösteren memristör yapısında da kullanılmaktadır. Metal tabaka olarak genellikle Platinyum (Pt) ve gümüş (Ag) elektrotlar tercih edilirken, yalıtkan tabaka olarak metal-oksit malzemeler tercih edilmektedir [72, 73]. Şekil 2.23'te alt/üst elektrotlar ve geçiş malzemesi (yalıtkan kısım veya anahtarlama tabakası) için kullanılabilecek muhtemel malzemeler gösterilmiştir [73]. Dolayısıyla literatürde memristörün fabrikasyonu için TiO_2 dışında farklı yöntem ve malzemelerin kullanıldığı farklı çalışmalar mevcuttur ve Şekil 2.24'te memristör tiplerine ait grafik verilmiştir.



Şekil 2. 23. ReRAM yapısında kullanılan alt/üst elektrot malzemeleri ile geçiş metal-oksit malzemeleri gösteren periyodik tablo (Mavi renk elektrot malzemeleri, yeşil ve kırmızı renkler ise ikili veya üçlü oksit malzemeleridir) [73].

2.5.1. Moleküler ve İyonik İnce Film Memristörler

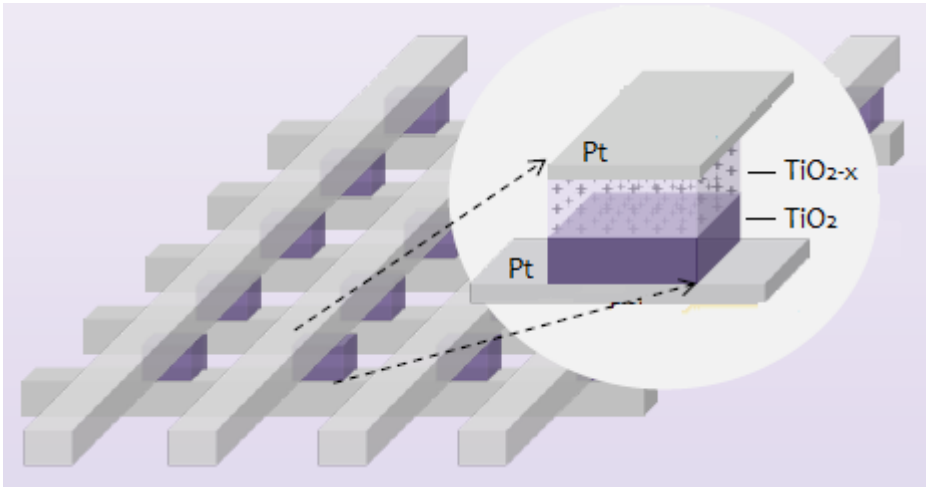
Molekül ve iyonik ince film memristörler genellikle yük altında histerezis özelliği gösteren farklı malzemeden yapılmış ince film atomik kafeslerin özelliklerine dayanmaktadır.



Şekil 2. 24. Farklı memristör tiplerinin sınıflandırılması.

2.5.1.1. TiO_2 Tabanlı Memristör

Titanyum dioksit tabanlı ilk memristör HP Laboratuarı tarafından tanıtılmıştır [2, 15]. Bu memristörde Şekil 2.25'de görüldüğü gibi çapraz yerleştirilen platinyum elektrotlar arasına ince tabaka şeklinde bir kısmı oksijen boşluklarına sahip (TiO_{2-x}) TiO_2 yerleştirilmiştir. Temelde TiO_2 silikon gibi iyi bir yarı iletkendir ve saf halinde oldukça dirençlidir. Ancak başka bir element ile katkılandığında iletken hale gelmektedir [74].

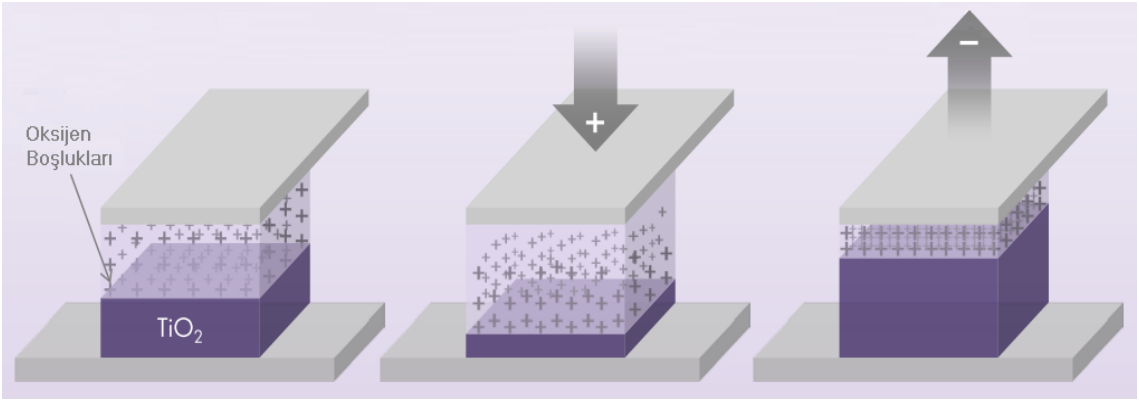


Şekil 2. 25. TiO_2 tabanlı memristörün yapısı [75].

Katkılama işlemi; TiO_2'nin tavlanmasına dayanmaktadır. TiO_2'de bulunan oksijen atomlarının TiO_2'den ayrılarak boşluk oluşturması ile yani atomların madde içinde pozitif yüklü iyonlar halinde (veya n-tipi katkılayıcı olarak) serbest bırakılmasıyla sağlanmaktadır [13]. Oksijen atomu bakımından eksik bölgeler boşluk taşıyıcı durumunda olduklarından direnç değerleri düşüktür. Tabakalar üzerine öngerilim

uygulanmasıyla bu boşluklar hareket edip iki film arasındaki sınırı değiştirmeye, dolayısıyla toplam direnci değiştirmeye başlamaktadır.

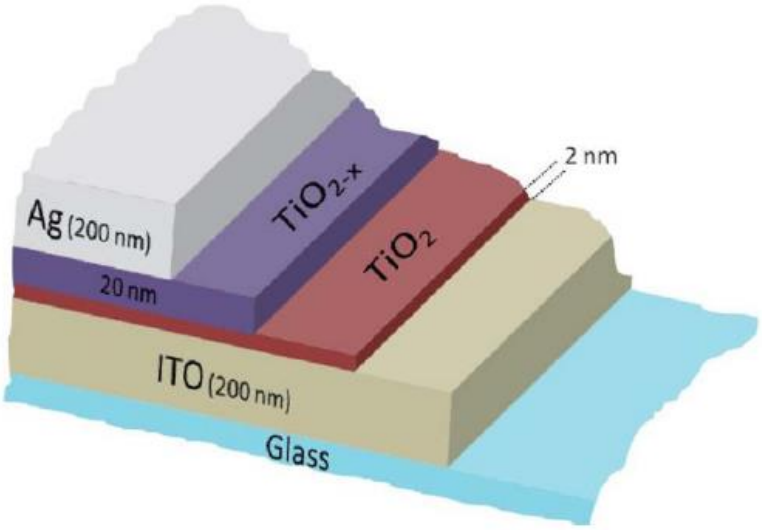
Katkılanmış bölgeye pozitif öngerilim uygulandığında pozitif yüklü oksijen boşlukları katkılanmamış olan saf TiO_2 katmanına sürüklenerek tünel aralığını daraltmaktadır. Tünel aralığının daralması katkılı bölgenin genişlemesine ve direncin düşmesine neden olmaktadır. Akım kesildiğinde ise katkılı ve katkısız bölge durumlarını korumaktadır ve bu durum memristörün hafıza özelliğini göstermektedir. Tersi durumda yani negatif öngerilim uygulandığında ise oksijen boşlukları katkılı bölgeye hareket etmektedir. Dolayısıyla katkısız bölgenin genişliği ve direnç değeri de artmaktadır [15, 76]. Bu durum Şekil 2.26'da gösterilmiştir. Direncin çok fazla artması akım geçirmez bir durum oluşmasına, direncin çok azalması ise akım geçiren bir durum oluşmasına neden olmaktadır. Buna bağlı olarak memristör doğal bir anahtar vazifesi görmektedir.



(a) (b) (c)

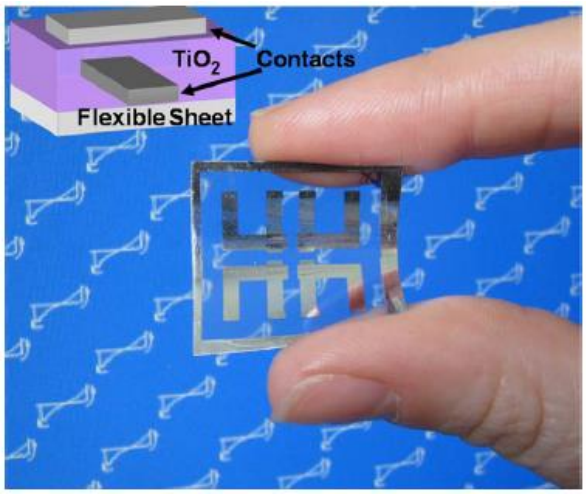
Şekil 2. 26. TiO_2 tabanlı memristörün çalışma şekli [75], a) Öngerilim uygulanmayan memristör yapısı, b) Pozitif öngerilim altında katkılanmış ve katkılanmamış bölgenin değişimi, c) Negatif öngerilim altında katkılanmış ve katkılanmamış bölgenin değişimi.

HP Laboratuvarı tarafından üretilen memristörden farklı olarak yine TiO_2 tabanlı memristör dizisi Kavehei vd. tarafından sunulmuştur [73]. Kavehei vd. alt elektrot olarak indiyum kalay oksit (ITO) ile filtrelenmiş bir cam, üst elektrot olarak ise Pt yerine gümüş (Ag) kullanmışlardır. Şekil 2.27'de kesit görünümü verilen bu memristörde ALD tekniği kullanılmıştır [73].



Şekil 2. 27. Kavehei vd. tarafından üretilen Ag/TiO_2/ITO memristörü [73].

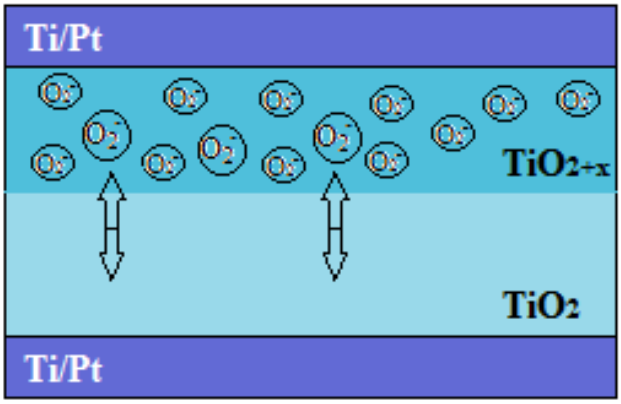
Gergel-Hacket vd. lazerjet saydamlığı üzerine yerleştirilmiş esnek bir memristör geliştirmişlerdir [21]. Fiziksel esneklik, oda sıcaklığında pahalı olmayan fabrikasyon süreci, 10V'dan az çalışma voltajı, hafıza potansiyeli, 10000:1'den daha büyük on/off oranı ve 4000 kez fiziksel olarak bükülmeden sonra dahi çalışma yeteneği gibi özellikleri bulunan bu memristörün yapısı Şekil 2.28'de verilmiştir.



Şekil 2. 28. Yaklaşık 2 mm × 2 mm'lik saydam tabaka üzerine işlenmiş Al/TiO_2/Al esnek memristörü [21].

Prodromakis vd. titanyum dioksit tabanlı memristöre farklı bir bakış açısı getirerek Şekil 2.29'da gösterildiği gibi TiO_2 yanında TiO_{2+x} katmanı kullanmıştır [77]. Bu

durum, TiO_{2-x} katmanı kullanılan memristörün aksine burada negatif yüklü oksijen atomlarının taşındığını göstermektedir.



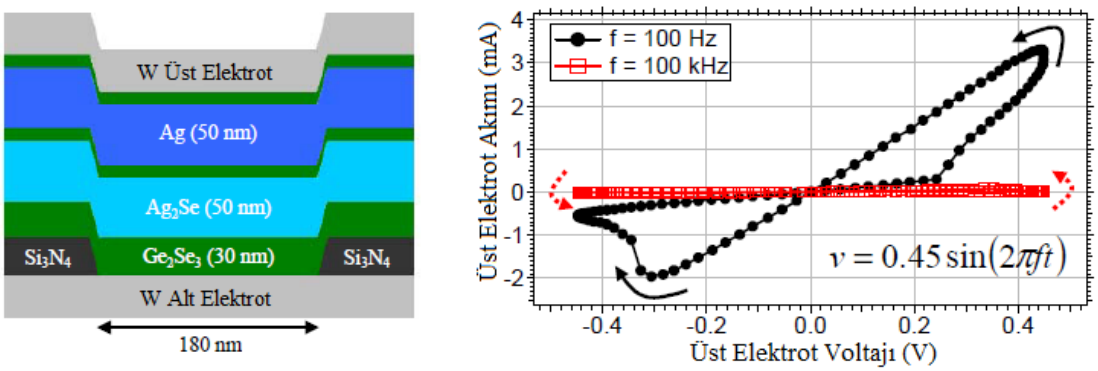
Şekil 2. 29. Prodromakis vd. tarafından üretilen memristörün şematik yapısı [78].

2.5.1.2. Alternatif Diğer İnce Film Memristörler

TiO_2 memristörlerin yanı sıra farklı malzemeler kullanılarak gerçekleştirilmiş memristörler de literatürde mevcuttur [79].

Jo vd. silikon (Si) ve gümüşe (Ag) dayanan memristörü üretmişlerdir [80]. Bu memristör Ag-zengin (yüksek iletkenlik) bölge ve Ag-fakir (düşük iletkenlik) bölge oluşmasını sağlayan düzgün tasarlanmış Ag/Si karışımı ile Ag ve Si aktif bölgelerinden oluşmaktadır. Pozitif voltaj altında, Ag iyonları Ag-zengin bölgeden Ag-fakir bölgeye taşınır ve dolayısıyla iletkenlik artmaktadır. Negatif voltaj altında ise tersi durum geçerlidir ve iletkenlik azalmaktadır [80].

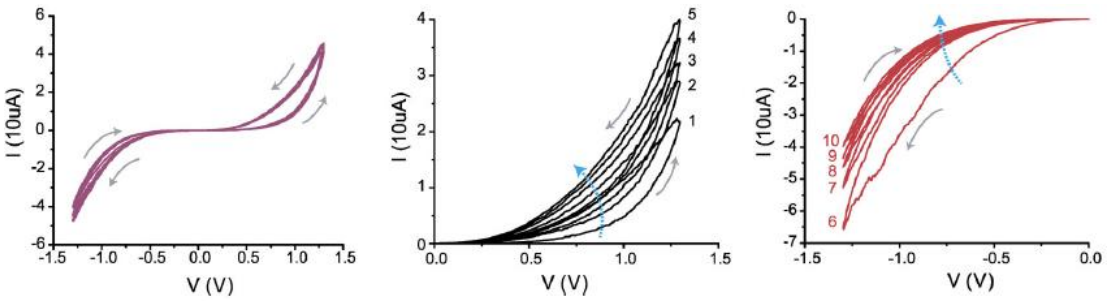
Oblea vd. tungsten (W) elektrotlar arasına Ag_2Se ve Ag yerleştirerek kalkojenit tabanlı memristörü üretmişlerdir [81]. Her katmanın arasına Ge_2Se_3 ekleyerek malzemelerin birbirine katılması önlenmiştir. Bu memristöre 0.24V gibi bir eşik voltajı uygulanırsa Ag^+ iyonları aktif kalkojenit (Ge_2Se_3) tabakasına sürüklenerek yalıtkan boyunca düşük direnç oluşmasını sağlamaktadır. -0.32V gibi bir eşik voltajı uygulanır ise Ag^+ iyonları aktif kalkojenit bölgeden çekilerek direncin yükselmesini sağlamaktadır. Şekil 2.30'da şematik yapısı ve histerezis döngüsü verilen bu memristör yüksek frekansta lineer direnç gibi davranmaktadır [81].



(a) (b)

Şekil 2. 30. Oblea vd.'nin ürettiği memristörün, a) Şematik yapısı, b) Farklı iki frekans için histerezis döngüsü [81].

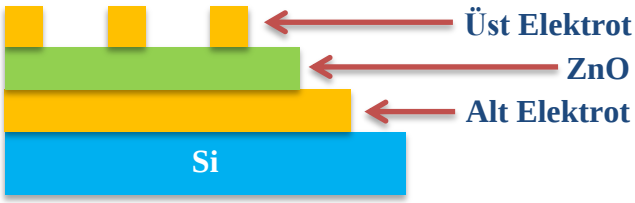
Chang vd. tungsten tabanlı bir analog memristörü gerçekleştirmişlerdir [63]. Alt elektrot olarak paladyum (Pd), üst elektrot olarak tungsten ve geçiş materyali (anahtarlama katmanı) olarak tungsten oksit (WO_3) kullanmışlardır. Fabrikasyon süreci silikon alt tabaka üzerine oda sıcaklığında tungsten püskürtmeyle başlamaktadır. Sonra tungsten film elektron-demeti litografisi ve reaktif iyon aşındırma yöntemleri ile şekillendirilerek alt elektrot oluşturulmuştur. WO_3 katmanını oluşturmak için, saf oksijene hızlı ısıl işleme ya da O_2 plazmasına plazma oksidasyonu uygulanmıştır. Oksidasyon sırasında tungstenin bir kısmı kullanılarak WO_3 katmanı elde edilmiştir. Son olarak ise Pd elektrot elektron-demeti litografisi ile şekillendirilmiştir. Elde edilen memristör 130 nm ×130 nm boyutlarındadır. Bu süreçte elektriksel şekillendirmeden kaçınılmış, bunun yerine W üst elektrotu ile WO_3 katmanı arasına Schottky bariyeri konumlandırılmıştır. Alt elektrot topraklı iken üst elektrota pozitif voltaj uygulandığında, memristörün iletkenliği artmaktadır ve terside doğrudur. Bu durum Şekil 2.31'de gösterilmiştir.



(a) (b) (c)

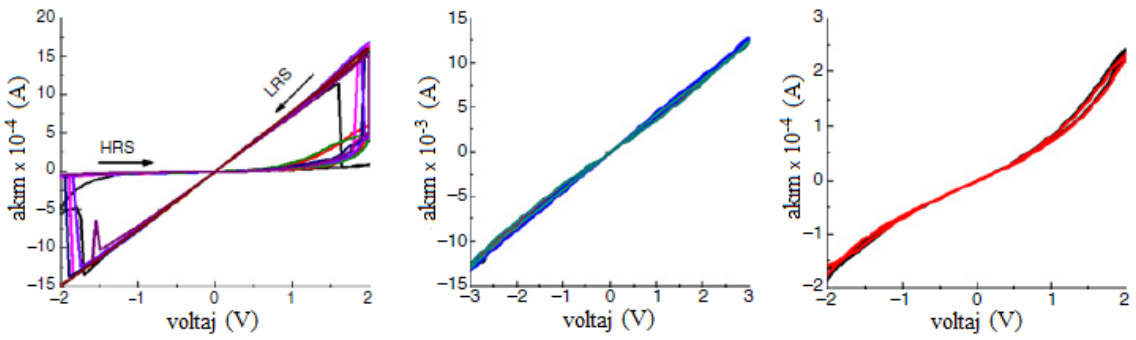
Şekil 2. 31. Pd/WO_3/W memristörün I-V karakteristiği, a) Pozitif ve negatif voltaj altında, b) Farklı değerlerdeki pozitif voltaj altında, c) Farklı değerlerdeki negatif voltaj altında [63].

Kumar vd. ZnO tabanlı memristör üretmişlerdir [82,83]. Şekil 2.32'de şematik yapısı verilen bu memristörde alt ve üst elektrotlar olarak sırasıyla Pt, Cr ve Au kullanılarak üç farklı yapı denenmiştir. Farklı elektrotların kullanılmasıyla anahtarlama mekanizmasında elektrotun önemi gösterilmiştir ve dolayısıyla uygun malzeme seçimi önemlidir.



Şekil 2. 32. ZnO tabanlı memristörün fabrikasyon yapısı [83].

Şekil 2.33'de bu üç tip memristöre ait akım-voltaj karakteristiği verilmiştir. Pt/ZnO/Pt memristör -2V ile +2V arasında histerezis bipolar anahtarlama özelliği göstermektedir. Cr/ZnO/Cr memristörün akım-voltaj karakteristiği -3V ile +3V arasında lineer direnç davranışına benzemektedir. Bu durum Cr/ZnO arayüzünde, Cr ve ZnO malzemelerinin çalışma enerjileri yaklaşık aynı olduğundan (sırasıyla 4.37eV ve 4.29eV) Schottky bariyerinin oluşmadığı anlamına gelmektedir. Au ve Pt'nin çalışma enerjisi yaklaşık aynı olmasına rağmen, Au/ZnO/Au memristörün histerezis eğrisi Pt/ZnO/Pt memristörün histerezis eğrisine göre daha az belirgindir. Bunun sebebi Au, Pt'ye göre daha soft bir malzeme olduğundan arayüzde ZnO tabakasına yayılması mümkündür. Bu difüzyon nedeniyle Schottky bariyeri değiştiği için histerezis eğrisi daha az belirgindir [83].



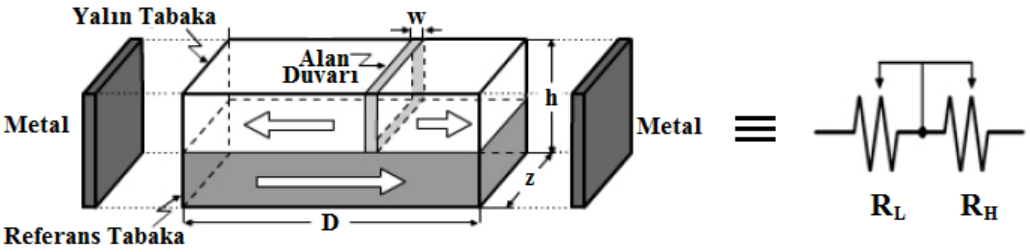
(a) (b) (c)

Şekil 2. 33. ZnO tabanlı üç memristör için *i-v* karakteristiği, a) Pt/ZnO/Pt memristör için, b) Cr/ZnO/Cr memristör için, c) Au/ZnO/Au memristör için [83].

2.5.2. Spintronik Memristör

İnce film memristörlerin geliştirilmesine ek olarak, spintronik memristörlerin geliştirilmesi için de çalışmalar yapılmıştır [84-86]. Titanyum dioksit tabanlı memristörde oksijen boşluklarının iki bölge arasındaki hareketiyle memristörün durumu değişirken, spintronik memristörde manyetize edilmiş alan-duvarının kullanımıyla memristörün durumu değişmektedir.

Spintronik memristör, referans tabaka ve yalın tabaka olmak üzere iki ferromanyetik tabaka şeklinde tasarlanmıştır [86]. Referans tabakadaki manyetize yönü, mafsallı manyetize tabakaya bağlanarak sabitlenmiştir. Yalın tabakadaki alan-duvarının pozisyonu ise akım geçirilmesiyle değiştirilebilmektedir ve dolayısıyla cihazın toplam direnci değişmektedir. Şekil 2.34'de gösterilen spintronik memristörün çalışması kısaca şu şekilde özetlenebilir: Referans tabakanın manyetizasyon yönü ile aynı yönde kutuplanmış bir akım uygulanması alan-duvarının aynı yönde hareket etmesini sağlamaktadır. Böylece referans ve yalın tabaka birbirine paralel olacağından direnç değeri küçük olacaktır (R_L). Diğer yandan referans tabakanın manyetizasyon yönü ile zıt yönde bir akım uygulanması ise alan-duvarını ters yönde hareket ettirerek direnci yükseltecektir (R_H). Sonuç olarak cihazın direnci alan-duvarının hareketine ve uygulanan akımın polarizasyonuna bağlı olarak değişecektir [86].

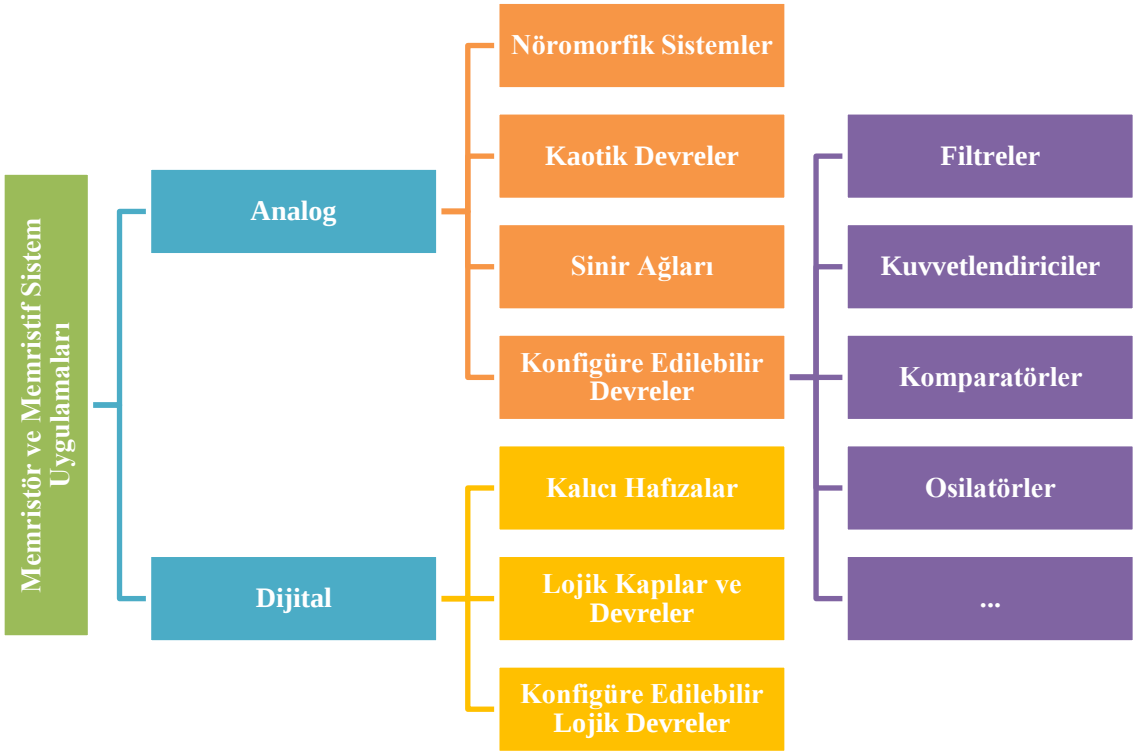


Şekil 2. 34. Spintronik memristör ve eşdeğer direnç değeri.

2.6. Memristör ve Memristif Sistem Uygulamaları

Memristörün fiziksel gerçekleştirimi sonrası, bilimsel çevrede ve mühendislik alanında bu cihazın kullanıldığı uygulamaları bulmak için araştırmalar başlamıştır. Memristörün küçük boyutlu olması, düşük enerji tüketimi, anahtarlama özelliği, sinaps-benzeri davranışı, hafıza özelliğinin olması gibi birçok özelliğinin sonucu olarak literatüre birçok çalışma sunulmuştur. Bu bölümde, Şekil 2.35'de temel olarak sınıflandırılması

yapılan memristör ve memristif sistem uygulamalarına bilgi vermesi açısından kısaca değinilecektir.

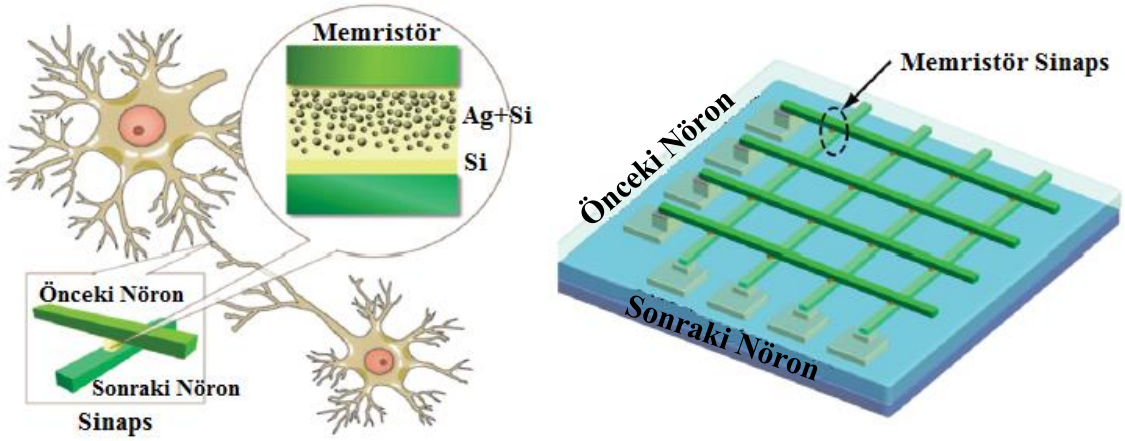


Şekil 2. 35. Memristör ve memristif sistem uygulamalarının sınıflandırılması.

2.6.1. Analog Uygulamalar

Nöromorfik sistemler nöronları modelleyerek nöral yapıları taklit eden analog-dijital sistemlerdir. Nöronları bağlayan sinapsları simüle etmek düşük güç tüketimi, esneklik ve dinamik hafıza gerektirmektedir. Memristör düşük güç tüketimi, kalıcı ve ayarlanabilir direnç-hafızası özellikleriyle bahsedilen problemleri çözmek adına önemli bir rol oynamaktadır. Literatürde memristör tabanlı nöromorfik sistemler üzerine yapılan çalışmalardan bazıları, adaptif ve öğrenme devreleri [12, 19, 80, 88-95] ile görüntü işleme üzerinedir [96]. Şekil 2.36'da Jo vd.'nin yaptığı çalışmadaki memristör tabanlı sinapsın şematik yapısı verilmiştir [80].

Nöromorfik sistemlerin yanında geleneksel analog devrelerde memristör ile konfigüre edilmiştir. Kazanç kuvvetlendiriciler [97-103], analog filtreler [97,103-108], osilatörler [97, 109], Schmitt tetikleyici [97] bu çalışmalara örnek olarak verilebilir.



(a) (b)

Şekil 2. 36. Memristörün sinaps uygulaması, a) Nöronlar arası memristör sinapsının şematik gösterimi, b) Crossbar konfigürasyonunda memristör sinapsının şematik gösterimi [80].

Analog elektronikte memristör tabanlı diğer uygulamalar ise kaotik devreler ve sinir ağlarıdır. Memristörün nonlineer özelliği kullanılarak tasarlanan kaotik devreler [23-28, 110-113], haberleşme [29] ve kriptografide [114] de kullanılabilmektedir. Memristör tabanlı sinir ağlarında ise memristörün hafıza özelliğinden faydalanılmıştır [38, 56, 115-118].

2.6.2. Dijital Uygulamalar

Memristörün nano boyutlarda olması, anahtarlama özelliği, durumunu korurken güç harcamaması ve anahtarlama sırasında düşük enerji tüketmesi gibi özellikleri kullanılarak geliştirilen memristör tabanlı dijital uygulamalar; kalıcı hafızalar (genellikle crossbar yapılar şeklinde) [73, 119-123, 125], lojik devreler [124-134], konfigüre edilebilir yapılar [135-138], CMOS'lu hibrit yapılar [69, 135, 137-141] şeklinde özetlenebilir.

3. BÖLÜM

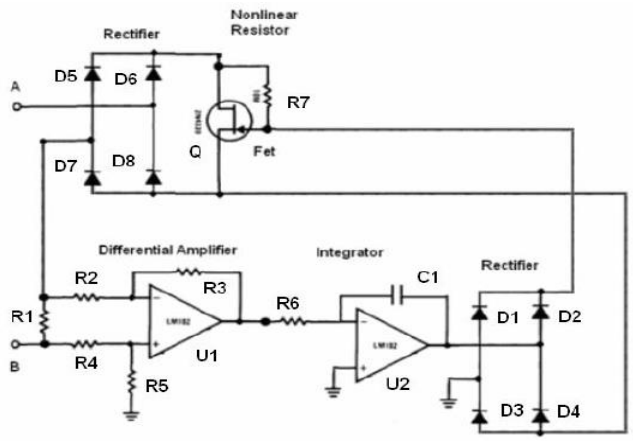
MEMRİSTÖR EMÜLATÖRLERİ VE KAOTİK SİSTEM UYGULAMALARI

Memristörün bilgisayar tabanlı modellenmesi ve simülasyonu araştırmacılar için oldukça önemlidir. Çünkü bu modellemeler ile teorik bilginin doğruluğu ve geçerliliği görülmektedir. Diğer yandan parametre değişimi ile veya model yapısındaki değişim ile nasıl bir cevap alınacağı da gözlenebilmektedir. Daha sonra ise deneysel çalışmalar yapılmaktadır [142]. Ancak memristörün ticari üretimi henüz mümkün olmadığından, literatürde deneysel çalışmalar için memristör davranışını taklit eden emülatör devreleri sunulmuştur [1, 97, 143-158]. Emülatör devrelerinin literatürde yer almaya başlamasıyla memristör tabanlı birçok sistemin bu emülatörler ile tasarımı ve gerçekleştirilmesi mümkün hale gelmiştir. Memristör tabanlı kaotik sistemlerin tasarımı, test edilmesi ve doğrulanması süreçlerinde de bu emülatör yapıları yoğun olarak kullanılmaktadır. Bu bölümde öncelikle literatürde yer alan memristör emülatörleri ile ilgili genel bilgiler verildikten sonra memristör tabanlı kaotik sistemlerin tasarım sürecinde kullanılan emülatör yapıları da ayrıntılı olarak incelenecektir [36-38, 161, 162].

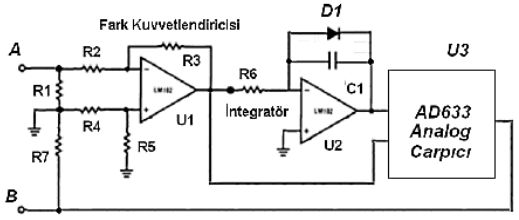
3.1. Memristör Emülatörleri

Memristörün ilk analog emülatörü Chua tarafından önerilmiştir [1]. Bölüm 1'de detayları anlatılan bu mutatörlerden, M-R mutatörün devre uygulaması Şekil 1.4'te verilmiştir. Bu devre iki işlemsel yükselteç (opamp), 14 transistör, 6 diyot, 4 kapasitör, 10 direnç ve bir potansiyometreden oluşmaktadır. Aslında bu devre memristörün temel bağıntısına dayandığı için memristörün temel özelliklerini taşımaktadır. Ancak çok fazla eleman kullanılması bu emülatörün dezavantajıdır.

Bir başka emülatör Mutlu ve Karakulak tarafından doğrultucu, fark kuvvetlendirici, integral alıcı ve nonlineer direnç kullanılarak Şekil 3.1a'daki gibi tasarlanmıştır [143]. İntegral alıcı devrenin çıkışına doğrultucu bağlanarak negatif yük değerine izin verilmemiştir. Devrenin yük bağımlı elemanı olarak FET seçilmiştir. FET'in iletim direnci, uçlarına bağlanan bir başka doğrultucu ile sürülmüş ve böylece akım değiştikçe veya opamp doyuma ulaşmadığı sürece direncin değişmesi sağlanmıştır. Bu devre FET nedeniyle nonlineer özellik göstermektedir ve FET'in direnci A-B uçlarından geçen akıma bağlı olarak değişmektedir. Mutlu ve Karakulak, bu emülatörün gerçek bir memristör olmayıp, yüke bağımlılık ve histerezis karakteristik gibi memristör özelliklerini taklit eden bir memristif sistem olduğunu vurgulamışlardır. Bir başka çalışmalarında ise analog çarpıcı kullanarak memristör emülatörü tasarlamışlardır [144]. Şekil 3.1b'de şeması verilen bu devrede, akımın integrali alınarak elde edilen yük ile akım analog çarpıcıda çarpılmaktadır. Analog çarpıcının çıkışındaki gerilim, akım ve yükün çarpımına bağlı olduğu için devre nonlineer özellik göstermektedir. Devrede diyot kullanılarak negatif yük geçişine izin verilmemiştir. Bu devreye ait deneysel sonuçlar Şekil 3.2'de verilmiştir. Şekillerden açıkça görülebileceği gibi frekans artınca memristör lineer direnç gibi davranmaktadır.

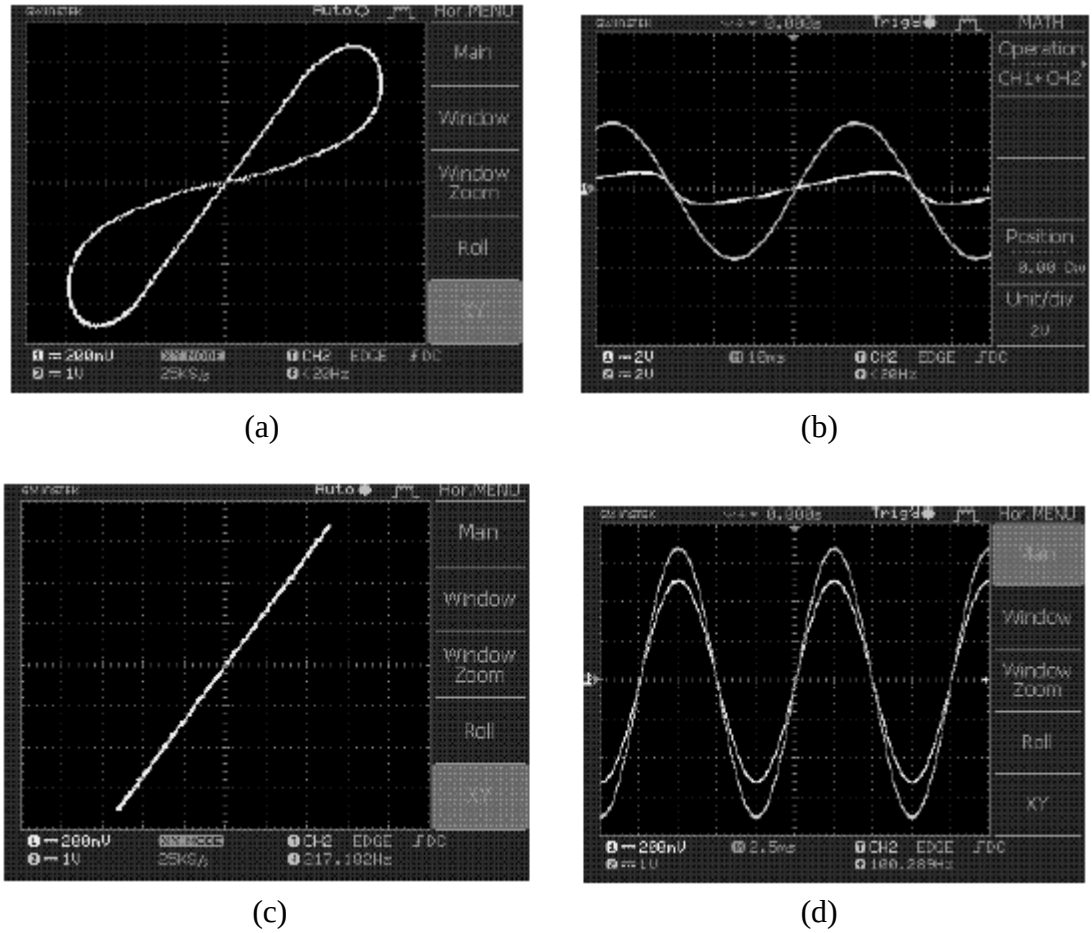


(a)



(b)

Şekil 3. 1. Mutlu ve Karakulak tarafından önerilen memristör taklitçilerinin devre şemaları, a) [143], b) [144].



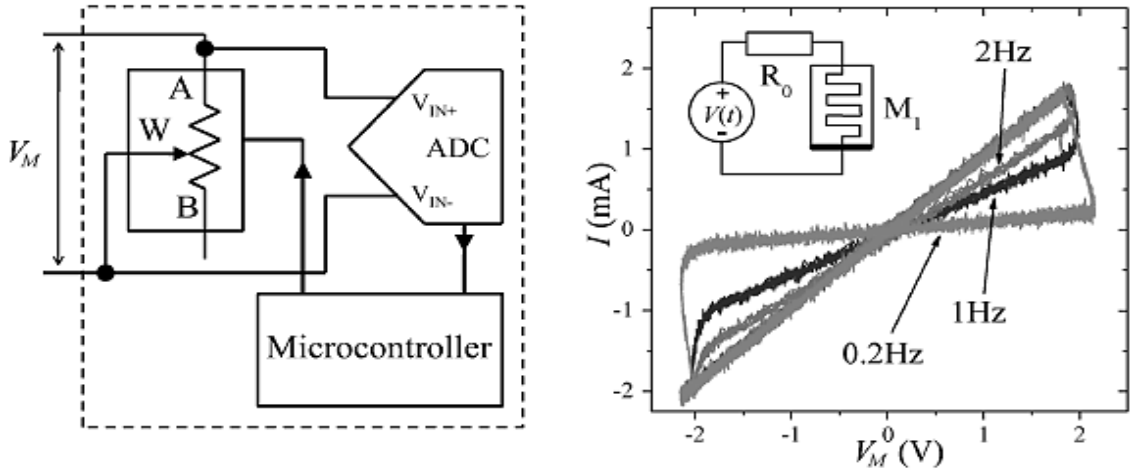
(a) (b)

(c) (d)

Şekil 3. 2. Mutlu ve Karakulak tarafından önerilen memristör taklitçisinin deneysel sonuçları [144], a) 17 Hz frekansta histerezis eğrisi, b) 17 Hz sinüzoidal işaret altında akım ve gerilimin zaman göre dalga formları, c) 100 Hz frekansta histerezis eğrisi, d) 100 Hz sinüzoidal işaret altında akım ve gerilimin zaman göre dalga formları.

Pershin ve Di Ventra programlanabilen memristör emülatörü geliştirmişlerdir [97]. Bir mikroişlemci, bir analog-dijital konvertör (ADC) ve bir dijital potansiyometre içeren bu devrenin blok diyagramı Şekil 3.3a'da verilmiştir. Memristörün portları dijital potansiyometre ile temsil edilmiştir. Devreye verilen analog sinyal ADC ile dijital eşdeğerine çevrilerek mikroişlemciye beslenmiştir. Mikroişlemci bu bilgiyi kullanarak dijital potansiyometreyi gerekli direnç değerine ayarlamaktadır. Pershin ve Di Ventra ADC, mikroişlemci ve dijital potansiyometrenin adım çözünürlüğünün ve frekans sahasının yükseltilebileceğine dikkat çekmişlerdir ve seçilen elemanların teoriyi kanıtlamak için yeterli olduğunu belirtmişlerdir. Bu devreye ait histerezis eğrisi Şekil 3.3b'de verilmiştir ve gelecekte memristörlerin tek tip olmayacağı düşünüldüğünde, bu devre uyarlanabilirlik açısından avantajlı görülebilir. Bunun yanında, Valsa vd. analog

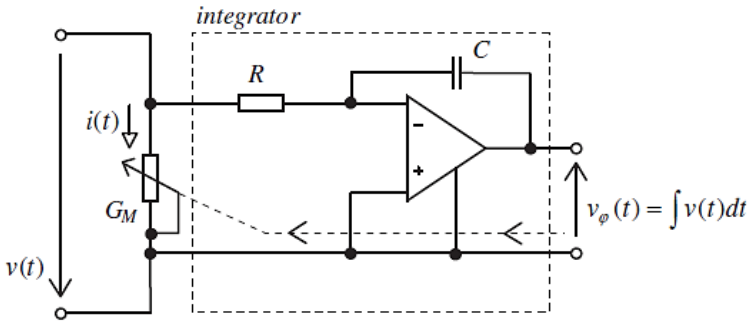
işaretin dijital karşılığında sınırlamalar olduğundan bahsederek, analog bir elemanı dijital bir sistem kullanarak tasarlamanın dezavantaj olduğuna dikkat çekmişlerdir [145]. Dijital potansiyometrenin 256 duruma sahip olması bu yorumu doğrular nitelikte görülmüştür. Bu devrenin bir başka dezavantajı ADC'nin 1kHz'lik örnekleme frekansıyla sınırlandırılmış olmasıdır. Yani devreye uygulanacak işaret ideal olarak 10Hz'den az ve 50Hz'i aşmayacak şekilde olmalıdır.



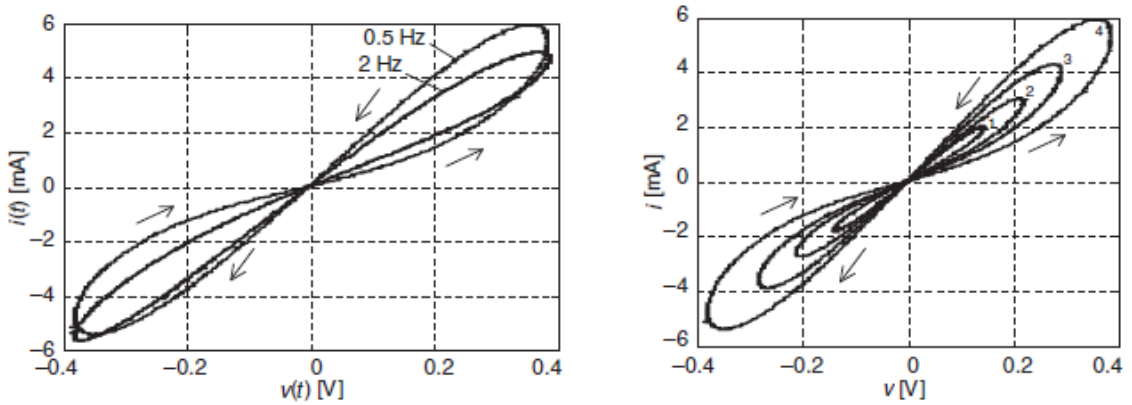
(a) (b)

Şekil 3. 3. Pershin ve Di Ventra tarafından önerilen memristör emülatörünün; a) Blok diyagramı, b) *I-V* karakteristiği [97].

Valsa vd. voltaj kontrollü memristöre dayanan bir emülatör gerçekleştirmişlerdir [145]. Şekil 3.4'de şeması verilen bu devre girişe paralel bağlanan voltaj kontrollü kondüktans (G_M) ve akı ile orantılı olarak bir voltaj (v_φ) üreten integratörden oluşmaktadır. Giriş akımı ise giriş voltajı ile kondüktansın çarpımına bağlıdır. Girişe uygulanan sinyalin frekans ve genliğine göre, devrenin Şekil 3.5'te verilen histerezis karakteristik özelliğini gösterdiği belirtilmiştir. Pratik uygulamadan ziyade deneysel bir çalışma olduğu için, bu emülatör devresi fonksiyonel devreler için kullanılamayabilir.



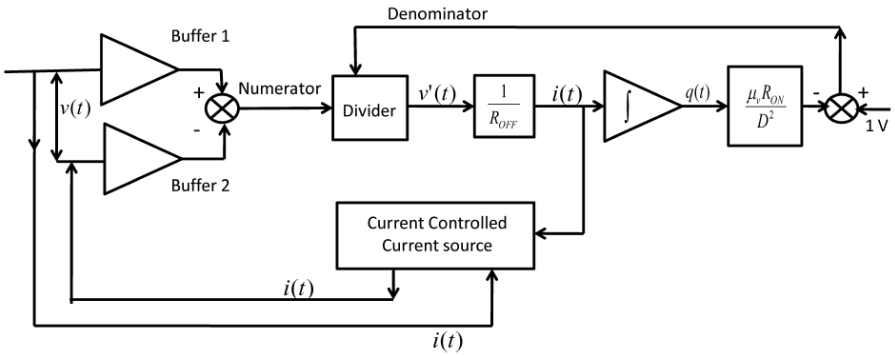
Şekil 3. 4. Valsa vd. tarafından önerilen memristör emülatörünün temel şeması [145].



(a) (b)

Şekil 3. 5. Valsa vd. tarafından önerilen memristör emülatörünün histerezis karakteristikleri [145], a) Farklı frekanslar (0.5 Hz ve 2.0 Hz) için, b) f=0.5 Hz'de farklı genlikler (1: 0.15V, 2: 0.225V, 3: 0.3V, 4: 0.4V) için.

Sodhi ve Gandhi ayrık elemanlardan oluşan ve okullarda eğitim amaçlı olarak memristör davranışını taklit eden bir kit tasarlamışlardır [146]. Şekil 3.6'da blok diyagramı verilen bu devrede giriş terminallerinden çekilebilecek akıma karşı buffer devreleri kullanılmıştır. Giriş terminalindeki voltaj farkı bölücü devreye beslenmiştir. Bölücünün çıkışındaki voltajın, $1/R_{OFF}$ ile çarpılmasıyla elde edilen akım, integral alıcı devreye beslenip uygun katsayı ile çarpılarak sabit voltajdan (1V) çıkarılmıştır. Akım kontrollü akım kaynağı ise memristör akımını alıp pozitif ve negatif olarak akımı kopyalarak giriş terminaline iletmektedir. Deneysel sonuçlarda Şekil 3.7'de verildiği gibi histerezis eğrisi gözlendiği belirtilmiştir. f=20 Hz için memristör emülatörü histerezis karakteristik gösterirken, f=100 Hz'de lineer direnç gibi davranmaktadır.



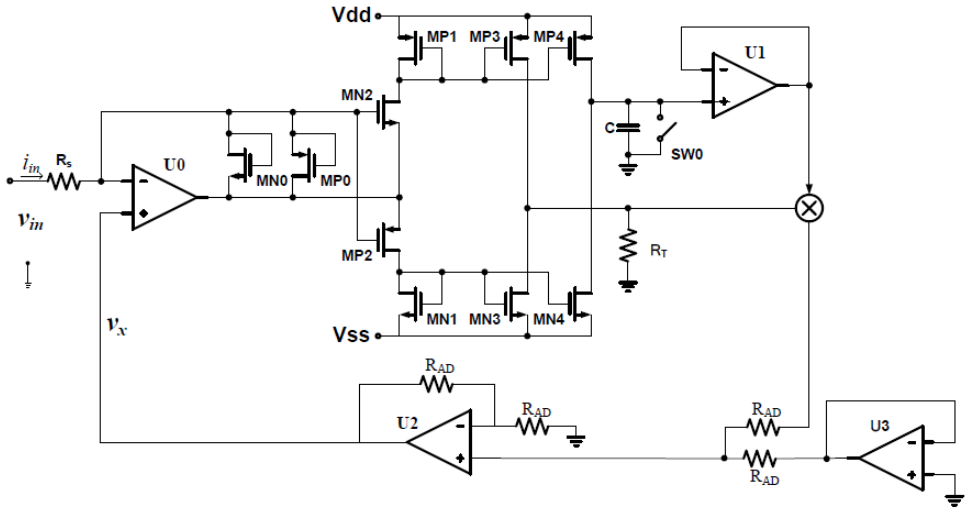
Şekil 3. 6. Sodhi ve Gandhi tarafından önerilen memristör emülatörünün blok diyagramı [146].



(a) (b)

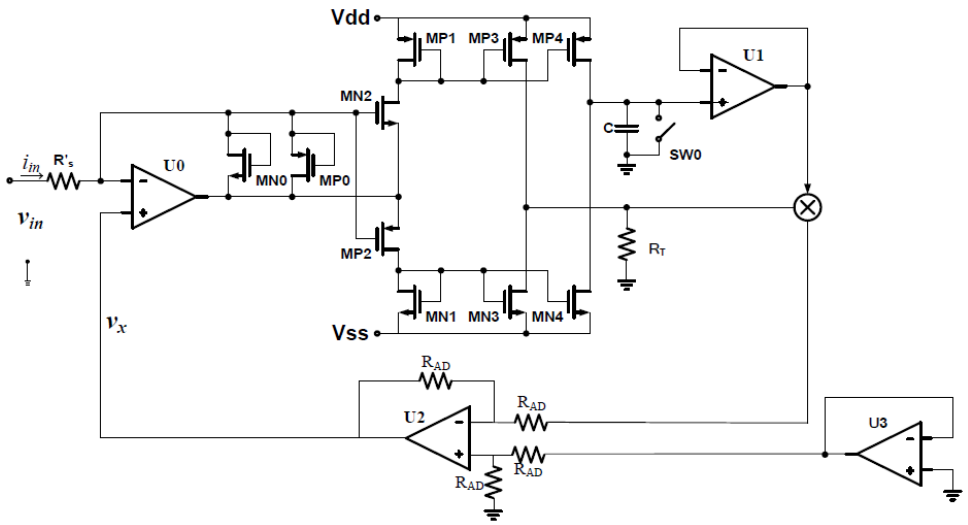
Şekil 3. 7. Sodhi ve Gandhi tarafından önerilen memristör emülatörünün histerezis karakteristiği [146], a) *f*=20 Hz için, b) *f*=100 Hz için.

TiO_2 memristör davranışını taklit eden bir başka emülatör devresini Kim vd. önermiştir [147, 148]. Kim vd. uygulanan voltajın polaritesine göre emülatör devrelerini artan ve azalan eğilimde olmak üzere iki şekilde tasarlamışlardır. Şekil 3.8'de artan eğilimli memristör emülatörünün şematik yapısı verilmiştir. Bu devrede giriş terminaline pozitif voltaj uygulandığında memristans değeri akımın zamana göre integrali ile orantılı olarak artmaktadır. Girişe uygulanan voltaj, R_s direnci ve U0 opampı (sanal toprak yoluyla) ile giriş akımına çevrilmektedir. i_{in} akımı birçok kısımda kullanıldığı için akım aynaları vasıtasıyla çoğaltılmıştır. Bilindiği üzere burada akım aynaları akımı sadece tek yönlü kopyalamaktadır. Çift yönlü akım için i_{in} pozitif ve negatif kısım şeklinde bölünerek devrenin farklı kısmında işlenmelidir. Şekil 3.8'de akımın MN0 ve MN2 akım aynaları ile kopyalanan pozitif kısmı, MP1 ile akım aynası oluşturan MP3 ve MP4 elemanları tarafından R_T direnci ve C kapasitörüne beslenmiştir. Bununla birlikte, MP0 ve MP2 akım aynasının negatif kısmını oluşturur. Akımın negatif kısmı ise MN1 ile akım aynaları oluşturan MN3 ve MN4 elemanları ile R_T direnci ve C kapasitörüne doğru akış sergiler.



Şekil 3. 8. Artan eğilimli memristör emülatörü [148].

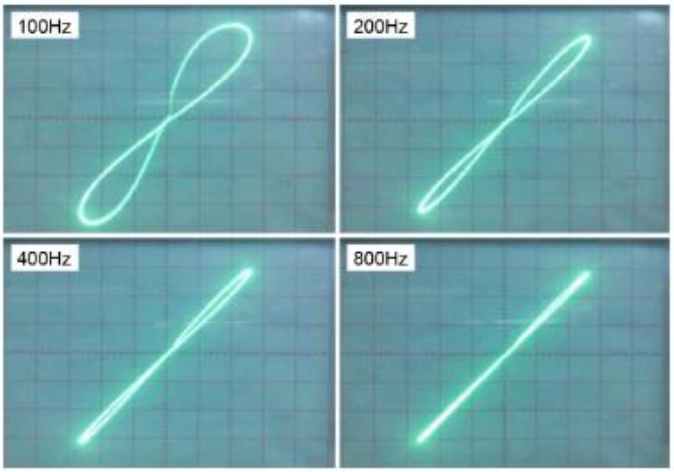
Memristörün ayırıcı özelliği yeni bir programlama bilgisi gelene kadar üzerindeki bilgiyi tutabilmesidir. Bu devrede memristör emülatöründeki programlanmış bilgi *C* kapasitöründe depolanan yüktür. Giriş sinyali kesildiğinde deşarjı önlemek için çıkış terminali U1 buffer'ına bağlanmıştır. SW0 anahtarı ise başlangıçta kapasitör voltajını sıfırlamak için kapalı konumdadır ve giriş voltajı uygulanınca açılmaktadır. Dolayısıyla kapasitör voltajı sıfırdan belli bir seviyeye kadar şarj olmaktadır. Buna ek olarak, bu devreye çok yüksek voltaj uygulandığında memristans değeri azalmaktadır. Kim vd. bu emülatör yapısına ise azalan eğilimli memristör emülatör ismini vermiştir. Voltaj çarpıcının sonuna voltaj eviricisi ekleyerek Şekil 3.9'daki azalan eğilimli memristör emülatörünü gerçekleştirmişlerdir. Bunun dışında Kim vd. emülatör devrelerini seri, paralel ve hibrit şekilde bağlayarak genelleştirmiştir. Kim vd. sunduğu memristör emülatörünün deneysel sonuçları Şekil 3.10'da farklı frekans değerleri için verilmiştir. Frekans arttıkça memristör direnç gibi davranma eğilimi göstermektedir.



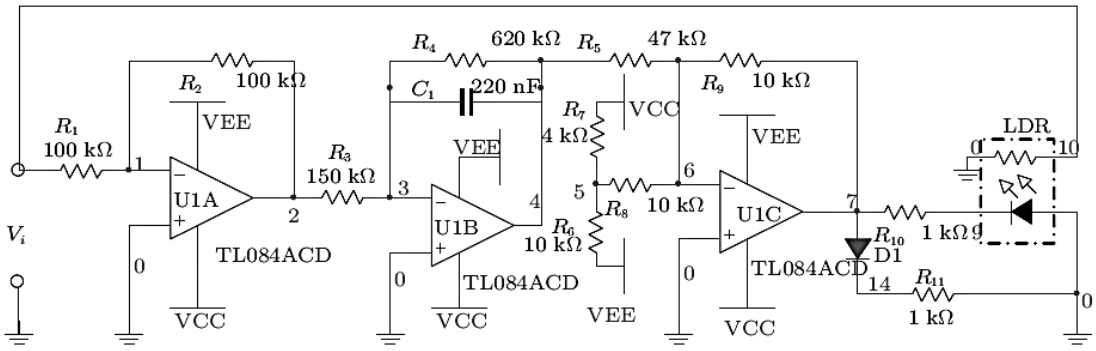
Şekil 3. 9. Azalan eğilimli memristör emülatörü [148].

Işığa duyarlı direnç (light dependent resistor, LDR) kullanılarak tasarlanan emülatör devresi Şekil 3.11'de verilmiştir. Wang vd. tarafından sunulan bu devrede R_1 ve R_2 direnci ile birlikte U1A opampından oluşan ilk kısım giriş sinyalinden çekilen akımı minimize etmek için eviren buffer şeklinde tasarlanmıştır. R_3, R_4, C_1 ve U1B opampından oluşan kısım integral alıcıdır. R_3 ve C_1 elemanlarının zaman sabitini oluşturduğu bu devrede voltajın integrali alınarak akı şeklinde çıkış üretilir. R_4 direnci ise DC kazancı ve offseti kontrol etmek için kullanılmıştır. R_5-R_9 ile U1C opampından oluşan kısım toplayıcıdır. R_6 ve R_7 trimpot olarak seçilmiştir. D_1 diyotu ve R_{11} direnci

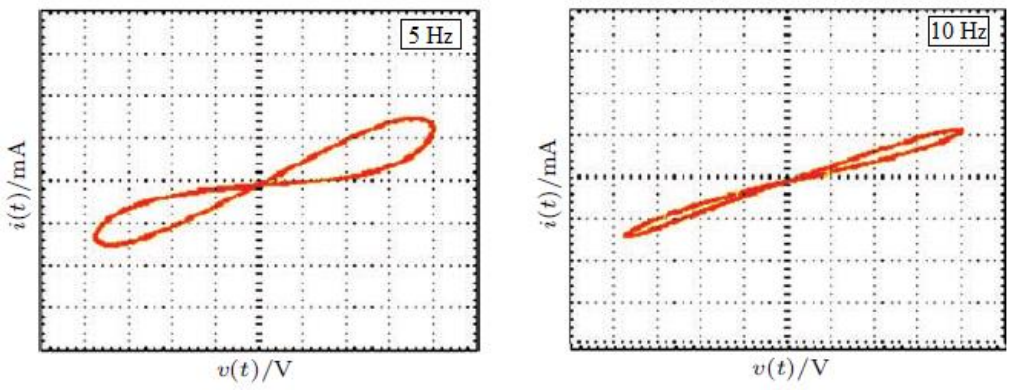
LDR'yi oluşturan LED'i (ışık yayan diyot, light emitting diode) voltaj etkilerinden korumak için kullanılmıştır. Wang vd. farklı değerlerde voltaj ve frekans girişleri uygulayarak yaptıkları Şekil 3.12'de gösterilen simülasyonlar sonuçlarını elde etmişlerdir ve bu emülatörün eğitim amaçlı kullanılabileceğini belirtmişlerdir.



Şekil 3. 10. Kim vd. tarafından sunulan memristör emülatörünün farklı frekans değerleri için histerezis karakteristiği [147].

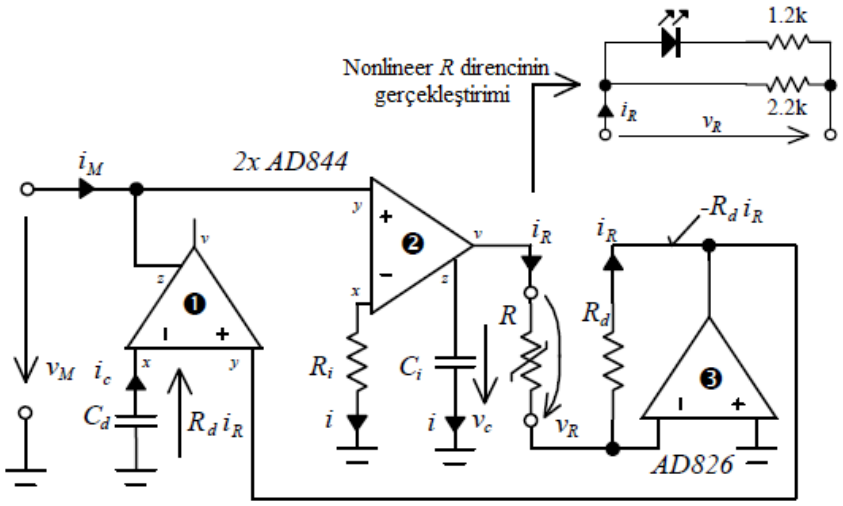


Şekil 3. 11. LDR ile tasarlanan memristör emülatörünün devre şeması [149].



Şekil 3. 12. Wang vd. tarafından sunulan LDR tabanlı memristör emülatörünün farklı frekans değerleri için histerezis eğrileri [149].

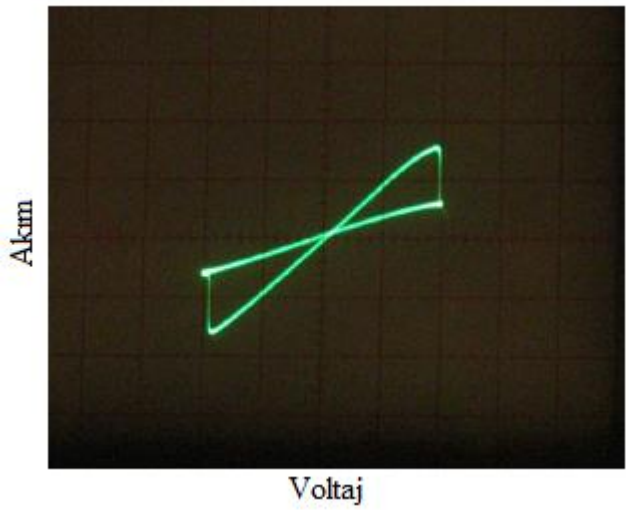
Biolek vd. Chua'nın önerdiği M-R mutatörünü CFOA (akım geribeslemeli işlemsel yükselteç) ile yeniden tasarlamıştır [1, 150]. Şekil 3.13'de opamp ve CFOA ile tasarlanan tip 1, gerçekleştirim 1, M-R mutatörünün devre şeması verilmiştir.



Şekil 3. 13. M-R mutatörün CFOA tabanlı gerçekleştirimi [150].

Bu devrede R nonlineer direnci ifade etmektedir ve bu direncin i-v karakteristiği mutatör vasıtasıyla q- φ karakteristiğine dönüştürülmektedir. 1 ve 2 numaralı yükselteçler CFOA tipidir. 3 numaralı yükselteç geleneksel opamptır ve R_d geribesleme direnci ile çalışarak i_R akımını $-R_d i_R$ akımına çevirmektedir. v_M voltajı ideal durumda 2 numaralı yükseltecin y ve x terminalleri arasındaki voltaja ve aynı zamanda R_i direnci üzerindeki voltaja eşittir. R_i direnci üzerindeki akım C_i kapasitörüne taşınarak voltaj hesaplanır. 2 numaralı yükseltecin z ve v terminalleri arasındaki tampon (buffer) nedeniyle v_c voltajı R nonlineer direncin voltajına karşılık gelmektedir. Dolayısıyla kontrollü voltaj kaynağı gerçekleştirilerek v_M'in zamana göre integrali ile orantılı bir voltaj sağlanmaktadır. Benzer şekilde 3 numaralı yükselteç çıkışındaki i_R akımı 1 numaralı yükseltecin y terminali boyunca C_d kapasitörünü etkilemektedir ve i_c akımı i_R akımının fonksiyonu olarak belirlenmektedir. Böylece kontrollü akım kaynağı gerçekleştirilerek i_R akımının zamana göre türevi ile orantılı bir akım elde edilmektedir. Nonlineer R direnci LED ve iki direnç ile gerçekleştirilmiştir. i_R-v_R karakteristiği tek kırılma noktasına sahip parçalı lineer fonksiyondur. Memristör voltajının frekansı artırıldığında 2 numaralı integratörün çıkışındaki kazanç azalmaktadır. Bu da nonlineer direnç üzerindeki voltajı azaltmaktadır. Eğer bu voltaj LED'in eşik voltajından düşük bir voltaj olursa, memristör lineer direnç gibi davranacak, hafıza etkisi kaybolacak ve histerezis etkisi olmayacaktır

[150]. Bu emülatöre ait histerezis karakteristiği Şekil 3.14'te verilmiştir. Biolek vd. Chua'nın önerdiği M-R mutatörünü CFOA'dan farklı olarak TOA (transempedans işlemsel yükselteci) ile de tasarlamışlardır [151].



Şekil 3. 14. Biolek vd. tarafından önerilen CFOA tabanlı M-R mutatörün histerezis eğrisi [150].

Bahsedilen memristör emülatör devrelerine ek olarak OTA (işlemsel geçiş iletkenliği yükselteci) tabanlı, farklı CFOA tabanlı, opamp ve çarpıcı kullanılarak yapılan memristör emülatörleri de literatüre sunulmuştur [152-158].

3.2. Memristör Emülatörleri ile Kaotik Sistem Uygulamaları

Kaos en kısa tanımıyla "düzensizliğin düzeni" şeklinde ifade edilen ve doğrusal olmayan olayları açıklamaya yarayan bir bilim dalıdır. Kaos zaman domeninde tahmin edilemeyen davranışlar sergilemesine rağmen rastgele değildir ve kendi içinde bir düzeni vardır. Kaosun temel karakteristiği sistemin geçmiş davranışını tekrar etmemesidir. Kaos kavramı literatüre daha önce girmiş olmasına rağmen, 1960'lı yıllara kadar gürültü olarak düşünülmüştür. Kaosun ilk matematiksel modeli Edward Lorenz tarafından ortaya atılmıştır. Hava davranışlarını modellemek için üç adet doğrusal olmayan birinci dereceden adi diferansiyel denklem bulmuştur. Bu denklemleri kullanarak atmosferik olayları analiz ederken sistemin başlangıç şartlarına hassas bağlılığını gözlemlemiş ve bu durumu "kelebek etkisi" olarak tanımlamıştır. Yani, dünyanın herhangi bir yerinde meydana gelen küçük bir hava akımının (bir kelebeğin kanat çırpması) dünyanın başka bir yerinde çok büyük hava olaylarına neden

olabileceğini ifade etmiştir. Kaosun matematiksel olarak modellenmesi, kaos ve kaotik sistemlerle ilgili birçok uygulama alanının oluşmasına yol açmıştır [159].

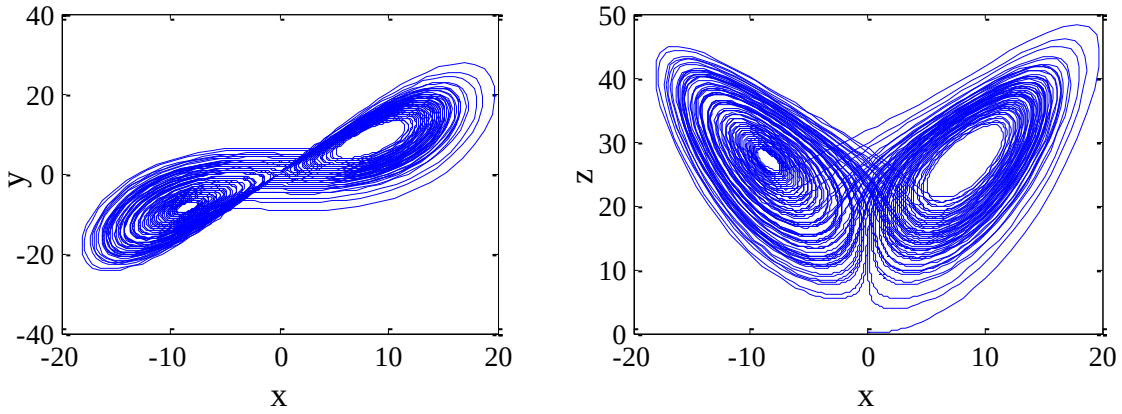
Kaotik sistem denklemlerle ifade ediliyorsa deterministik kaos olarak adlandırılmaktadır. Uzun dönemdeki davranışının kestirilemez olması kaotik sistemi diğer doğrusal olmayan sistemlerden ayırmaktadır. Kaotik sistemin farklı özellikleri temel olarak aşağıdaki gibidir:

- Başlangıç şartlarına hassas bağlı olması,
- Rastgele değil deterministik olması,
- Sınırsız sayıda değişik periyodik salınımlar içermesi,
- Gürültü benzeri güç spektrumuna sahip olması,
- Genliği ve frekansı tespit edilemeyen ancak sınırlı yinelenen karmaşık davranışlar olmasıdır.

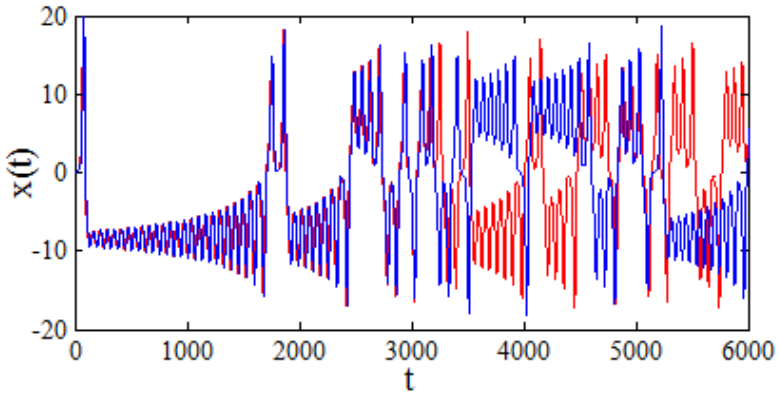
Kaotik sistem özelliklerinin daha iyi anlaşılabilmesi için bir örnek üzerinden anlatılması daha faydalı olacaktır. Bu nedenle örnek sistem olarak Lorenz sistemi seçilmiştir. Bu modele ait denklem takımı Eşitlik 3.1'de verilmiştir [159, 160]:

$$\begin{aligned} \frac{dx}{dt} &= -ax + ay \\ \frac{dy}{dt} &= rx - y - xz \\ \frac{dz}{dt} &= -bz + xy \end{aligned} \tag{3.1}$$

Bu denklem takımı lineer çarpım terimleriyle nonlineerliğin sağlandığı 3. dereceden bir sistemdir. Sabitlerin $a=10$, $b=8/3$, $r=28$ değerlerinde ve başlangıç şartlarının $x_0=0.01$, $y_0=0$, $z_0=0$ olarak alınmasıyla yapılan simülasyon sonucu Lorenz sistemine ait faz uzay gösterimleri Şekil 3.15'te verilmiştir. Kaotik sistemlerin faz uzayındaki gösterimleri kaotik çeker olarak anlandırılmaktadır. Daha öncede belirtildiği gibi kaotik sistemler başlangıç şartlarına hassas bağımlıdır. Eşitlik 3.1 ile verilen denklem takımında x'in başlangıç değerinde yapılan küçük bir değişimin çıkışı nasıl etkilediği Şekil 3.16'da gösterilmiştir. Mavi çizgiyle belirtilen grafik $x_0=0.01$ başlangıç şartında, kırmızı çizgiyle belirtilen grafik ise $x_0=0.02$ başlangıç şartında oluşan $x(t)$ dinamiğini göstermektedir.

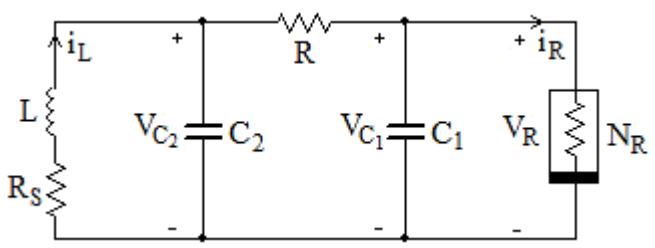


Şekil 3. 15. Lorenz sistemine ait 2-boyutlu kaotik çeker gösterimleri.



Şekil 3. 16. Lorenz sisteminde iki farklı başlangıç değeri için elde edilen *x(t)* dinamikleri.

Elektronik devre alanında kaos durumu ise ilk kez Chua tarafından incelenmiştir. Chua devresi matematiksel eşitliklerle tanımlanan, bilgisayar tabanlı simülasyon sonuçlarıyla ve donanımsal olarak kaotik davranışı ispatlanmış ilk fiziksel devredir. İki lineer direnç, bir lineer indüktör, iki lineer kapasitör ve Chua diyotu olarak isimlendirilen nonlineer bir N_R direncinden oluşan bu devre zengin dallanma ve kaos olayı sergilemektedir. Dolayısıyla elektronikte kaos olayının açıklanmasında model devre olmuştur. Şekil 3.17'de gösterilen Chua devresi üzerinde devre teorisi uygulanarak elde edilen durum denklemleri Eşitlik 3.2 ile verilmiştir [159, 160].



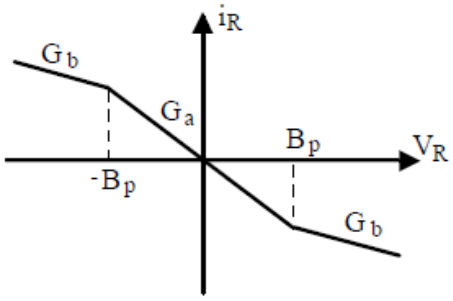
Şekil 3. 17. Kaotik Chua devresi.

$$
\begin{aligned}
C_1 \frac{dV_{C1}}{dt} &= \frac{(V_{C2} - V_{C1})}{R} - f(V_R) \\
C_2 \frac{dV_{C2}}{dt} &= \frac{(V_{C1} - V_{C2})}{R} + i_L \\
L \frac{di_L}{dt} &= -V_{C2} - i_L R_S
\end{aligned}
\tag{3.2}
$$

Şekil 3.18'de *i-v* karakteristiği verilen nonlineer direnç ise Eşitlik 3.3 ile karakterize edilmektedir.

$$
i_R = f(V_R) = G_b V_R + 0.5(G_a - G_b)\left(|V_R + B_p| - |V_R - B_p|\right) \tag{3.3}
$$

Burada G_a ve G_b sırasıyla karakteristiğin iç ve dış bölgelerindeki eğimleri, $\pm B_p$ ise kırılma noktalarını ifade etmektedir. Literatürde Chua diyotu opamp, transistör veya OTA gibi elektronik elemanlarla değişik formlarda gerçekleştirilmiştir. Ancak bu gerçekleştirimler içinde basit ve kullanışlı olması nedeniyle opamp-direnç kombinasyonundan oluşan nonlineer direnç yapısı çok tercih edilen model olmuştur. Şekil 3.19'da iki opamp ve altı lineer dirençten oluşan Chua diyotu gösterilmiştir. Eşitlik 3.3 ile verilen *i-v* karakteristiği N_{R1} ve N_{R2}'nin paralel bağlanmasıyla elde edilmiştir [159].



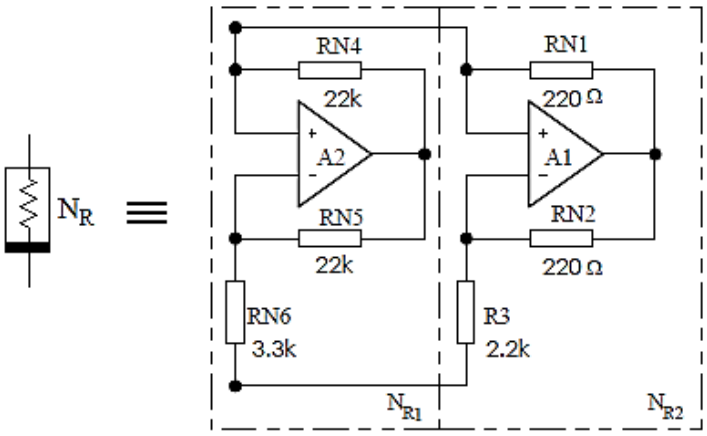
Şekil 3. 18. Chua diyodunun nonlineer i-v karakteristiği.

Devrenin nümerik simülasyonlarının yapılması için Eşitlik 3.2 ve Eşitlik 3.3, $x=V_{C1}/B_p$, $y=V_{C2}/B_p$, $z=i_L R/B_p$, $\tau=t/RC_2$, $\alpha=C_2/C_1$, $\beta=R^2C_2/L$, $\gamma=RR_SC_2/L$, $a=RG_a$, $b=RG_b$, $c=B_p$ kabulleri yapılarak boyutsuz formda aşağıdaki gibi yeniden yazılabilir [159]:

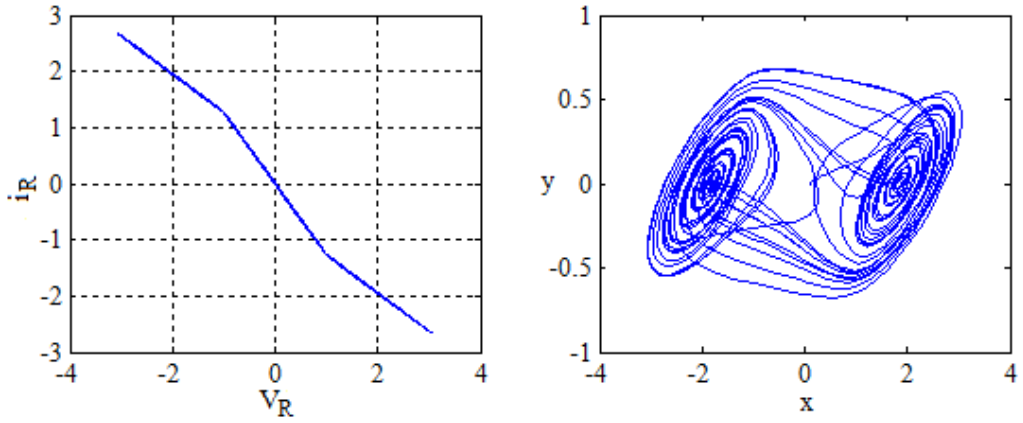
$$
\begin{aligned}
\dot{x} &= \alpha(y - x - f(x)) \\
\dot{y} &= x - y + z \\
\dot{z} &= -\beta y - \gamma z
\end{aligned}
\tag{3.4}
$$

$$
f(x) = bx + 0.5(a-b)\left(|x+c| - |x-c|\right) \tag{3.5}
$$

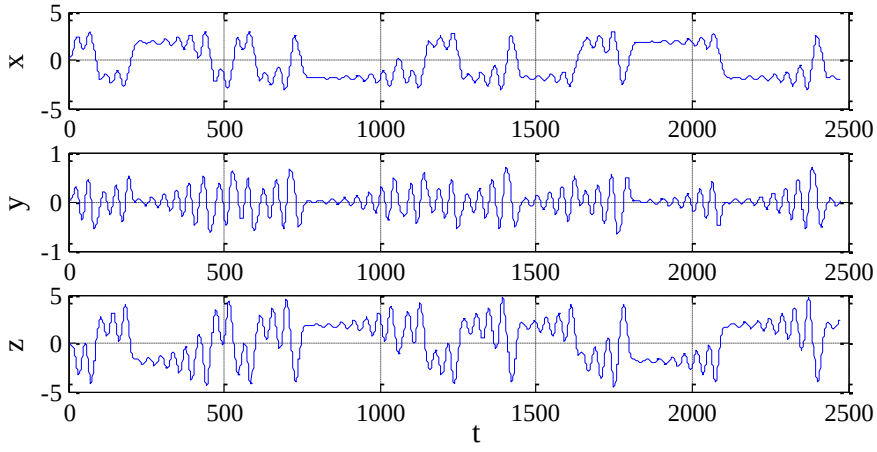
α=10, β=14.87, γ=0, a=-1.27, c=1 ve *b=-0.68* parametre değerleri için yapılan nümerik simülasyon sonuçları Şekil 3.20'de verilmiştir.



Şekil 3. 19. Nonlineer direnç yapısı.



(a) (b)

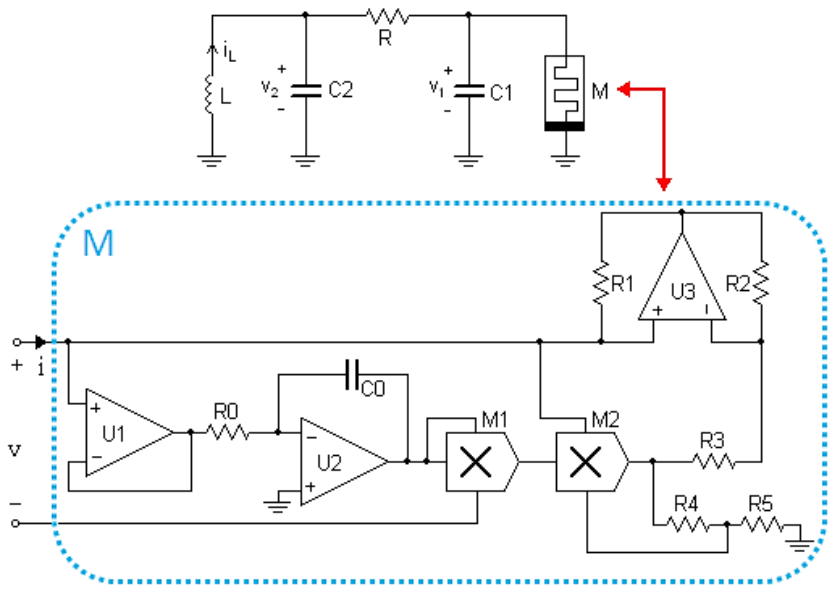


(c)

Şekil 3. 20. Kaotik Chua devresi için nümerik simülasyon sonuçları, a) Nonlineer direncin i-v karakteristiği, b) İki boyutlu kaotik çeker gösterimi, c) Kaotik dinamikleri.

Burada bahsedilen Lorenz ve Chua kaotik sistemleri dışında Rössler, Duffing, Van Der Pol gibi farklı kaotik sistemlerde literatürde mevcuttur ve bu sistemler birçok çalışmaya temel oluşturmuştur. Kaos ve kaotik sistemler ile ilgili olası uygulama alanları olarak kaotik güvenilir haberleşme, deterministik nonlineer tahmin, kaotik paralel dağılımlı işleme, kimliklendirme ve nonlineer sistemlerin modellenmesi örnek verilebilir [159, 160].

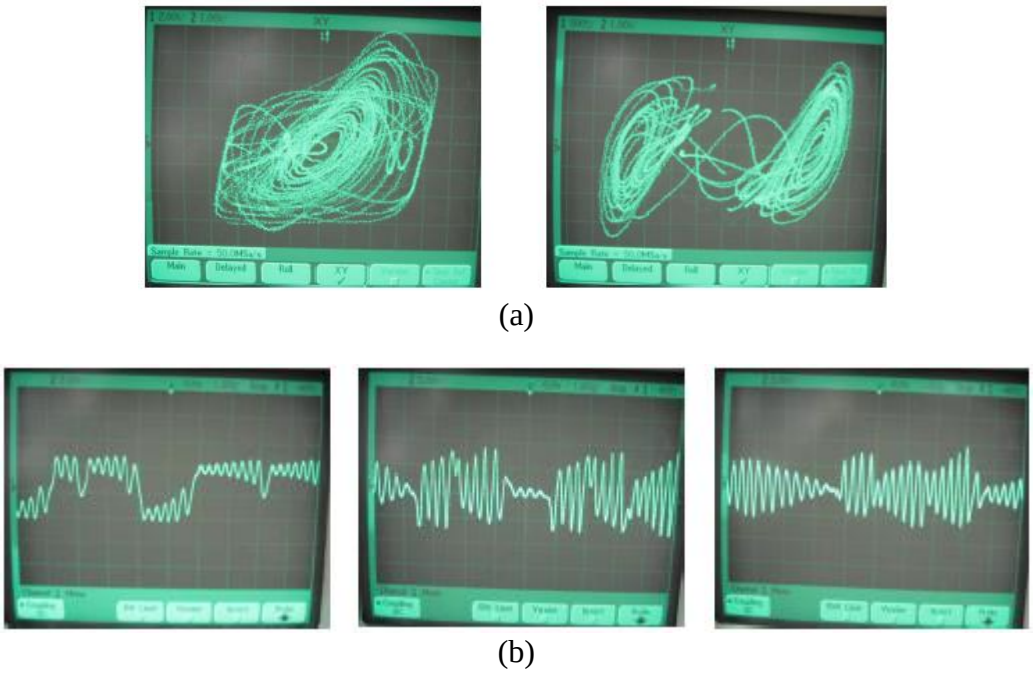
Son yıllarda ise memristör tabanlı kaotik sistemler ilgi çekmeye başlamıştır. Bu devrelerde nonlineer direnç yerine, nonlineer özelliğe sahip olan memristör elemanı kullanılmış, nümerik simülasyonlar ve/veya deneysel gerçekleştirimler sunulmuştur [36-38, 161, 162]. Deneysel olarak ilk gerçekleştirimi Muthuswamy önermiştir [36]. Muthuswamy, kaotik Chua devresine dayanan ve memristörün kübik nonlineer fonksiyonuyla karakterize edildiği memristör tabanlı kaotik devreyi tasarlamıştır [36]. Şekil 3.21'de şeması verilen bu devrede, U1 opampı buffer, U2 opampı *R0* ve *C0* ile birlikte integral alıcı devre, U3 opampı akım çevirici (*R1=R2* iken), M1 ve M2 ise çarpıcılardır. Bu devreye ait deneysel sonuçlar Şekil 3.22'de verilmiştir.



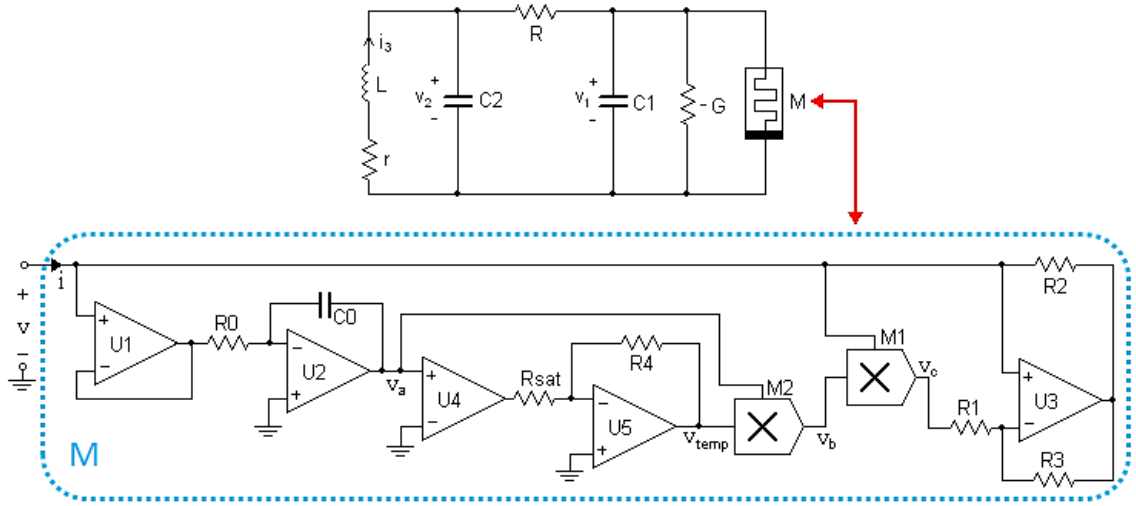
Şekil 3. 21. Muthuswamy tarafından pratik olarak gerçekleştirilen memristör tabanlı kaotik devre ve eşdeğer memristör modeli [36].

Bao vd. memristörü düzgün parçalı lineer kuadratik nonlineer fonksiyonla karakterize ettikleri Şekil 3.23'de verilen memristör tabanlı kaotik devreyi sunmuşlardır [37]. Bu devrede de yüklenme etkilerinden kurtulmak için buffer devresi olarak U1 opampı

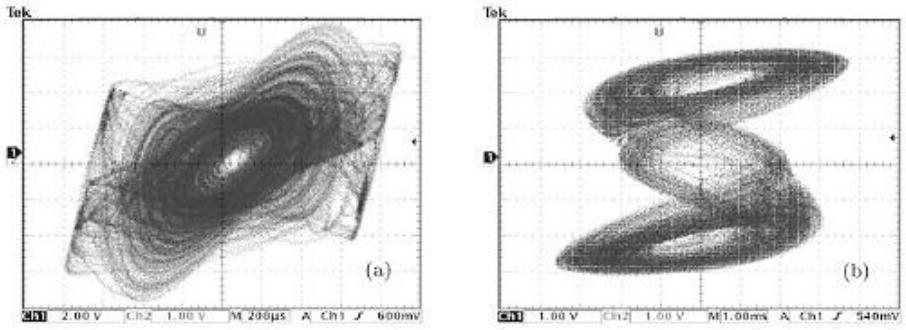
kullanılmıştır. U2 opampı *R0* ve *C0* ile birlikte integral alıcı devre, U3 opampı akım çevirici (*R2=R3* iken), M1 ve M2 ise çarpıcılardır. U4, U5 opampları ile M2 çarpıcısı memristörü karakterize eden nonlineer fonksiyonunun mutlak değer kısmını gerçekleştiren bölümdür. Şekil 3.24'de bu devreye ait deneysel sonuçlar gösterilmiştir.



Şekil 3. 22. Muthuswamy tarafından pratik olarak gerçekleştirilen memristör tabanlı kaotik devrenin deneysel sonuçları [36], a) Soldan sağa v_2-v_1 ve v_2-φ düzlemlerindeki kaotik çekerler (soldan sağa, x= 2.00 Volts/Div, 0.5 Volts/Div; y= 1.00 Volts/Div, 1.00 Volts/Div), b) Soldan sağa φ, v_1 ve v_2'nin zamana göre dalga formları (soldan sağa y= 2.00 Volts/Div, 5.00 Volts/Div, 2.00 Volts/Div).

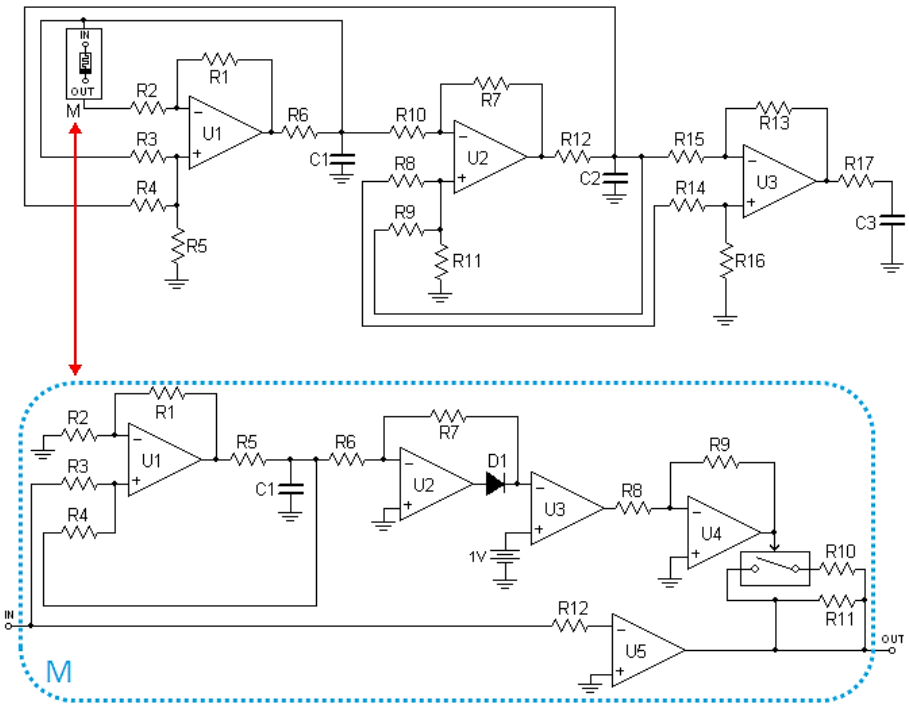


Şekil 3. 23. Bao vd. tarafından pratik olarak gerçekleştirilen memristör tabanlı kaotik devre ve eşdeğer memristör modeli [37].

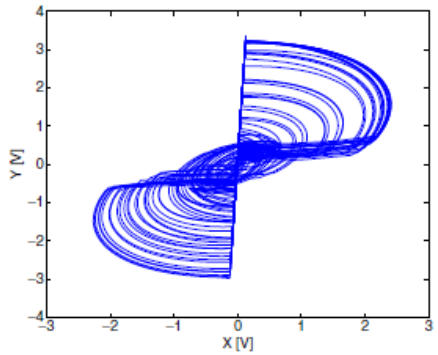


Şekil 3. 24. Bao vd. tarafından pratik olarak gerçekleştirilen memristör tabanlı kaotik devrenin (soldan sağa) v_1-v_2 ve v_2-φ düzlemlerindeki kaotik çekerleri [37].

Bir başka çalışmada Buscarino vd. CNN tabanlı memristif kaotik devreyi PWL fonksiyonu kullanarak tasarlamışlardır. Şekil 3.25'de gösterilen bu devrede, U1 opampının olduğu ilk kısım dahili durum değişkenlerini toplamaktadır. U2 opampının olduğu kısım mutlak değer elde etmek için tam dalga doğrultucu olarak kullanılmıştır. U3 opampı açık-çevrim komparatörüdür. Anahtar elemanı ise U5 opampının geribesleme direncini ayarlamak için kullanılmıştır. Anahtar açıkken geribesleme direnci *R11*'e eşitken, kapalı olduğu durumda geribesleme direnci *R10* ve *R11* dirençlerinin paralel eşdeğeridir. Şekil 3.26'da bu devreden elde edilen kaotik çeker gösterimi verilmiştir.

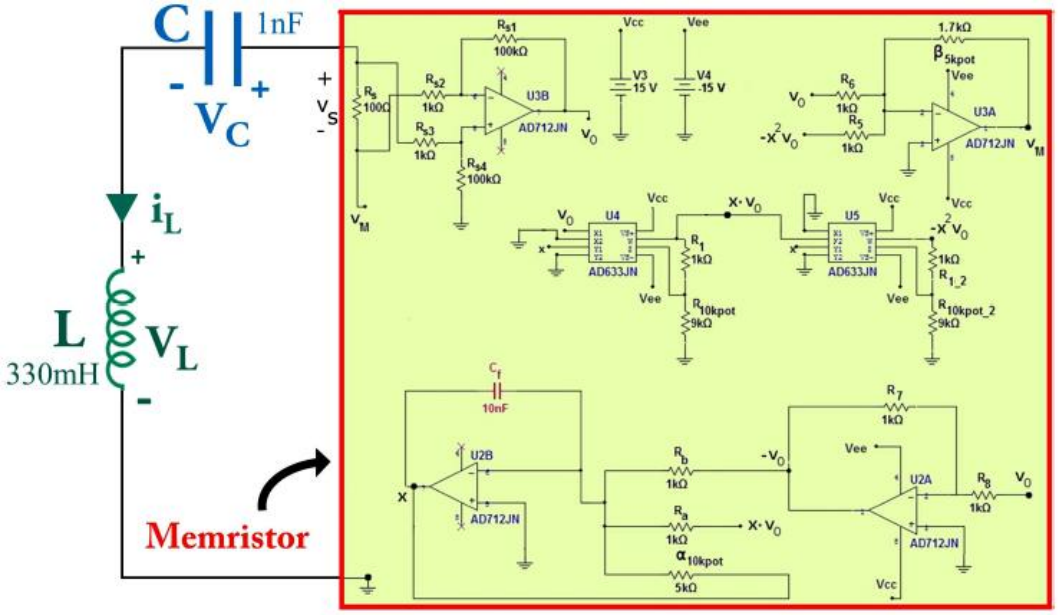


Şekil 3. 25. Buscarino vd. tarafından pratik olarak gerçekleştirilen CNN tabanlı memristif kaotik devre ve eşdeğer memristör modeli [38].

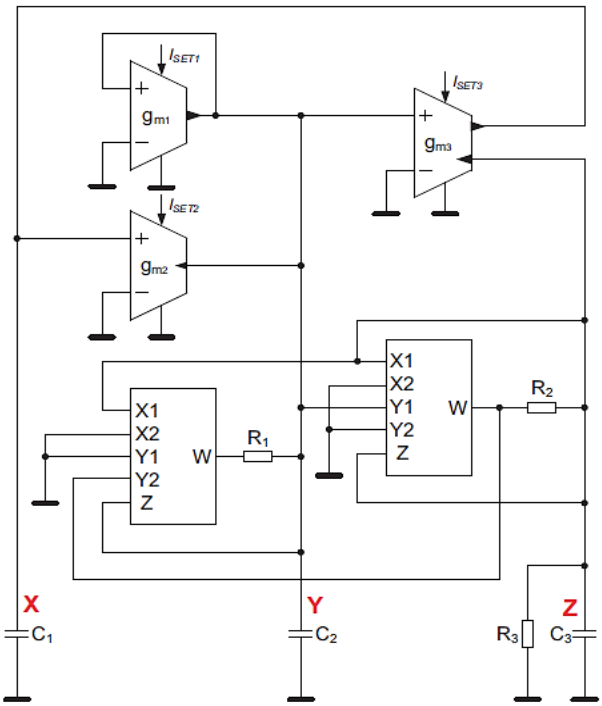


Şekil 3. 26. Buscarino vd. tarafından pratik olarak gerçekleştirilen CNN tabanlı memristif kaotik devreden elde edilen kaotik çeker [38].

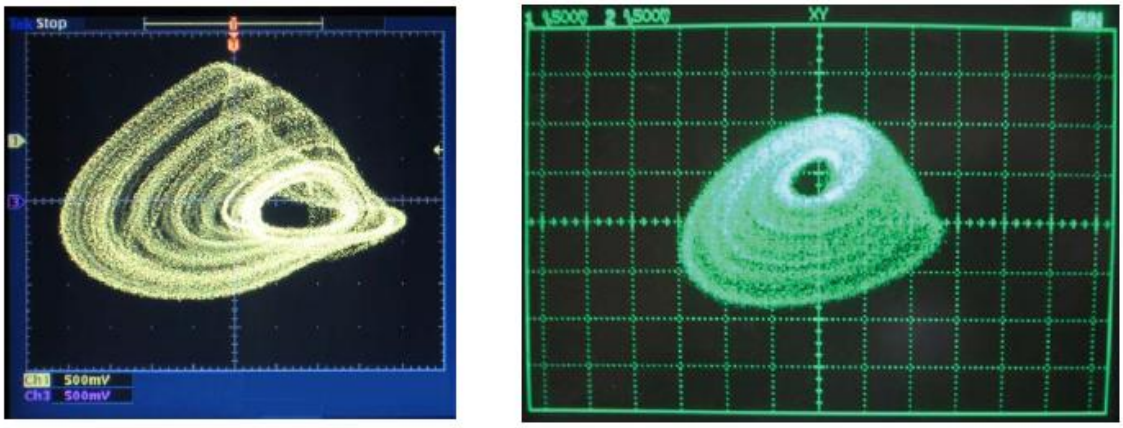
Muthuswamy ve Chua tarafından tanıtılan ve ayrık elemanlarla gerçekletirilen memristör tabanlı başka bir kaotik devre Şekil 3.27'de verilmiştir [161]. Burada ideal memristör yerine memristif sistem kullanılmştır. Böylece üç eleman ile tek döngü oluşturulması sağlanmıştır. Memristans fonksiyonu U3A opampı ile U4 ve U5 çarpıcıları ile; memristörün dahili fonksiyonu ise U2A ve U2B opampları ile gerçekleştirilmiştir. Bu devrenin ayrık donanımla farklı bir gerçekleştirimi de Hrubos tarafından sunulmuştur [162]. Şekil 3.28'de verilen bu devre OTA ile tasarlanmıştır. OTA girişine uygulanan gerilimle orantılı olarak çıkış akımı üreten yükselteçtir. Dolayısıyla voltaj kontrollü akım kaynağıdır. Bu devrenin avantajı daha az eleman ile deneysel gerçekleştirimin sağlanmış olmasıdır. Şekil 3.29'da bahsedilen bu iki devreye ait kaotik çekerler gösterilmiştir.



Şekil 3. 27. Muthuswamy ve Chua tarafından önerilen üç-elemanlı memristör tabanlı kaotik devre [161].



Şekil 3. 28. Hrubos tarafından OTA ile yeniden tasarlanan memristör tabanlı kaotik devre [162].



(a) (b)

Şekil 3. 29. Memristör tabanlı kaotik devreye ait kaotik çekerler, a) Muthuswamy ve Chua tarafından sunulan kaotik çeker [161], b) Hrubos tarafından sunulan kaotik çeker [162].

Yukarıda bahsedilen memristör emülatörlerinin geneli histerezis eğrisini göstermek üzere tasarlanmıştır. Bu tasarımlar yapılırken temel olarak kullanılan yapı integral alıcı devreler olmuştur. Ancak integral alıcı gibi analog devrelerde kayma ve offset etkisinin minimize edilmesi oldukça önemlidir ve devre tasarımında bu durum gözönüne alınmalıdır. Ayrık elemanlar ile gerçekleştirilen emülatörler devre yapılarından da

görülebileceği gibi oldukça karmaşıktır ve birçok aktif ve pasif devre elemanlarından ya da analog-dijital devre kombinasyonlarından oluşmaktadır. Bilgisayar tabanlı simülasyonları ile uyumluluk gösteren emülatör devreleri donanımsal uygulamalar için yeterince esnek değildir.

Memristör tabanlı kaotik devrelerde ise memristörü karakterize eden nonlineer fonksiyon değiştikçe, devre tasarımı da değişmektedir. Bu da farklı memristör tabanlı kaotik sistemler için farklı emülatör yapıları gerektirmektedir. Analog yapıya sahip olan emülatör devreleri genellikle opamp, direnç, kapasitör ve çarpıcı gibi ayrık elemanlarla tasarlanmıştır. Bu durum ise devre karmaşasına ve yeniden tasarım gerektirdiği için zaman kaybına neden olmaktadır. Dolayısıyla memristör tabanlı tasarımların test edilmesi ve doğrulanması için farklı emülatör devreleri yerine tek bir programlanabilir ve yeniden yapılandırılabilir donanım platformunun olması önemlidir.

4. BÖLÜM

MEMRİSTÖR TABANLI KAOTİK SİSTEMLERİN PROGRAMLANABİLİR VE YENİDEN YAPILANDIRILABİLİR TASARIMI VE GERÇEKLEŞTİRİMİ

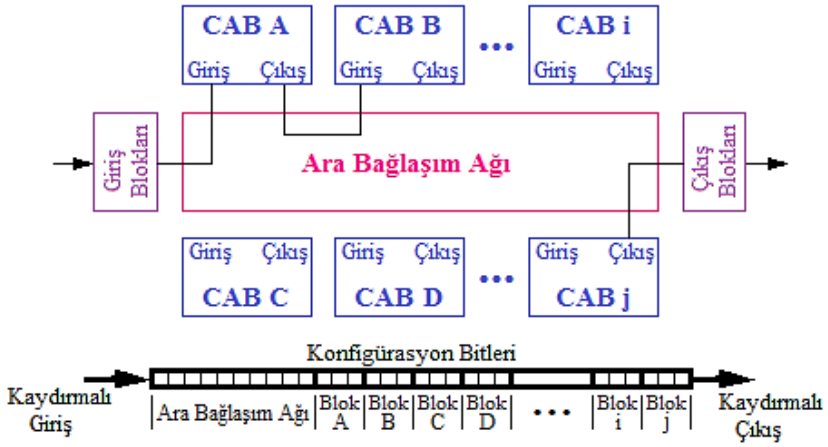
Bu bölümde memristör tabanlı kaotik sistem tasarımlarının test edilmesi ve doğrulanması için farklı emülatör devreleri yerine tek bir programlanabilir donanım platformu tanıtılacaktır. Yeniden programlanabilir eleman olarak FPAA elemanı seçilmiştir. Bu platformun kullanılmasıyla farklı nonlineer fonksiyonla karakterize edilen memristör tabanlı kaotik sistemler tek bir donanım ile yeniden yapılandırılabilirlik ve programlama özellikleri nedeniyle ayrık donanımlara ihtiyaç duyulmadan test edilip doğrulanabilir. Dolayısıyla bu bölümde Chua'nın kaotik devresine ve Lorenz-Rössler benzeri sisteme dayanan memristör tabanlı kaotik sistemlerin üç farklı örneği FPAA tabanlı olarak sunulacaktır.

4.1. Alan Programlanabilir Analog Dizi (FPAA)

Temel analog elemanları içeren ve farklı analog fonksiyonları gerçekleştirmek için elektriksel olarak yapılandırılabilen Alan Programlanabilir Analog Diziler, FPAA'ler, programlanabilirlik ve yeniden yapılandırılabilirlik özellikleriyle analog ve hibrid (analog-dijital) devrelerin tasarımında kararlılık, düşük fiyat, doğruluk ve hızlı prototip teknikleri sunan yarı iletken tümdevrelerdir [161, 163-166].

Şekil 4.1'de blok diyagramı verilen FPAA elemanı yapılandırılabilir analog bloklardan (Configurable Analog Blocks, CAB) ve ara bağlaşım ağından oluşmaktadır. Konfigürasyon bit dizisi ara bağlaşım ağının bağlanabilirliğini ayarlamak için kullanılmakta ve kaydırmalı kaydedici de saklanmaktadır. Ara bağlaşım ağı CAB'lerin kendi içindeki ve birbirleriyle olan bağlantılarının yanı sıra CAB'lerin dış dünya ile

olan bağlantılarını da sağlamaktadır. CAB'ler ise kuvvetlendirme, integral alma, karşılaştırma, filtreme gibi işlemleri gerçekleştirmek için programlanabilmektedir ve bu işlemler için anahtarlamalı kapasitör tekniği kullanılmaktadır. Anahtarlamalı kapasitör tekniği, iki devre düğümü arasında periyodik olarak anahtarlanan kapasitör tabanlı bir tekniktir ve direnç yerine de kullanılabilmektedir. Kapasitörlerde güç tüketiminin az olması ve entegre devre tasarımlarında yarı iletken üzerinde kapasitör oluşturmanın direnç oluşturmaktan daha kolay olması bu tekniğin avantajlarıdır [163].

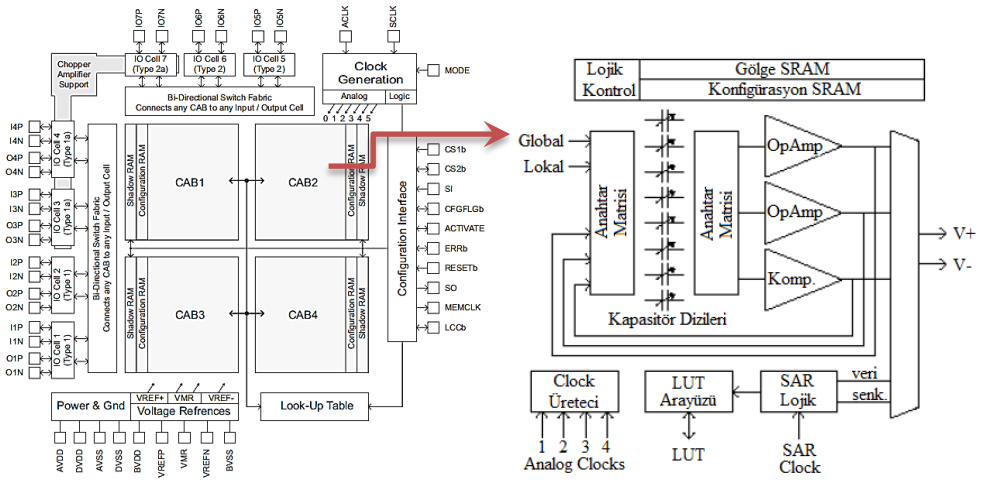


Şekil 4. 1. FPAA elemanının blok diyagramı.

Şekil 4.2'de bu çalışmada kullanılan AN231E04 tipi FPAA blok diyagramı ile CAB'in iç yapısı verilmiştir. CAB içerisindeki lojik kontrol, dış dünyadan gölge SRAM'e bilgi transfer etmektedir ve bu bilgiyi konfigürasyon SRAM'e de kopyalamaktadır. Anahtar matrisler, devre bağlantıları için kullanılan ve konfigürasyon SRAM'ler ile kontrol edilen statik ve dinamik anahtarlardır. Kapasitör dizileri, 8 adet kapasitörden oluşmaktadır ve istenilen kapasitans değeri için programlanabilme özelliğine sahiptirler. LUT arayüzü, hafıza tablosuna (Look Up Table, LUT) erişmeyi sağlarken, SAR lojiği (Ardışık Yaklaşımlı Kaydedici, Successive Approximation Register, SAR) analog-dijital dönüştürücü olarak kullanılmaktadır. Burada üretile adres kodları ile LUT'taki bilgiye erişim sağlanmaktadır [163]. Bunun dışında CAB içerisinde iki opamp ve bir komparatör de yer almaktadır.

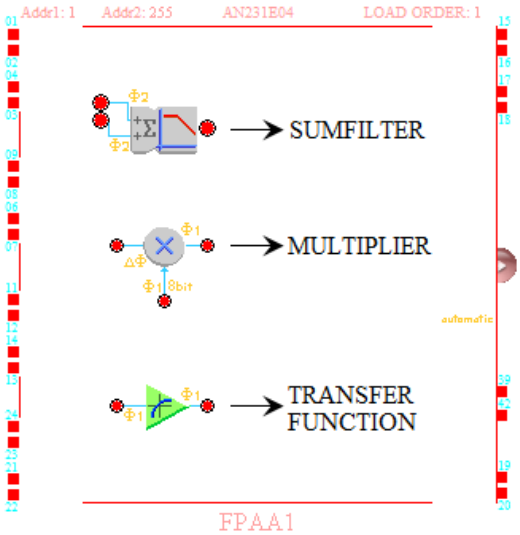
Bu tez çalışmasında Anadigm firması tarafınan üretilen ve 4 adet CAB ve 7 adet giriş-çıkış (I/O) hücrelerinden oluşan AN231E04 isimli FPAA elemanı kullanılmıştır [168]. AN231E04 tipi FPAA elemanın programlanmasında Anadigm firması tarafından geliştirilen AnadigmDesigner®2 programı kullanılmaktadır [169]. Bu yazılımda farklı

fonksiyonları gerçekleştirmek için önceden tanımlanmış yapılandırılabilir analog modüller (Configurable Analog Modules, CAM) mevcuttur. Tasarımcı uygun CAM'leri seçip parametre değerlerini ayarlayarak devre tasarımını gerçekleştirmektedir. AnadigmDesigner®2 programı aynı zamanda tasarımcının tasarladığı devreyi zaman domeninde test etmesi için bir simülatör de içermektedir. Bu çalışmada kullanılan CAM'ler Şekil 4.3'te verilmiştir.



(a) (b)

Şekil 4. 2. a) AN231E4 tipi FPAA'in blok diyagramı, b) CAB'in iç yapısı [167].



Şekil 4. 3. Memristör Tabanlı Kaotik Sistem tasarımında kullanılan CAM listesi.

Şekil 4.3'te verilen *SUMFILTER* bloğu tek kutuplu alçak geçiren filtreye sahiptir ve üç girişe kadar toplama yapabilmektedir. Üçüncü giriş opsiyonel olarak sunulmuştur.

Programlanabilen kazanca sahip olan girişler, kullanılan fonksiyona göre toplanır veya çıkartılır. *SUMFILTER* bloğunun çıkışı, giriş voltajlarının toplamının programlanabilir köşe frekansına sahip tek kutuplu alçak geçiren filtreden geçirilmesiyle elde edilir. Köşe frekansı; genlik kazancının, maksimum kazancın 3 desibel altına indiği frekans noktasıdır. SUMFILTER bloğuna ait çıkış denklemi aşağıdaki gibidir [169]:

$$V_{out}(s) = \frac{2\pi f_0 \left[\pm G_1 V_{input1}(s) \pm G_2 V_{input2}(s) \pm G_3 V_{input3}(s)\right]}{s + 2\pi f_0} \tag{4.1}$$

Burada G_1, G_2, G_3 giriş kazançlarını, V_{input1}, V_{input2}, V_{input3} ise girişlerdeki voltaj değerlerini ifade etmektedir. Her bir terimin işareti, fonksiyon polaritesine göre CAM'de seçilerek belirlenmektedir.

CAM'lerden bir diğeri olan *MULTIPLIER* bloğu çarpma işlemini gerçekleştirmektedir. İki adet giriş işaretini (V_X ve V_Y) çarpım faktörüyle (M) çarparak çıkışa aktaran bu modülün çıkış fonksiyonu Eşitlik 4.2 ile tanımlanmıştır.

$$V_{out} = M \cdot V_X \cdot V_Y \tag{4.2}$$

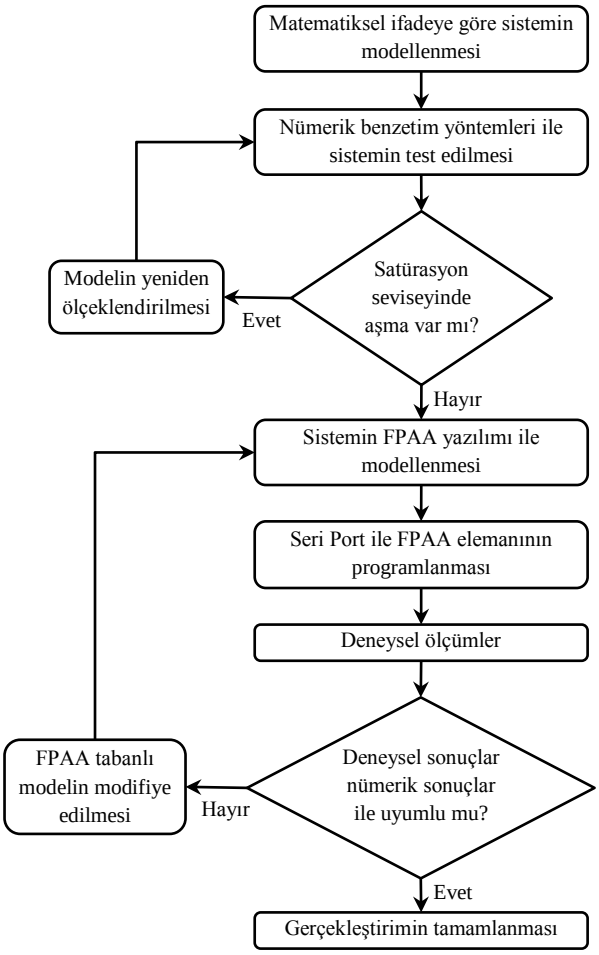
TRANSFER FUNCTION bloğu ise, kullanıcı tarafından belirlenen LUT'a göre 256 adımlık bir çıkış voltajı üretmektedir. Bu modüle ait çıkış fonksiyonu aşağıda verilmiştir:

$$V_{out} = \frac{3\left(C_{LUT} - C_{bias}\right)}{C_{out}} \tag{4.3}$$

Burada C_{bias}=128'dir. Tasarımda kullanılan voltaj transfer fonksiyonu C_{out} değerini belirlemede ve C_{LUT} değerlerini LUT'a yüklemede kullanılır.

FPAA elemanı ile tasarım yapılırken Şekil 4.4'te verildiği gibi belli bir akış izlenmektedir. FPAA üzerinde gerçekleştirilmek istenen sistem öncelikle nümerik analizler ile test edilir. Nümerik analiz sonucuna göre FPAA elemanının ±3V'luk satürasyon seviyesinin aşılıp aşılmadığına bakılır. Aşma var ise sistem yeniden ölçeklendirilir. Satürasyon seviyesi uygun olan sistem, fonksiyonlara uygun olarak CAM blokları ile arayüz programında tasarlandıktan sonra seri port aracılığıyla FPAA uygulama kartına gönderilir. FPAA uygulama kartının I/O terminalleri kullanılarak deneysel ölçümler yapılır. Bu deneysel sonuçlar ile nümerik analiz sonuçları

karşılaştırılır. Eğer sonuçlar uyumlu ise tasarım tamamlanır. Aksi halde FPAA üzerindeki modelde, sonuçlar elde edilene kadar uygun parametre değişimleri yapılır.

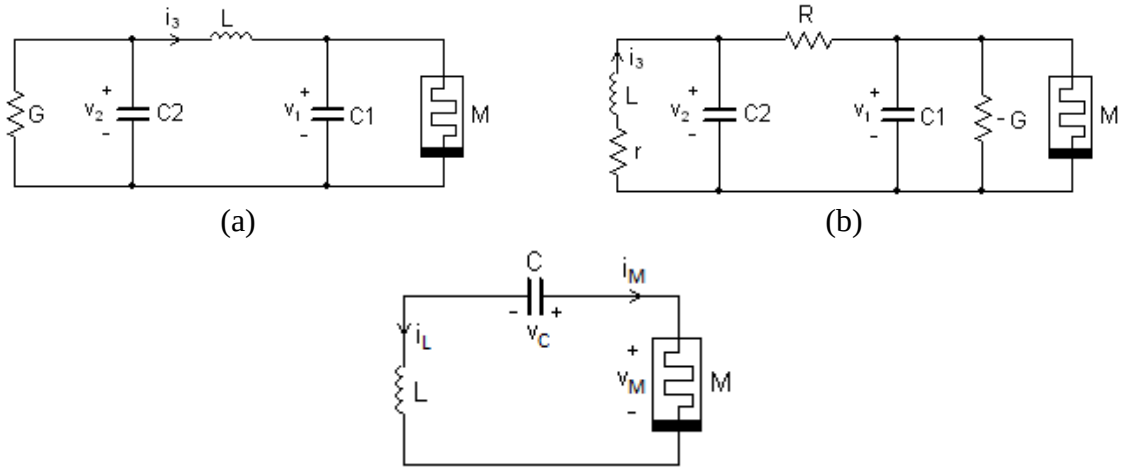


Şekil 4. 4. FPAA tabanlı tasarım için akış diyagramı.

4.2. Memristör Tabanlı Kaotik Sistemler ve Nümerik Analizleri

FPAA ile gerçeklenecek tasarım devreleri Chua'nın kaotik devresine ve Lorenz-Rössler benzeri sisteme dayanmaktadır. Bu devrelerin genel devre gösterimi Şekil 4.5'te verilmiştir. Şekil 4.5a ve Şekil 4.5b'de gösterilen memristör tabanlı kaotik devreler, Chua osilatöründe Chua diyotu yerine memristörün kullanılmasıyla elde edilmiştir. Şekil 4.5c'deki memristör tabanlı kaotik devre ise iki enerji depolayıcı eleman ve memristif cihaz içeren otonom bir devredir. Buradaki memristif eleman Chua'nın sunduğu ideal memristör değil, Chua ve Kang tarafından tanımlanan memristif bir sistemdir [1,6]. Şekil 4.5b'de verilen memristör tabanlı kaotik sistem iki farklı nonlineer fonksiyon (düzgün parçalı-kuadratik nonlineerlik ve düzgün sürekli kübik monoton-

artan nonlineerlik) ile karakterize edildiğinden, bu yapı iki farklı gerçekleştirim olarak test edilecektir.



Şekil 4. 5. Memristör tabanlı kaotik sistemler, a) Memristör tabanlı kaotik sistem-I [23], b) Memristör tabanlı kaotik sistem-II [25,26], c) Memristör tabanlı kaotik sistem-III [161].

4.2.1. Memristör Tabanlı Kaotik Sistem-I

Şekil 4.5a'da gösterilen memristör tabanlı kaotik sistem-I'de akı-kontrollü memristör PWL fonksiyonu ile karakterize edilmiştir. *q(φ)* temel ilişkisi ve ilgili memdüktans Eşitlik 4.4 ve Eşitlik 4.5'de sırasıyla verilmiştir [23].

$$q(\varphi) = b\varphi + 0.5(a-b)\left(|\varphi+1| - |\varphi-1|\right) \tag{4.4}$$

$$W(\varphi) = \frac{dq(\varphi)}{d\varphi} = \begin{cases} a, & |\varphi| < 1 \\ b, & |\varphi| > 1 \end{cases} \tag{4.5}$$

Bu sistemde memristör tanımları kullanılarak, aşağıda verilen dört adet birinci dereceden denklem edilmektedir:

$$\begin{cases} C_1 \dfrac{dv_1}{dt} = i_L - W(\varphi)v_1 \\ C_2 \dfrac{dv_2}{dt} = -i_L + Gv_2 \\ L \dfrac{di_L}{dt} = v_2 - v_1 \\ \dfrac{d\varphi}{dt} = v_1 \end{cases} \tag{4.6}$$

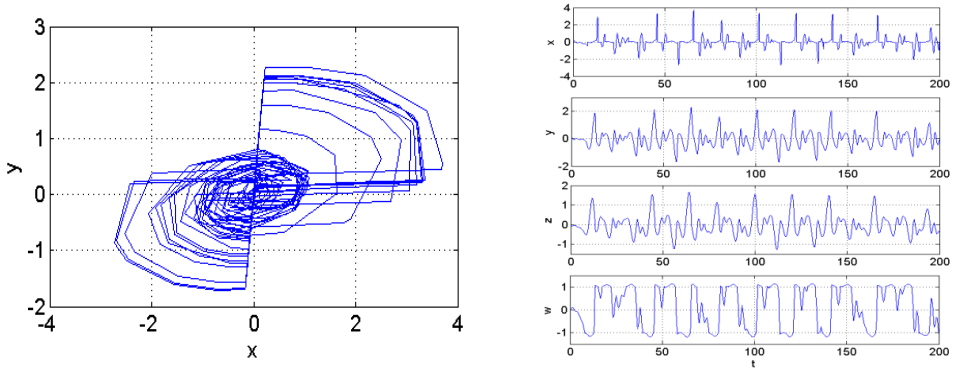
Eşitlik 4.6, $x=v_1$, $y=i_3$, $z=v_2$, $w=\phi$, $\alpha=1/C_1$, $\beta=1/C_2$, $\gamma=G/C_2$, $L=1$ varsayımıyla aşağıdaki gibi boyutsuz forma dönüştürülebilir:

$$\begin{cases} \dot{x} = \alpha(y - W(w)x) \\ \dot{y} = z - x \\ \dot{z} = -\beta y + \gamma z \\ \dot{w} = x \end{cases} \tag{4.7}$$

Burada memdüktans fonksiyonu aşağıdaki gibi olur:

$$W(w) = \frac{dq(w)}{dw} = \begin{cases} a, & |w| < 1 \\ b, & |w| > 1 \end{cases} \tag{4.8}$$

$\alpha=4$, $\beta=1$, $\gamma=0.65$, $a=0.2$ ve $b=10$ parametre değerleri için kaotik davranış sergileyen memristör tabanlı kaotik sistem-I' ait x-y düzlemindeki kaotik çeker ve durum değişkenlerinin dalga formu Şekil 4.6'da gösterilmiştir.



(a) (b)

Şekil 4. 6. Memristör tabanlı kaotik sistem-I'e ait nümerik simülasyon sonuçları, a) *x-y* düzlemindeki kaotik çeker, b) *x*, *y*, *z*, *w* durum değişkenlerinin zaman domenindeki gösterimi.

4.2.2. Memristör Tabanlı Kaotik Sistem-II

Şekil 4.5b'de verilen memristör tabanlı kaotik sistem-II'de, memristör iki farklı nonlineer fonksiyon kullanılarak karakterize edilmiştir. Bu denklemler düzgün parçalı-kuadratik nonlineer fonksiyonu ile düzgün sürekli kübik monoton-artan nonlineer fonksiyonudur. Memristörün düzgün parçalı-kuadratik nonlineerlik ile tanımlandığı sisteme ait $q(\varphi)$ temel ilişkisi ve memdüktans fonksiyonu aşağıdaki gibidir [26]:

$$q(\varphi) = -a\varphi + 0.5b\varphi^2 \operatorname{sgn}(\varphi) \tag{4.9}$$

$$W(\varphi)=\frac{dq(\varphi)}{d\varphi}=-a+b|\varphi| \tag{4.10}$$

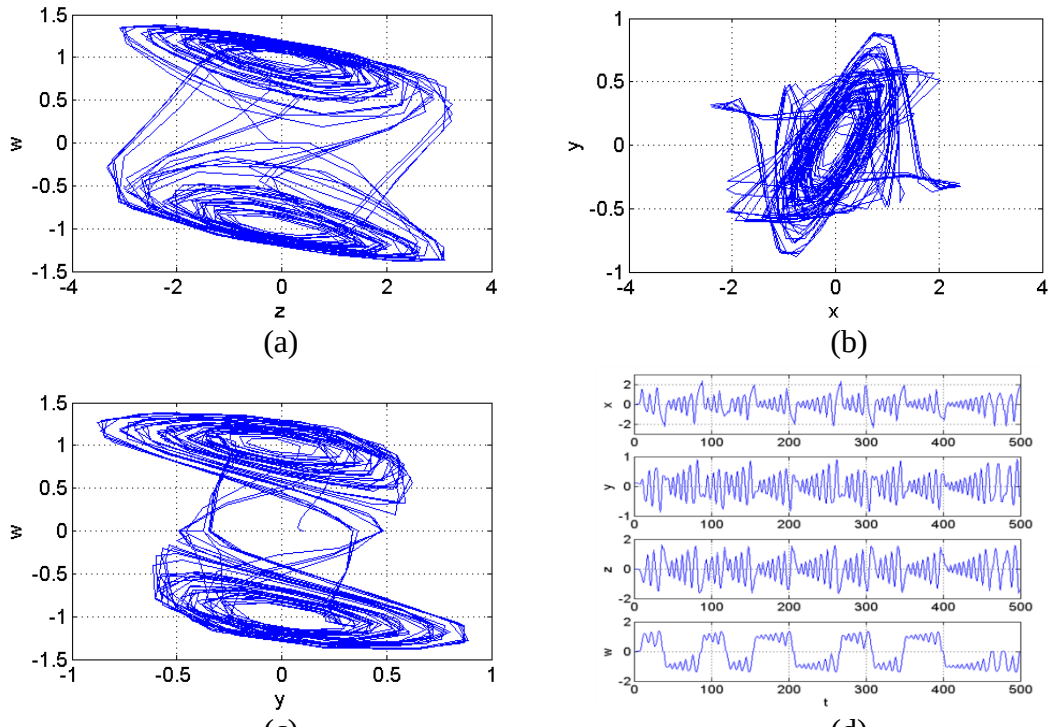
Bu sisteme ait boyutsuz denklem takımı Eşitlik 4.11'de verilmiştir.

$$\begin{cases}\dot{x}=\alpha\left(y-x+\varepsilon x-W(w)x\right)\\ \dot{y}=x-y+z\\ \dot{z}=-\beta y-\gamma z\\ \dot{w}=x\end{cases} \tag{4.11}$$

Burada $x=v_1$, $y=v_2$, $z=i_3$, $w=\varphi$, $\alpha=1/C_1$, $\beta=1/L$, $\gamma=r/L$, $\varepsilon=G$, $C_2=1$, $R=1$'dir ve memdüktans fonksiyonu aşağıdaki gibidir:

$$W(w)=\frac{dq(w)}{dw}=-a+b|w| \tag{4.12}$$

$\alpha=7$, $\beta=10$, $\gamma=0$, $\varepsilon=0$, $a=1.5$ ve $b=1$ değerleri yerine koyulduğunda, düzgün parçalı-kuadratik nonlineerliğin kullanıldığı memristör tabanlı kaotik sistem-II, kaotik davranış sergilemektedir. Bu sisteme ait kaotik çeker gösterimleri ve durum değişkenlerinin dalga formları Şekil 4.7'de verilmiştir.



Şekil 4. 7. Düzgün parçalı-kuadratik nonlinear fonksiyonunun kullanıldığı memristör tabanlı kaotik sistem-II'ye ait nümerik simülasyon sonuçları, a) *z*-*w* düzlemindeki kaotik çeker, b) *x*-*y* düzlemindeki kaotik çeker, c) *y*-*w* düzlemindeki kaotik çeker, d) *x*, *y*, *z*, *w* değişkenlerinin dalga formları.

Memristörün düzgün sürekli kübik monoton-artan nonlineer fonksiyonu ile tanımlandığı ikinci gerçekleştirim için *q(φ)* temel bağıntısı ve memdüktans fonksiyonu aşağıdaki şekilde tanımlanmaktadır [25]:

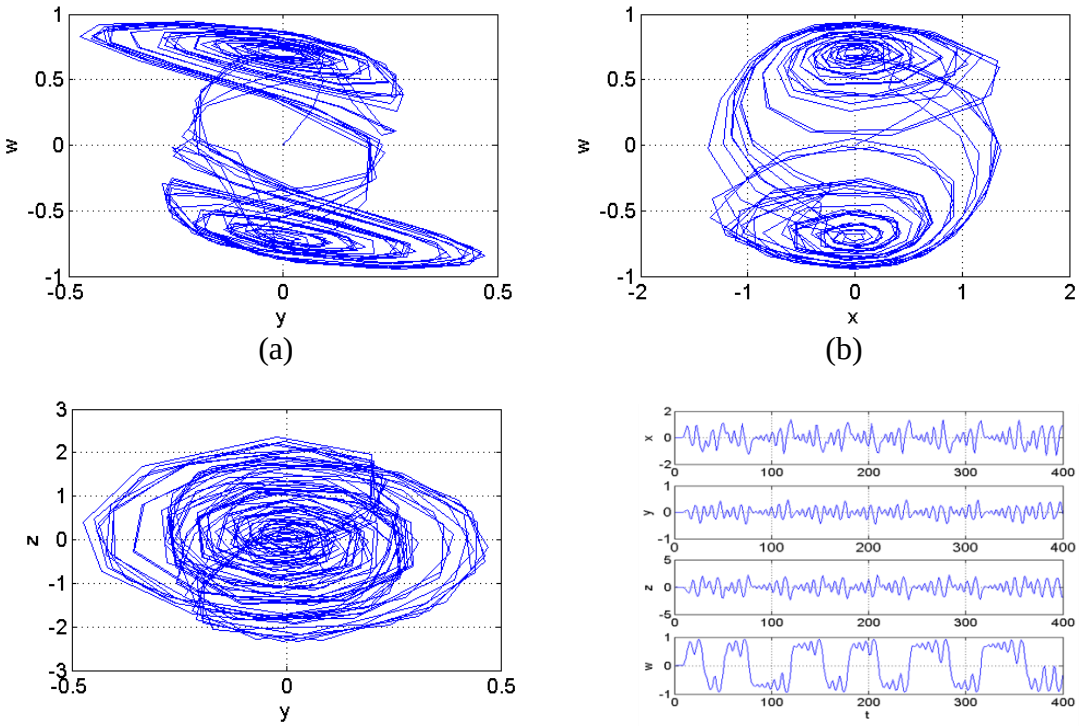
$$q(\varphi) = a\varphi + b\varphi^3 \tag{4.13}$$

$$W(\varphi) = \frac{dq(\varphi)}{d\varphi} = a + 3b\varphi^2 \tag{4.14}$$

Bu sistemin denklem takımları da Eşitlik 4.11'deki ile aynıdır. Benzer dönüşüm sürecinden sonra memdüktans fonksiyonu Eşitlik 4.15'deki gibi tanımlanmaktadır.

$$W(w) = \frac{dq(w)}{dw} = a + 3bw^2 \tag{4.15}$$

α=9.8, *β=100*, *γ=0*, *ε=9/7*, *a=1/7* ve *b=2/7* alınarak, düzgün sürekli kübik monoton-artan nonlineer fonksiyonunun kullanıldığı memristor tabanlı kaotik sistem-II'ye ait kaotik çekerler ve durum değişkenlerinin dalga formları Şekil 4.8'de gösterilmiştir.



Şekil 4. 8. Düzgün sürekli kübik monoton-artan nonlineer fonksiyonunun kullanıldığı memristör tabanlı kaotik sistem-II'ye ait nümerik simülasyon sonuçları, a) *y*-*w* düzlemindeki kaotik çeker, b) *x*-*w* düzlemindeki kaotik çeker, c) *y*-*z* düzlemindeki kaotik çeker, d) *x*, *y*, *z*, *w* değişkenlerinin dalga formları.

4.2.3. Memristör Tabanlı Kaotik Sistem-III

Şekil 4.5c'deki memristör tabanlı kaotik sistem-III'de memristör Chua ve Kang tarafından tanımlanan memristif bir sistemdir [6]. Bu sisteme ait denklemler aşağıdaki gibidir [159]:

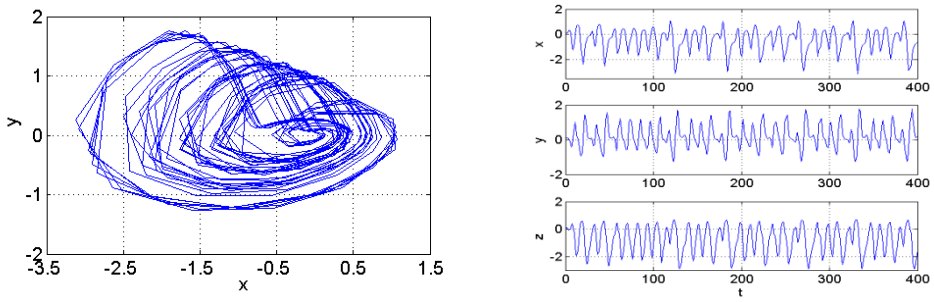
$$V_M = \beta(x^2 - 1)i_M \tag{4.16}$$

$$\dot{x} = i_M - \alpha x - i_M x \tag{4.17}$$

Burada $R(x)=\beta(x^2-1)$ memristans fonksiyonu ve $\dot{x}=i_M-\alpha x-i_M x$ memristörün dahili değişkenidir. Memristör tabanlı kaotik sistem-III'in boyutsuz denklem takımı aşağıda verilmiştir:

$$\begin{cases} \dot{x} = \dfrac{y}{C} \\ \dot{y} = -\dfrac{1}{L}(x + R(z)y) \\ \dot{z} = -y - \alpha z + yz \end{cases} \tag{4.18}$$

Burada, devre değişkenleri bakımından durum değişkenleri $x=v_C$, $y=i_M$'dir ve z ise memristörün dahili durum değişkenidir. $\alpha=0.6$, $\beta=3/2$, $L=3$ ve $C=1$ parametre değerleri için memristör tabanlı kaotik sistem-III'in x-y düzlemindeki kaotik çeker görüntüsü ve durum değişkenlerinin dalga formu Şekil 4.9'da gösterilmiştir.



(a) (b)

Şekil 4. 9. Memristör tabanlı kaotik sistem-III'in nümerik simülasyon sonuçları, a) x-y düzlemindeki kaotik çeker, b) x, y, z durum değişkenlerinin zaman domeninde gösterimi.

4.3. Memristör Tabanlı Kaotik Sistem-I, II ve III'ün FPAA ile Tasarımı ve Gerçekleştirilmesi

Bu bölümde önceki bölümde anlatılan Memristör Tabanlı Kaotik Sistem-I, II ve III, FPAA tabanlı yeniden yapılandırılabilir donanım platformu ile gerçekleştirilecektir.

Sistemlerin test edilmesi ve doğrulanması deneysel sonuçlar ile gösterilecektir. Şekil 4.10'da önerilen donanım platformunun deneysel kurulumu verilmiştir. Esnek tasarım imkanı sağlaması, gerçek zamanlı modifikasyona izin vermesi, karmaşıklığı azaltması ve programlanabilir yazılım kontrolü özelliklerine sahip olan FPAA elemanı memristör tabanlı kaotik sistemleri gerçekleştirmek için oldukça uygundur. Bu platformda AN231E04 tipi FPAA elemanı tercih edilmiştir [168].

Memristör Tabanlı Kaotik Sistem-I, II ve III'ün test edilmesi ve doğrulanması süreci kısaca şöyle özetlenebilir: İlk olarak sistemler FPAA üzerine aktarılmadan nümerik olarak analiz edilir. FPAA'in ±3V'luk seviyesinde aşma olup olmadığına bakılır ve duruma göre yeniden skalalandırma işlemi yapılır. Nümerik analizden sonra, sistem FPAA yazılım aracında yapılandırılarak arabağlaşım kablosuyla FPAA donanım platformuna aktarılır. Deneysel sonuçlar FPAA platformunun I/O bağlantılarından elde edilir. Ölçülen sonuçlar nümerik simülasyon sonuçları ve/veya ayrık eşdeğer devre uygulamaları ile karşılaştırılır. Eğer sonuçlar tatmin ediciyse FPAA uygulaması tamamlanır, değilse FPAA modeli yeniden yapılandırılır. Memristör tabanlı kaotik sistemin test edilmesi ve doğrulanmasından sonra FPAA modelleme süreci başka herhangi bir memristör tabanlı kaotik sistem için ekstra donanım gerektirmeden aynı platform üzerinde tekrarlanabilir.



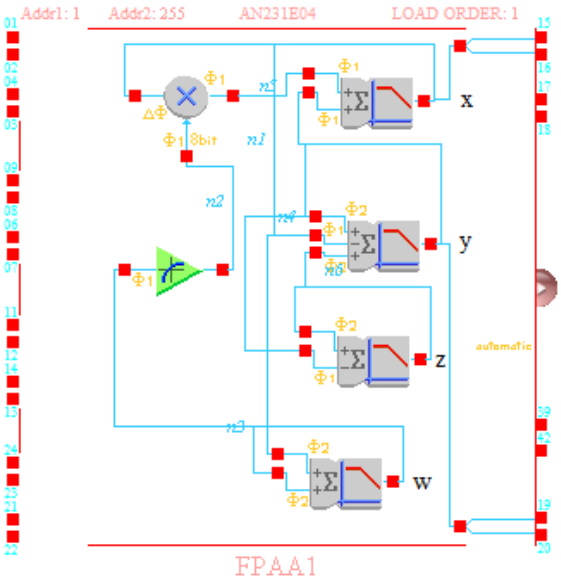
Şekil 4. 10. Memristör Tabanlı Kaotik Sistem-I, II ve III'ün test edilmesi ve doğrulanması için kullanılan yeniden yapılandırılabilir donanım platformunun deneysel kurulumu.

4.3.1. Memristör Tabanlı Kaotik Sistem-I'in FPAA ile Gerçekleştirilmesi

Memristör Tabanlı Kaotik Sistem-I'in nümerik simülasyon sonucunda *x*-dinamiğinin satürasyon seviyesini aştığı gözlenmiştir. Bu nedenle Eşitlik 4.7 ile tanımlanan sistem parametreleri yeniden ölçeklendirilmiştir ve aşağıdaki şekilde tanımlanmıştır:

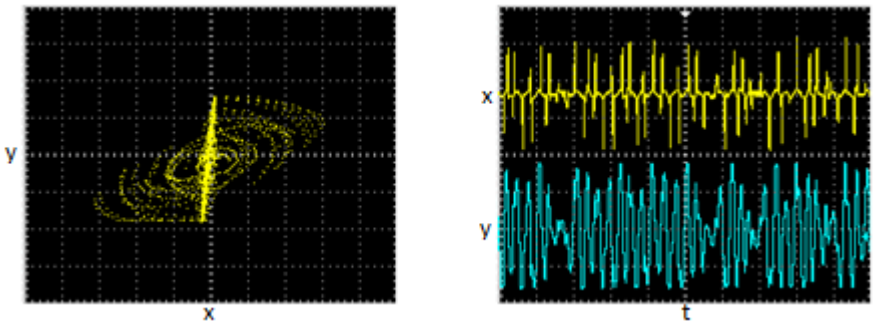
$$\begin{cases} \dot{x} = 2y - 4W(w)x \\ \dot{y} = z - 2x \\ \dot{z} = -y + 0.65z \\ \dot{w} = 2x \end{cases} \tag{4.19}$$

Daha sonra sistem, Şekil 4.11'de gösterildiği gibi FPAA yazılım aracında modellenmiştir. *x*, *y*, *z* ve *w* durum değişkenleri SUMFILTER bloğunun çıkışlarından elde edilmiştir. Memristörü karakterize eden PWL fonksiyonu kullanıcı-tanımlı TRANSFER FUNCTION bloğu ile tanımlanmıştır. Devre kazançları ise SUMFILTER ve MULTIPLIER bloklarının giriş katsayıları ayarlanarak sağlanmıştır.



Şekil 4. 11. Memristör Tabanlı Kaotik Sistem-I'in FPAA gerçekleştirim şeması.

Son olarak, yazılım aracında modellenen sistem FPAA cihazına aktarılmıştır. Deneysel sonuçlar FPAA bordunun I/O bağlantılarından elde edilmiştir. Şekil 4.12'de Memristör Tabanlı Kaotik Sistem-I'in kaotik çeker gösterimi ile sistemin zaman cevabı verilmiştir. Deneysel sonuçlar nümerik simülasyon sonuçlarıyla uyumludur ve Memristör Tabanlı Kaotik Sistem-I FPAA ile başarılı bir şekilde doğrulanmıştır.



(a) (b)

Şekil 4. 12. FPAA ile gerçeklenen Memristör Tabanlı Kaotik Sistem-I'in deneysel sonuçları, a) *x*-*y* düzlemindeki kaotik çeker (x= 0.5 Volts/Div, y= 1 Volts/Div), b) *x* ve *y* durum değişkenlerinin dalga formu (x= 1Volts/Div, y= 1 Volts/Div, Time/Div:5ms).

4.3.2. Memristör Tabanlı Kaotik Sistem-II'nin FPAA ile Gerçekleştirilmesi

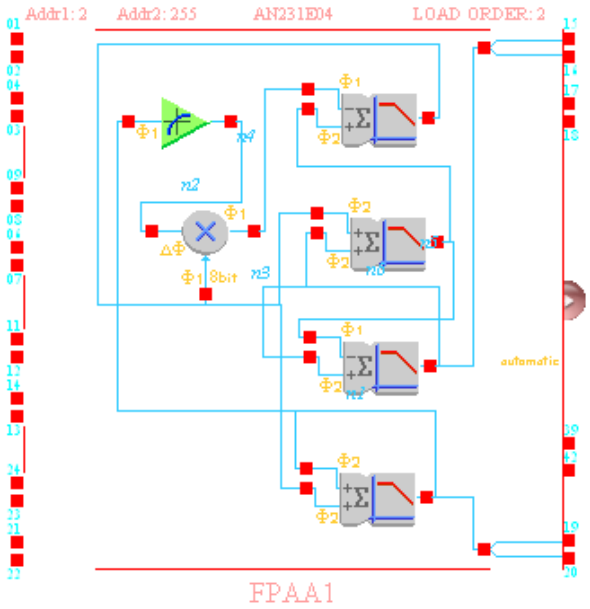
Düzgün parçalı-kuadratik nonlineer fonksiyonu kullanılan Memristör Tabanlı Kaotik Sistem-II'in nümerik simülasyonu sonucu, z durum değişkeninin satürasyon seviyesini aştığı görülmüştür. Bu nedenle Eşitlik 4.11 FPAA elemanı için yeniden skalalandırılmış ve aşağıda verilmiştir:

$$\begin{cases} \dot{x} = 7y - 7x - 7W(w)x \\ \dot{y} = x - y + 2z \\ \dot{z} = -5y \\ \dot{w} = x \end{cases} . \tag{4.20}$$

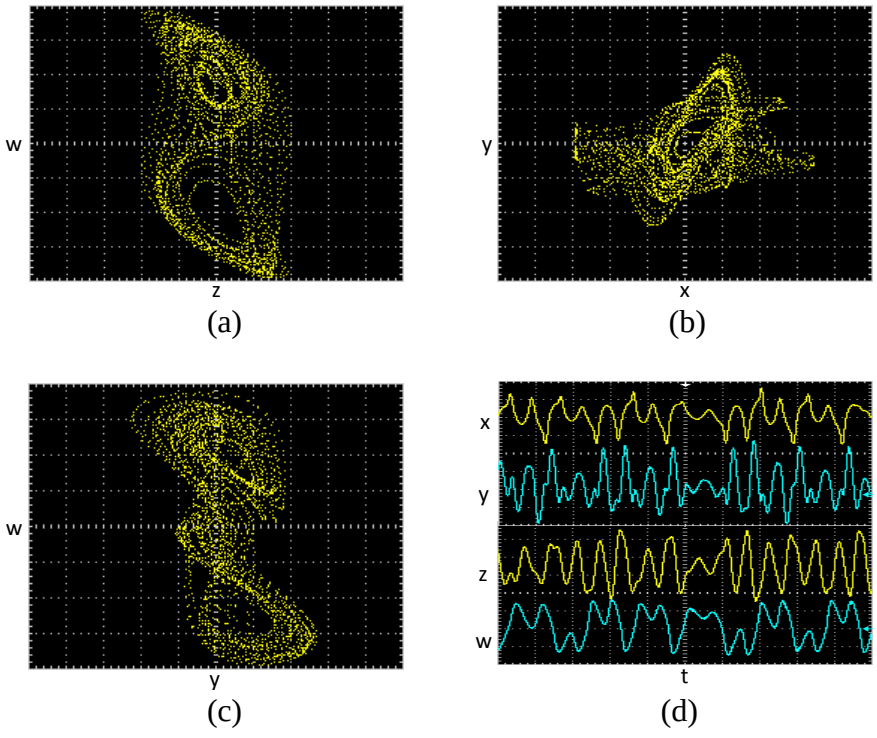
Ölçeklendirilmiş sistem FPAA yazılım aracında Şekil 4.13'te gösterildiği gibi modellenmiştir. Önceki uygulamadaki adımlar burada da tekrarlanmıştır. Kaotik çeker gösterimlerini içeren deneysel sonuçlar Şekil 4.14'te verilmiştir. Nümerik simülasyonlar ile uyumlu olan deneysel sonuçlar, düzgün parçalı-kuadratik nonlineer fonksiyonunun kullanıldığı Memristör Tabanlı Kaotik Sistem-II'yi doğrulamaktadır.

Düzgün sürekli kübik monoton-artan nonlineer fonksiyonunun kullanıldığı Memristör Tabanlı Kaotik Sistem-II'nin nümerik simülasyonlarından hiçbir değişkenin satürasyon seviyesini aşmadığı gözlenmiştir. Dolayısıyla, bu sistem için Eşitlik 4.11 aynen kullanılmış ve FPAA yazılım aracında Şekil 4.15'te görüldüğü gibi modellenmiştir.

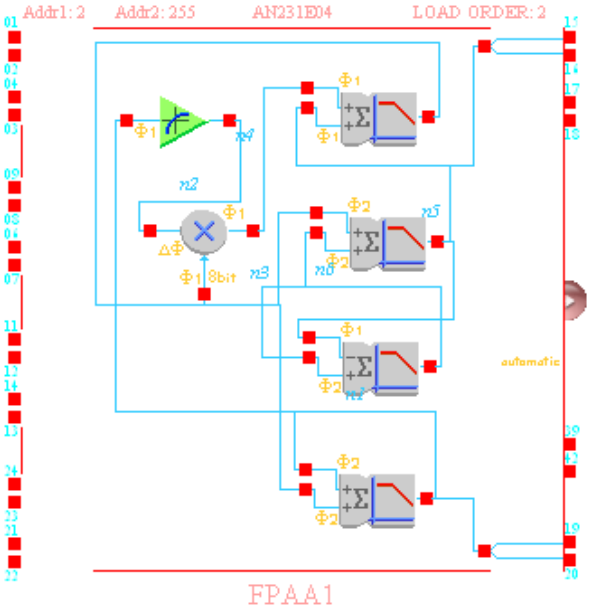
Bu memristör tabanlı kaotik sistem uygulaması FPAA elemanının yeniden konfigüre edilebilirliğini göstermektedir. Memristör tabanlı kaotik sistem değişmeyip nonlineer fonksiyonun değişimi FPAA donanımı üzerinde kolayca adapte edilmiştir. Sisteme ait FPAA tabanlı deneysel sonuçlar Şekil 4.16'da gösterilmiştir.



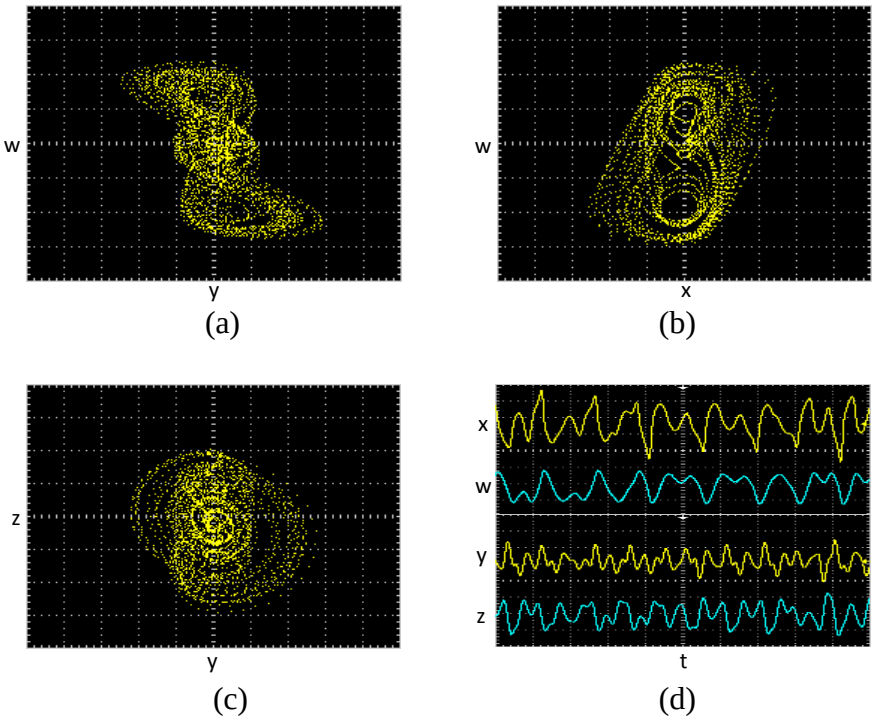
Şekil 4. 13. Düzgün parçalı-kuadratik nonlineer fonksiyonunun kullanıldığı Memristör Tabanlı Kaotik Sistem-II'nin FPAA gerçekleştirim şeması.



Şekil 4. 14. FPAA ile gerçeklenen düzgün parçalı-kuadratik nonlineer fonksiyonunun kullanıldığı Memristör Tabanlı Kaotik Sistem-II'nin deneysel sonuçları, a) *z*-*w* düzlemindeki kaotik çeker (z= 0.5 Volts/Div, w= 0.2 Volts/Div), b) *x*-*y* düzlemindeki kaotik çeker (x= 0.5 Volts/Div, y= 0.2 Volts/Div), c) *y*-*w* düzlemindeki kaotik çeker (y= 0.2 Volts/Div, w=0.2 Volts/Div), d) *x*, *y*, *z* ve *w* durum değişkenlerine ait dalga formları (x= 1 Volts/Div, y= 0.2 Volts/Div, z= 0.5 Volts/Div, w= 0.5 Volts/Div, Time/Div:1ms).



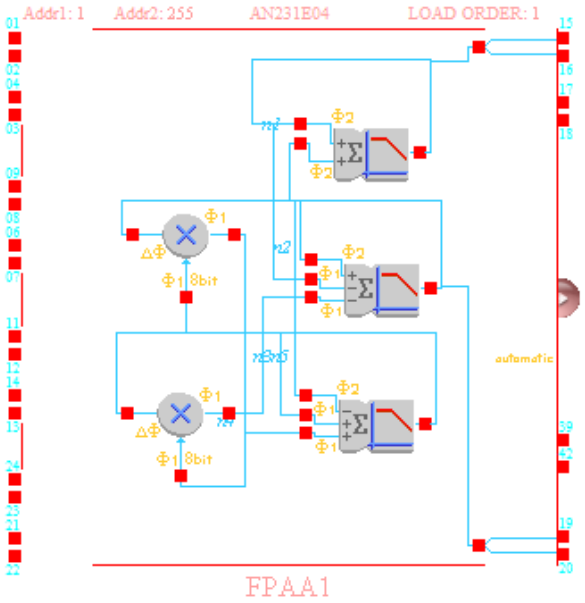
Şekil 4. 15. Düzgün sürekli kübik monoton-artan nonlineer fonksiyonunun kullanıldığı Memristör Tabanlı Kaotik Sistem-II'nin FPAA gerçekleştirim şeması.



Şekil 4. 16. FPAA ile gerçeklenen düzgün sürekli kübik monoton-artan nonlineer fonksiyonunun kullanıldığı Memristör Tabanlı Kaotik Sistem-II'nin deneysel sonuçları, a) *y*-*w* düzlemindeki kaotik çeker (y= 0.1 Volts/Div, w= 0.2 Volts/Div), b) *x*-*w* düzlemindeki kaotik çeker (x= 0.5 Volts/Div, w= 0.2 Volts/Div), c) *y*-*z* düzlemindeki kaotik çeker (y= 0.1 Volts/Div, z= 0.5 Volts/Div), d) *x*, *y*, *z* ve *w* durum değişkenlerine ait dalga formları (x= 0.5 Volts/Div, y= 0.2 Volts/Div, z= 1 Volts/Div, w= 0.5 Volts/Div, Time/Div:1ms).

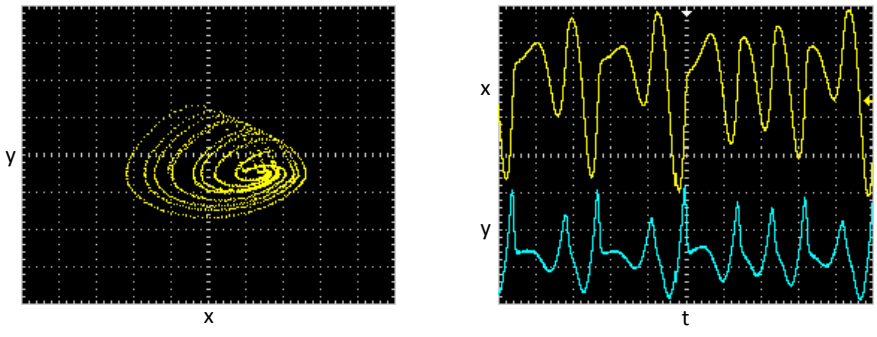
4.3.3. Memristör Tabanlı Kaotik Sistem-III'ün FPAA ile Gerçekleştirilmesi

Dahili durum değişkeni kullanılan memristor tabanlı kaotik sistem-III'ün nümerik simülasyon sonuçlarında hiçbir durum değişkeninin satürasyon seviyesini aşmadığı görülmüştür. Bu nedenle Eşitlik 4.18, Şekil 4.17'de görüldüğü gibi FPAA yazılım aracında modellenmiştir.



Şekil 4. 17. Memristor Tabanlı Kaotik Sistem-III'ün FPAA gerçekleştirim şeması.

Sonuç olarak ise modellenen sistem FPAA elemanına aktarılmıştır ve Şekil 4.18'de sistemin kaotik çeker görüntüsü ve zaman cevabı verilmiştir. Bu deneysel sonuçlar nümerik simülasyon sonucu ile uyumludur. Dolayısıyla bu sistem FPAA üzerinde başarıyla doğrulanmıştır.



(a) (b)

Şekil 4. 18. FPAA ile gerçeklenen Memristör Tabanlı Kaotik Sistem-III'ün deneysel sonuçları, a) *x*-*y* düzlemindeki kaotik çeker (x= 0.2 Volts/Div, y= 0.5 Volts/Div), b) *x* ve *y* durum değişkenlerinin dalga formları (x= 0.2 Volts/Div, y= 0.5 Volts/Div, Time/Div:2.5ms).

5. BÖLÜM

TARTIŞMA – SONUÇ VE ÖNERİLER

Bu tez çalışmasında memristif kaotik sistemlerin programlanabilir ve yeniden yapılandırılabilir bir platformda tasarlanması ve gerçekleştirilmesi ele alınmış ve üç temel kaotik sistem yapılandırılmıştır. Programlanabilir ve yeniden yapılandırılabilir platform olarak FPAA seçilmiştir. Yapılan deneysel çalışmalarla beraber daha önce ayrık donanımlarla gerçekleştirilmiş olan ve literatürde farklı bilimsel ortamlarda sunulmuş olan üç memristör tabanlı kaotik sistem bu platform üzerinde gerçekleştirilmiştir.

Ele alınan kaotik sistemlerden Memristör Tabanlı Kaotik Sistem-I ve Memristör Tabanlı Kaotik Sistem-II Chua kaotik devresine dayanmaktadır. FPAA üzerinde yeniden yapılandırılan bu sistemlerin deneysel sonuçları nümerik simülasyon ve/veya ayrık donanımla gerçekleştirilen eşdeğer devre sonuçlarıyla uyumluluk göstermiştir. Memristör Tabanlı Kaotik Sistem-I ile Şekil 3.25'de ayrık donanımı verilen devre eşdeğer modellerdir. Memristör Tabanlı Kaotik Sistem-II ise Şekil 3.23'de verilen ayrık donanım devresiyle aynı Chua modeline dayanmaktadır. Bu eşdeğer modeller kıyaslandığında FPAA platformunun esnekliği ve devre karmaşasından uzak olması bir avantaj olarak öne çıkmaktadır. Bunun yanında memristörü karakterize eden nonlineer fonksiyonunun değişimi, programlanabilir FPAA platformu üzerinde yeniden yapılandırılarak sisteme adapte edilmiştir. Bu sayede ayrık elemanlarla yeniden devre tasarımına ihtiyaç duyulmadan sistem deneysel olarak bu platform üzerinde gerçekleştirilmiştir.

Memristör Tabanlı Kaotik Sistem-III, Lorenz-Rössler benzeri kaotik sisteme dayanmaktadır. FPAA platformu üzerinde yeniden yapılandırılıp programlanan bu sistem, nümerik benzetim sonuçlarıyla ve üçüncü bölümde Şekil 3.27'de verilen ayrık

donanım devresine ait sonuçlar ile uyumludur. Memristör Tabanlı Kaotik Sistem I, II ve III, FPAA platformu üzerinde tasarlanırken sadece tek bir FPAA elemanı kullanılmıştır. Sistemler, yeniden yapılandırılabilir ve programlanabilir özelliğinden faydalanılarak FPAA üzerinde gerçekleştirilmiştir. FPAA'in yeniden yapılandırılabilir özelliği, farklı kaotik sistemlerin uygun CAM blokları seçilerek tek bir platform üzerinde gerçekleştirilmesine imkan sağlamaktadır. Programlanabilir özelliği ise CAM bloklarının kazançlarının ayarlanmasıyla birlikte sistemin kolayca modifiye edilmesine olanak tanımaktadır.

Memristör yeni ve dördüncü devre elemanı olarak sistem tasarımlarında birçok araştırmacı tarafından ele alınmıştır ve gelecekte memristör tabanlı tasarımlar artma eğilimindedir. Analog tasarımların yanı sıra dijital devre tasarımlarında da kullanılan memristörler nonlineer özelliği, anahtarlama mekanizması ve hafıza özelliğiyle dikkat çekmektedir. Bu çalışmada analog yapıda olan kaotik sistemler ele alınmış, programlanabilir ve yeniden yapılandırılabilir platform üzerinde gerçekleştirilmiştir. Literatürde bilindiği kadarıyla bu şekilde bir çalışma mevcut değildir. Bu çalışma ile elde edilen sonuçlar uluslararası bir yayın olarak *Journal of Circuits, Systems, and Computers* dergisinde "Reconfigurable Hardware Platform for Experimental Testing and Verifying of Memristor-Based Chaotic Systems" adıyla sunulmuştur [170] ve böylece literatürdeki memristif sistem ile ilgili tasarım yaklaşımlarına katkı sağlanmıştır.

Literatürde dijital programlanabilir platform olarak Alan Programlanabilir Kapı Dizisi (Field Programmable Gate Array, FPGA)'nin kullanıldığı memristör tabanlı kaotik sistem uygulamaları da mevcuttur [40]. Ancak kaotik sistemlerin dijital platformlar üzerinde gerçekleştiriminde dinamik bozulmalar meydana gelebilmektedir. Dinamik bozulmalar ve yuvarlama hataları nedeniyle eğriler periyodikleşmektedir. Bu da sürekli kaos eğrileri için istenmeyen bir durumdur. Çünkü sürekli kaos eğrileri asla periyodik değildir. Bu nedenle, kaotik devrelerin dijital uygulamaları kaosu doğru temsil etmede bazı sıkıntılara neden olabilmektedir. Dijital uygulamalarda elde edilen dinamikler psödo-kaos, eğriler ise psödo-eğriler olarak adlandırılmaktadır. Dolayısıyla kaotik uygulamalarda analog bloklara sahip olan FPAA'in, FPGA'e göre daha avantajlı olduğu düşünülmektedir.

Bununla birlikte FPAA'inde genel sistem tasarımında olumsuz yönleri olabilmektedir. Bunların başında FPAA ile ilgi satürasyon sınırlaması gelmektedir. FPAA kartlarının çeşitlerine göre sistem dinamiklerinin salınım sahası ortalama ±3V ile sınırlıdır. Çok çekerli sistemler ya da hiper kaos gibi dinamik sahası geniş olan sistemlerin FPAA ile tasarımında yeniden ölçeklendirme ve normalizasyon sürecini ilave olarak yapmak gerekmektedir. Bu nedenle memristör tabanlı çok çekerli ya da hiper kaos sistemlerin FPAA ile gerçekleştirimi ilave zorluklar içermektedir. FPAA tabanlı tasarımların diğer bir zorluğu ise her bir FPAA tümdevresinin kapasite sınırlamasıdır. FPAA tümdevreleri yapısal olarak belirli sayıda blok kullanımına müsaade etmekte ve bu blok sayılarını aşan tasarımlar söz konusu olduğunda ilave FPAA tümdevrelerinin kullanımı gerekmektedir.

Bu tez çalışmasında yeniden yapılandırılabilir ve programlanabilir platform üzerinde gerçekleştirilen sistemler, tez içerisinde bahsedilen ayrık elemanlarla gerçekleştirilen emülatör yapılarıyla karşılaştırmak içinde seçilmiştir. Sonuç olarak bu platformun literatürdeki diğer farklı tip memristör tabanlı kaotik çalışmalar içinde uygun olduğu düşünülmektedir.

KAYNAKLAR

1. Chua, L., 1971. Memristor-the missing circuit element. **IEEE Transactions on Circuit Theory, 18**(5):507-519.

2. Strukov, D. B., Snider, G. S., Stewart, D. R., Williams, R. S., 2008. The missing memristor found. **Nature, 453**(7191):80-83.

3. B. Widrow, B., 1960. An Adaptive ADALINE Neuron Using Chemical MEMISTORS. Stanford University, Technical Report, Stanford, 28 s.

4. Simmons, J. G., Verderber, R. R., 1967. New conduction and reversible memory phenomena in thin insulating films. **Proceedings of The Royal Society A: Mathematical, Physical and Engineering Sciences, 301**(1464):77-102.

5. Argall, F., 1968. Switching phenomena in titanium oxide thin films. **Solid-State Electronics, 11**(5):535-541.

6. Chua, L. O., Kang, S. M., 1976. Memristive devices and systems. **Proceedings of the IEEE, 64**(2):209-223.

7. Thakoor, S., Moopenn, A., Daud, T., Thakoor, A. P., 1990. Solid state thin film memistor for electronic neural networks. **Journal of Applied Physics, 67**(6):3132-3135.

8. Buot, F. A., Rajagopal, A. K., 1994. Binary information storage at zero bias in quantum-well diodes. **Journal of Applied Physics, 76**(9):5552-5560.

9. Beck, A., Bednorz, J. G., Gerber, C., Rossel, C., Widmer, D., 2000. Reproducible switching effect in thin oxide films for memory applications. **Journal of Applied Physics, 77**(1):139-141.

10. Liu, S. Q., Wu, N. J., Ignatiev, A., 2001. A new concept for non-volatile memory: the electric-pulse induced resistive change effect in colossal magnetoresistive thin films, pp. 18-24. *Non-Volatile Memory Technology Symposium*, November, 2001.

11. Snider, G. S., 2007. Hewlett-Packard Development Company, L.P., Assignee, Architecture and methods for computing with reconfigurable resistor crossbars. US Patent 7 203 789, April 10, 2007.

12. Snider, G. S., 2007. Self-organized computation with unreliable, memristive nanodevices. **Nanotechnology, 18**(36):365202.

13. Strukov, D. B., Williams, R. S., 2009. Exponential ionic drift: fast switching and low volatility of thin-film memristors. **Applied Physics A: Materials Science & Processing, 94**(3):515-519.

14. Erokhin, V., Fontana, M. P., 2008. Electrochemically controlled polymeric device: a memristor (and more) found two years ago. arXiv:0807.0333.

15. Yang, J. J., Pickett, M. D., Li, X., Ohlberg, D. A. A., Stewart, D. R., Williams, R. S., 2008. Memristive switching mechanism for metal/oxide/metal nanodevices. **Nature Nanotechnology, 3**(7):429-433.

16. Genrikh, S., Cho, C., Yoo, I., Lee, E., Cho, S., Moon, C., 2008. Samsung Electronics Co., Ltd., Assignee, Electrode structure having at least two oxide layers and non-volatile memory device having the same. US Patent 7 417 271, August 26, 2008.

17. Mouttet, B., 2009. Proposal for memristors in signal processing," **Nano-Net_Lecture Notes of the Institute for Computer Sciences, Social Informatics and Telecommunications Engineering, 3**:11-13.

18. Pershin, Y. V., Di Ventra, M., 2008. Spin memristive systems: Spin memory effects in semiconductor spintronics. **Physics Review B, 78**(11):113309.

19. Pershin, Y. V., La Fontaine, S., Di Ventra, M., 2009. Memristive model of amoeba's learning. **Physics Review E, 80**(2):021926.

20. Mouttet, B. L., 2008. Programmable crossbar signal processor used in image processing. US Patent 7 459 933, December 2, 2008.

21. Gergel-Hackett, N., Hamadani, B., Dunlap, B., Suehle, J., Richter, C., Hacker, C., Gundlach, D., 2009. A flexible solution-processed memristor. **IEEE Electron Device Letters, 30**(7):706-708.

22. Koo, H. J., So, J. H., Dickey, M. D., Velev, O. D., 2011. Towards all-soft matter circuits: prototypes of quasi-liquid devices with memristor characteristics. **Advanced Materials, 23**(31):3559-3564.

23. Itoh, M., Chua, L. O., 2008. Memristor oscillators. **International Journal of Bifurcation and Chaos, 18**(11):3183-3206.

24. Muthuswamy, B., Kokate, P. P., 2009. Memristor based chaotic circuits. **IETE Technical Review, 26**(6):415-426.

25. Bao, B. C., Liu, Z., Xu, J. P., 2010. Transient chaos in smooth memristor oscillator. **Chinese Physics B, 19**(3):030510.

26. Bao, B. C., Xu, J. P., Liu, Z., 2010. Initial state dependent dynamical behaviors in memristor based chaotic circuit. **Chinese Physics Letters, 27**(7):070504.

27. Wang, D., Zhao, H., Yu, J., 2009. Chaos in memristor based Murali-Lakshmanan-Chua circuit, pp. 958-960. *ICCCAS 2009, International Conference on Communications, Circuits and Systems*, July 23-25, Milpitas.

28. Qi, A., Pang, Z., Wang, G., 2011. Dynamical analysis of memristor hyperchaotic system, pp. 3949-3952. *AIMSEC, 2011 2nd International Conference on Artificial Intelligence, Management Science and Electronic Commerce*, August 8-10, Deng Leng.

29. Sun, J., Shen, Y., Yin, Q., Xu, C., 2013. Compound synchronization of four memristor chaotic oscillator systems and secure communication. **Chaos: An Interdisciplinary Journal of Nonlinear Science, 23**(1):013140.

30. Wen, S., Zeng, Z., Huang, T., 2012. Adaptive synchronization of memristor-based Chua's circuits. **Physics Letters A, 376**(44):2775-2780.

31. Wen, S., Zeng, Z., Huang, T., Chen, Y., 2013. Fuzzy modeling and synchronization of different memristor-based chaotic circuits. **Physics Letters A, 377**(34-36):2016-2021.

32. Wen, S., Bao, G., Zeng, Z., Chen, Y., Huang, T., 2013. Global exponential synchronization of memristor-based recurrent neural networks with time-varying delays. **Neural Networks, 48**:195-203.

33. Petras, I., 2010. Fractional-order memristor-based Chua's circuit. **IEEE Transactions on Circuits and Systems II: Express Briefs, 57**(12):975-979.

34. Wang, D., Zhao, H., Yu, J., 2010. Chaos in the fractional order memristor based MLC system with cubic nonlinearrity. pp. 832-836. *ICCCAS,2010*

International Conference on Communications, Circuits and Systems, July 28-30, Chengdu.

35. Cafagna, D., Grassi, G., 2012. On the simplest fractional-order memristor-based chaotic system. **Nonlinear Dynamics, 70**(2):1185–1197.

36. Muthuswamy, B., 2010. Implementing memristor based chaotic circuits. **International Journal of Bifurcation and Chaos, 20**(5):1335-1350.

37. Bao, B. C., Xu, J. P., Zhou, G. H., Ma, Z. H., Zou, L., 2011. Chaotic memristive circuit: equivalent circuit realization and dynamical analysis. **Chinese Physics B, 20**(12):120502.

38. Buscarino, A., Fortuna, L., Frasca, M., Gambuzza, L. V., Sciuto, G., 2012. Memristive chaotic circuits based on cellular nonlinear networks. **International Journal Bifurcations and Chaos, 22**(3):1250070.

39. Yener, Ş. Ç., Kuntman, H. H., 2014. Fully CMOS memristor based chaotic circuit. **Radioengineering, 23**(4):1140-1149.

40. Qi, A., Wang, G., 2011. Chaotic oscillator based on memristor and its circuit implementation, pp. 328-331. *IWCFTA, 2011 Fourth International Workshop on Chaos-Fractals Theories and Applications*, October 19-22, Hangzhou.

41. Oster, G. F., Auslander, D. M., 1972. The memristor: A new bond graph element. **Journal of Dynamic Systems, Measurement, and Control, 94**(3):249-252.

42. Oster, G. F., 1974. A note on memristors. **IEEE Transactions on Circuits and Systems, 21**(1):152.

43. Chua, L. O., 2011. Resistance switching memories are memristors. **Applied Physics A: Materials Science & Processing, 102**(4):765-783.

44. Chua, L. O., Tseng, C. W., 1974. A memristive circuit model for P-N junction diodes. **International Journal of Circuit Theory and Applications, 2**(4):367-389.

45. Hodgkin, A. L., Huxley, A. F., 1952. A quantitative description of membrane current and its application to conduction and excitation in nerve. **Journal of Physiology, 117**(4):500–544.

46. Kavehei, O., Iqbal, A., Kim, Y.S., Eshraghian, K., Al-Sarawi, S.F., Abbott, D., 2010. The fourth element: characteristics, modelling, and electromagnetic theory of the memristor. **Proceedings of the Royal Society A: Mathematical, Physical and Engineering Science, 466**(2120):2175-2202.

47. Joglekar, Y. N., Wolf, S. J., 2009. The elusive memristor: properties of basic electrical circuits. **European Journal of Physics, 30**(4):661-675.

48. Benderli, S., Wey, T. A., 2009. On SPICE macromodelling of TiO2 memristors. **Electronics Letters, 45**(7):377-379.

49. Biolek, Z., Biolek, D., Biolkova, V., 2009. Spice model of memristor with nonlinear dopant drift. **Radioengineering, 18**(2):210-214.

50. Prodromakis, T., Peh, B. P., Papavassiliou, C., Toumazou, C., 2011. A versatile memristor model with nonlinear dopant kinetics. **IEEE Transactions on Electron Devices, 58**(9):3099-3105.

51. Kanellos, M., 2008. HP makes memory from a once-theoretical circuit. (Web sayfası: **http://www.cnet.com/news/hp-makes-memory-from-a-once-theoretical-circuit/**), (Erişim tarihi: Temmuz 2015).

52. Takahashi, Y., Sekine, T., Yokoyama, M., 2015. SPICE model of memristive device using Tukey window function. **IEICE Electronics Express, 12**(5):20150149.

53. Chowdhury, J., Das, J.K., Rout, N. K., 2015. Trigonometric window functions for memristive device modeling, pp. 157-161. *ACCT, 2015 Fifth International Conference on Advanced Computing & Communication* Technologies, February 21-22, Haryana.

54. Yu, J., Mu, X., Xi, X., Wang, S., 2013. A memristor model with piecewise window function. **Radioengineering, 22**(4):969-974.

55. Kvatinsky, S., Friedman, E. G., Kolodny, A., Weiser, U. C., 2012. TEAM: ThrEshold Adaptive Memristor Model. **IEEE Transactions on Circuits and Systems I: Regular Papers, 60**(1):211-221.

56. Lehtonen, E., Laiho, M., 2010. CNN using memristors for neighborhood connections, pp. 1-4. *CNNA, 2010 12th International Workshop on Cellular Nanoscale Networks and Their Applications*, February 3-5, Berkeley.

57. Pickett, M. D., Strukov, D. B., Borghetti, J. L., Yang, J. J., Snider, G. S., Stewart, D. R., Williams, R. S., 2009. Switching dynamics in titanium dioxide memristive devices. **Journal of Applied Physics, 106**(7):074508.

58. Simmons, J. G., 1963. Generalized formula for the electric tunnel effect between similar electrodes separated by a thin insulating film. **Journal of Applied Physics, 34**(6):1793-1803.

59. Strukov, D. B., Borghetti, J. L., Williams, R. S., 2009. Coupled ionic and electronic transport model of thin-film semiconductor memristive behavior. **Small, 5**(9):1058-1063.

60. Rak, A., Cserey, G., 2010. Macromodeling of the memristor in SPICE. **IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 29**(4):632-636.

61. Batas, D., Fiedler, H., 2011. A memristor SPICE implementation and a new approach for magnetic flux-controlled memristor modeling. **IEEE Transactions on Nanotechnology, 10**(2):250-255.

62. Abdalla, H., Pickett, M. D., 2011. SPICE modeling of memristors, pp. 1832-1835. *ISCAS, 2011 IEEE International Symposium on Circuits and Systems*, May 15-18, Rio De Janeiro.

63. Chang, T., Jo, S. H., Kim, K. H., Sheridan, P., Gaba, S., Lu, W., 2011. Synaptic behaviors and modeling of a metal oxide memristor device. **Applied Physics A, 102**(4):857-863.

64. Yakopcic, C., Taha, T. M., Subramanyam, G., Pino, R. E., 2013. Generalized memristive device SPICE model and its application in circuit design. **IEEE Transactions on Computer-Aided Design of Integrated Circuits And Systems, 32**(8):1201-1214.

65. Vourkas, I., Batsos, A., Sirakoulis, G. C., 2015. SPICE modeling of nonlinear memristive behavior. **International Journal of Circuit Theory and Applications, 43**(5):553-565.

66. Mahvash, M., Parker, A. C., 2010. A memristor SPICE model for designing memristor circuits, pp. 989-992. *MWSCAS, 2010 53rd IEEE International Midwest Symposium on Circuits and Systems*, August 1-4, Seattle.

67. Abraham, I., Kaya, S., Pennington, G., 2012. A closed form memristor SPICE model and oscillator, pp. 1192-1195. *MWSCAS, 2012 IEEE 55th International Midwest Symposium on Circuits and Systems*, August 5-8, Boise.

68. Wang, L., Drakakis, E., Duan, S., He, P., Liao, X., 2012. Memristor model and its application for chaos generation. **International Journal of Bifurcation and Chaos, 22**(8):1250205.

69. Xia, Q., Robinett, W., Cumbie, M. W., Banerjee, N., Cardinali, T. J., Yang, J. J., Wu, W., Li, X., Tong, W. M., Strukov, D. B., Snider, G. S., Medeiros-Ribeiro, G., Williams, R. S., 2009. Memristor-CMOS hybrid integrated circuits for reconfigurable logic. **Nano Letters, 9**(10):3640-3645.

70. Jung, G. Y., Ganapathiappan, S., Ohlberg, D. A. A., Olynick, D. L., Chen, Y., Tong, W. M., Williams, R. S., 2004. Fabrication of a 34 × 34 crossbar structure at 50 nm half-pitch by UV-based nanoimprint lithography. **Nano Letters, 4**(7):1225-1229.

71. Choi, B. J., Jeong, D. S., Kim, S. K., Rohde, C., Choi, S., Oh, J. H., Kim, H. J., Hwang, C. S., Szot, K., Waser, R., Reichenberg, B., Tiedke, S., 2005. Resistive switching mechanism of TiO2 thin films grown by atomic-layer deposition. **Journal of Applied Physics, 98**(3):033715.

72. Akinaga, H., Shima, H., 2010. Resistive Random Access memory (ReRAM) Based on Metal Oxides. **Proceedings of the IEEE, 98**(12):2237-2251.

73. Kavehei, O., 2011. Memristive Devices and Circuits for Computing, Memory, and Neuromorphic Applications. The University of Adelaide, Doktora Tezi, 260 s.

74. Adee, S., 2008. The mysterious memristor. (Web sayfası: http://spectrum.ieee.org/semiconductors/design/the-mysterious-memristor). (Erişim tarihi: Temmuz 2015).

75. Nickel, J., 2011. Memristor materials engineering: from flash replacement towards a universal memory. (Web sayfası: http://webee.technion.ac.il/people/skva/5-NICKEL.PDF) (Erişim tarihi: Temmuz 2015)

76. Miller, K., 2010. Fabrication and Modeling of Thin-film Anodic Titania Memristors. Iowa State University, Yüksek Lisans Tezi, Iowa, 56 s.

77. Prodromakis, T., Michelakis, K., Toumazou, C., 2010. Switching mechanisms in microscale memristors. **Electronics Letters, 46**(1):63-65.

78. Prodromakis, T., Michelakis, K., Toumazou, C., 2010. Fabrication and electrical characteristics of memristors with TiO_2/TiO_{2+X} active layers, pp. 1520-1522. *ISCAS, Proceedings of 2010 IEEE International Symposium on Circuits and Systems*, May 30-June 2, Paris.

79. Yakopcic, C., 2011. Memristor Devices: Fabrication, Characterizatıon, Simulation, And Circuit Design. University of Dayton, Yüksek Lisans Tezi, Ohio, 78 s.

80. Jo, S. H., Chang, T., Ebong, I., Bhadviya, B. B., Mazumder, P., Lu, W., 2010. Nanoscale memristor device as synapse in neuromorphic systems. **Nano Letters, 10**(4):1297-1301.

81. Oblea, A. S., Timilsina, A., Moore, D., Campbell, K. A., 2010. Silver chalcogenide based memristor devices, pp. 1-3. IJCNN, The 2010 International Joint Conference on Neural Networks, July 18-23, Barcelona.

82. Kumar, A., Rawal Y., Baghini, M. S., 2012. Fabrication and characterization of the ZnO-based memristor, pp. 1-3. *ICEE, 2012 International Conference on Emerging Electronics*, December 15-17, Mumbai.

83. Kumar, A., Baghini, M. S., 2014. Experimental study for selection of electrode material for ZnO-based memristors. **Electronics Letters, 50**(21):1547-1549.

84. Wang, X., Chen, Y., Xi, H., Li, H., Dimitrov, D., 2009. Spintronic memristor through spin-torque-induced magnetization motion. **IEEE Electron Device Letters, 30**(3):294-297.

85. Chen, Y., Wang, X., 2009. Compact modeling and corner analysis of spintronic memristor, pp. 7-12. NANOARCH'09, IEEE/ACM International Symposium on Nanoscale Architectures, July 30-31, San Francisco.

86. Elshamy, M., Mostafa, H., Sameh Said, M., 2014. Comparative review of the TiO2 and the spintronic memristor devices, pp. 1-6. *CCECE, 2014 IEEE 27th Canadian Conference on Electrical and Computer Engineering*, May 4-7, Toronto.

87. Mazumder, P., Kang, S. M., Waser, R., 2012. Memristors: devices, models, and applications. **Proceedings of the IEEE, 100**(6):1911-1919.

88. Snider, G.S., 2008. Spike-timing-dependent learning in memristive nanodevices, pp. 85-92. *NANOARCH 2008, IEEE International Symposium on Nanoscale Architectures*, June 12-13, Anaheim.

89. Linares-Barranco, B., Serrano-Gotarredona, T., 2009. Exploiting memristance in adaptive asynchronous spiking neuromorphic nanotechnology systems, pp. 601-604. *IEEE-NANO 2009, 9th IEEE Conference on Nanotechnology*, July 26-30, Genoa.

90. Choi, H., Jung, H., Lee, J., Yoon, J., Park, J., Seong, D. J., Lee, W., Hasan, M., Jung, G. Y., Hwang, H., 2009. An electrically modifiable synapse array of resistive switching memory. **Nanotechnology, 20**(34):345201.

91. Pershin, Y.V., Di Ventra, M., 2011. Memory effects in complex materials and nanoscale systems. **Advances in Physics, 60**(2):145-227.

92. Perez-Carrasco, J.A., Zamarreno-Ramos, C., Serrano-Gotarredona, T., Linares-Barranco, B., 2010. On neuromorphic spiking architectures for asynchronous STDP memristive systems, pp. 1659-1662. *ISCAS, Proceedings of 2010 IEEE International Symposium on Circuits and Systems*, May 30-June 2, Paris.

93. Pershin, Y.V., Di Ventra, M., 2010. Experimental demonstration of associative memory with memristive neural networks. **Neural Networks, 23**(7):881-886.

94. Di Ventra, M., Pershin, Y.V., 2011. Biologically-inspired electronics with memory circuit elements," **Advances in Neuromorphic Memristor Science and Applications (Springer Series in Cognitive and Neural Systems), 4**:15-36.

95. Zamarreno-Ramos, C., Camunas-Mesa, L. A., Perez-Carrasco, J. A., Masquelier, T., Serrano-Gotarredona, T., Linares-Barranco, B., 2011. On spike-timing-dependent-plasticity, memristive devices, and building a self-learning visual cortex. **Frontiers in Neuroscience, 5**(26).

96. Ebong, I.E., Mazumder, P., 2012. CMOS and memristor-based neural network design for position detection. **Proceedings of the IEEE, 100**(6):2050-2060.

97. Pershin, Y.V., Di Ventra, M., 2010. Practical approach to programmable analog circuits with memristors. **IEEE Transactions on Circuits and Systems I: Regular Papers, 57**(8):1857-1864.

98. Shin, S., Kim, K., Kang, S.-M. S., 2011. Memristor applications for programmable analog ICs. **IEEE Transactions on Nanotechnology, 10**(2):266-274.

99. Shin, S., Kim, K., Kang, S.-M. S., 2009. Memristor-based fine resolution programmable resistance and its applications, pp. 948-951. *ICCCAS 2009, International Conference on Communications, Circuits and Systems*, July 23-25, Milpitas.

100. Varghese, D., Gandhi, G., 2009. Memristor based high linear range differential pair, pp. 935-938. *ICCCAS 2009, International Conference on Communications, Circuits and Systems*, July 23-25, Milpitas.

101. Li, Q., Xu, H., Liu, H., Tian, X., 2012. Study of the noninverting amplifier based on memristor with linear dopant drift, pp. 1136-1139. *ISDEA, 2012 Second International Conference on Intelligent System Design and Engineering Application*, January 6-7, Sanya.

102. Smaili, S., Massoud, Y., 2013. Studying the effect of memristor state variability on the gain of memristor-based tunable amplifiers, pp. 912-915. *MWSCAS, 2013 IEEE 56th International Midwest Symposium on Circuits and Systems*, August 4-7, Columbus.

103. Yener, Ş. C., Mutlu, R., Kuntman, H., 2014. A new memristor-based high-pass filter/amplifier: Its analytical and dynamical models, pp. 1-4. *RADIOELEKTRONIKA, 2014 24th International Conference Radioelektronika*, April 15-16, Bratislava.

104. Wizenberg, R., Khiat, A., Berdan, R., Papavassiliou, C., Prodromakis, T., 2014. Applications of solid-state memristors in tunable filters, pp. 2269-2272. *ISCAS, 2014 IEEE International Symposium on Circuits and Systems*, June 1-5, Melbourne VIC.

105. Jameel, S., Koraşli, C., Nacaroglu, A., 2013. Realization of Biquadratic Filter by Using Memristor, pp. 52-56. *TAEECE, 2013 International Conference on Technological Advances in Electrical, Electronics and Computer Engineering*, May 9-11, Konya.

106. W. Wang, W., Yu, Q., Xu, C., Cui, Y., 2009. Study of filter characteristics based on PWL memristor, pp. 969-973. *ICCCAS 2009, International Conference on Communications, Circuits and Systems*, July 23-25, Milpitas.

107. Ascoli, A., Tetzlaff, R., Corinto, F., Mirchev, M., Gilli, M., 2013. Memristor-based filtering applications, pp. 1-6. *LATW, 2013 14th Latin American Test Workshop*, April 3-5, Cordoba.

108. Chew, Z.J., Li, L., 2013. Printed circuit board based memristor in adaptive lowpass filter. **Electronics Letters, 48**(25):1610-1611.

109. ElSamman, A.H., Radwan, A.G., Madian, A.H., 2013. The modified single input Op-Amps memristor based oscillator, pp. 1-4. *ICCSPA, 2013 1st International Conference on Communications, Signal Processing, and their Applications*, February 12-14, Sharjah.

110. Lehtonen, E., Laiho, M., Poikonen, J., 2010. A chaotic memristor circuit, pp. 1-3. *CNNA, 2010 12th International Workshop on Cellular Nanoscale Networks and Their Applications*, February 3-5, Berkeley.

111. Corinto, F., Ascoli, A., Gilli, M., 2011. Nonlinear dynamics of memristor oscillators. **IEEE Transactions on Circuits and Systems I: Regular Papers, 58**(6):1323-1336.

112. Driscoll, T., Pershin, Y. V., Basov, D. N., Di Ventra, M., 2011. Chaotic memristor. **Applied Physics A: Materials Science & Processing, 102**(4):885-889.

113. Bao, B.C., Liu, Z., Xu, J.P., 2010. Steady periodic memristor oscillator with transient chaotic behaviours. **Electronics Letters, 46**(3):237-238.

114. Lin, Z.H., Wang, H.X., 2009. Image encryption based on chaos with PWL memristor in Chua's circuit, pp. 964-968. *ICCCAS 2009, International Conference on Communications, Circuits and Systems*, July 23-25, Milpitas.

115. Itoh, M., Chua, L. O., 2009. Memristor cellular automata and memristor discrete-time cellular neural networks. **International Journal of Bifurcation and Chaos, 19**(11):3605-3656.

116. Laiho, M., Lehtonen, E., 2010. Cellular nanoscale network cell with memristors for local implication logic and synapses, pp. 2051-2054. *ISCAS, Proceedings of 2010 IEEE International Symposium on Circuits and Systems*, May 30-June 2, Paris.

117. Duan, S., Hu, X., Dong, Z., Wang, L. Mazumder, P., 2015. Memristor-based cellular nonlinear/neural network: design, analysis, and applications. **IEEE Transactions on Neural Networks and Learning Systems, 26**(6):1202-1213.

118. Cserey, G, Rak, A, Jakli, B., Prodromakis, T., 2010. Cellular neural networks with memristive cell devices, pp. 938-941. *ICECS, 2010 17th IEEE International Conference on Electronics, Circuits, and Systems*, December 12-15, Athens.

119. Chen, X., Wu, G., Bao, D., 2008. Resistive switching behavior of Pt/$Mg_{0.2}Zn_{0.8}O$/Pt devices for nonvolatile memory applications. **Applied Physics Letters, 93**(9):093501.

120. Ho, Y., Huang, G.M., Li, P., 2009. Nonvolatile memristor memory: device characteristics and design implications, pp. 485-490. *ICCAD, 2009 IEEE/ACM International Conference on Computer-Aided Design-Digest of Technical Papers*, November 2-5, San Jose.

121. Ebong, I.E, Mazumder, P., 2011. Self-controlled writing and erasing in a memristor crossbar memory. **IEEE Transactions on Nanotechnology, 10**(6):1454-1463.

122. Kannan, S., Karimi, N., Karri, R., Sinanoglu, O., 2015. Modeling, detection, and diagnosis of faults in multilevel memristor memories. **IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 34**(5):822-834.

123. Ho, Y., Huang, G.M., Li, P., 2011. Dynamical properties and design analysis for nonvolatile memristor memories. **IEEE Transactions on Circuits and Systems I: Regular Papers, 58**(4):724-736.

124. Ho, P.W.C., Almurib, H.A.F., Kumar, T.N., 2014. One-bit non-volatile memory cell using memristor and transmission Gates, pp. 244-248. *ICED, 2014 2nd International Conference on Electronic Design*, August 19-21, Penang.

125. Sarwar, S.S., Saqueb, S.A.N., Quaiyum, F., Rashid, A.B.M.H.-U., 2013. Memristor-based nonvolatile random access memory: hybrid architecture for low power compact memory design. **IEEE Access, 1**:29-34.

126. Y. Zhang, Y., Shen, Y., Wang, X., Guo, Y., 2015. A novel design for memristor-based OR gate. **IEEE Transactions on Circuits and Systems II: Express Briefs**, doi:10.1109/TCSII.2015.2435354.

127. Shin, S., Kim, K., Kang, S.-M. S., 2011. Reconfigurable stateful nor gate for large-scale logic-array integrations. **IEEE Transactions on Circuits and Systems II: Express Briefs, 58**(7):442-446.

128. Zhang, Y., Shen, Y., Wang, X., Cao, L., 2015. A novel design for memristor-based logic switch and crossbar circuits. **IEEE Transactions on Circuits and Systems I: Regular Papers, 62**(5):1402-1411.

129. Gao, L., Alibart, F., Strukov, D. B., 2013. Programmable CMOS/memristor threshold logic. **IEEE Transactions on Nanotechnology, 12**(2):115-119.

130. Rose, G.S., Rajendran, J., Manem, H., Karri, R., Pino, R.E., 2012. Leveraging memristive systems in the construction of digital logic circuits. **Proceedings of the IEEE, 100**(6):2033-2049.

131. Kvatinsky, S., Belousov, D., Liman, S., Satat, G., Wald, N., Friedman, E.G., Kolodny, A., Weiser, U.C., 2014. Magic–memristor-aided logic. **IEEE Transactions on Circuits and Systems II: Express Briefs, 61**(11):895-899.

132. Papandroulidakis, G., Vourkas, I., Vasileiadis, N., Sirakoulis, G.C., 2014. Boolean logic operations and computing circuits based on memristors. **IEEE Transactions on Circuits and Systems II: Express Briefs, 61**(12):972-976.

133. Zhu, X., Yang, X., Wu, C., Xiao, N., Wu, J., Yi, X., 2013. Performing stateful logic on memristor memory. **IEEE Transactions on Circuits and Systems II: Express Briefs, 60**(10):682-686.

134. Raja, T., Mourad, S., 2009. Digital logic implementation in memristor-based crossbars, pp. 939-943. *ICCCAS 2009, International Conference on Communications, Circuits and Systems*, July 23-25, Milpitas.

135. Sampath, M., Mane, P.S., Ramesha, C.K., 2015. Hybrid CMOS-memristor based FPGA architecture, pp. 1-6. *VLSI-SATA, 2015 International Conference on VLSI Systems, Architecture, Technology and Applications*, January 8-10, Bangalore.

136. Cong, J., Xiao, B., 2011. mrFPGA: A novel FPGA architecture with memristor-based reconfiguration, pp. 1-8. *NANOARCH, 2011 IEEE/ACM International Symposium on Nanoscale Architectures*, June 8-9, San Diego.

137. Mane, P.S., Paul, N., Behera, N., Sampath, M., Ramesha, C.K., 2014. Hybrid CMOS-Memristor based configurable logic block design, pp. 1-5. *ICECS, 2014 International Conference on Electronics and Communication Systems*, February 13-14, Coimbatore.

138. Wang, W., Jing, T.T., Butcher, B., 2010. FPGA based on integration of memristors and CMOS devices, pp. 1963-1966. *ISCAS, Proceedings of 2010 IEEE International Symposium on Circuits and Systems*, May 30-June 2, Paris.

139. Medeiros-Ribeiro, G., Nickel, J. H., Yang, J. J., 2011. Progress in CMOS memristor integration, pp. 246-249. *ICCAD, 2011 IEEE/ACM International Conference on Computer-Aided Design*, November 7-10, San Jose.

140. Wang, Y., Fei, W., Yu, H., 2012. SPICE simulator for hybrid CMOS memristor circuit and system, pp. 1-6. *CNNA, 2012 13th International Workshop on Cellular Nanoscale Networks and Their Applications*, August 29-31, Turin.

141. Fei, W., Yu, H., Zhang, W., Yeo, K.S., 2012. Design exploration of hybrid CMOS and memristor circuit by new modified nodal analysis. **IEEE Transactions on Very Large Scale Integration (VLSI) Systems, 20**(6):1012-1025.

142. Biolek, D., 2014. Memristor emulators, pp. 487-503. *In:* Memristor Networks (Eds: A. Adamatzky, L. Chua). Springer International Publishing, Switzerland.

143. Mutlu, R., Karakulak, E., 2009. Mühendislik eğitiminde kullanılabilecek bir memristör (hafızalı direnç) taklit devresi, pp. 311-314. *13. Elektrik, Elektronik, Bilgisayar ve Biyomedikal Mühendisliği Ulusal Kongresi*.

144. Mutlu, R., Karakulak, E., 2010. Emulator circuit of $Ti0_2$ memristor with linear dopant drift made using analog multiplier, pp. 380-384. *ELECO 2010, National Conference on Electrical, Electronics and Computer Engineering*, 2-5 Aralık, Bursa.

145. Valsa, J., Biolek, D., Biolek, Z., 2010. An analogue model of the memristor. **International Journal of Numerical Modelling: Electronic Networks, Devices and Fields, 24**(4):400-408.

146. Sodhi, A., Gandhi, G., 2010. Circuit mimicking TiO_2 memristor: a plug and play kit to understand the fourth passive element. **International Journal of Bifurcation and Chaos, 20**(08):2537-2545.

147. Kim, H., Sah, M.P., Yang, C., Cho, S., Chua, L.O., 2012. Memristor emulator for memristor circuit applications. **IEEE Transactions on Circuits and Systems I: Regular Papers, 59**(10):2422-2431.

148. Sah, M.P., Yang, C., Kim, H., Chua, L., 2012. A voltage mode memristor bridge synaptic circuit with memristor emulators. **Sensors 2012, 12**(3):3587-3604.

149. Wang, X.Y., Fitch, A.L., Herbert, H.C.I., Sreeram, V., Qi, W.G., 2012. Implementation of an analogue model of a memristor based on a light-dependent resistor. **Chinese Physics B, 21**(10):108501.

150. Biolek, D., Bajer, J., Biolkova, V., Kolka, Z., 2011. Mutators for transforming nonlinear resistor into memristor, pp. 488-491. *ECCTD, 2011 20th European Conference on Circuit Theory and Design*, August 29-31, Linkoping.

151. Biolkova, V., Biolek, D., Kolka, Z., 2012. Unified approach to synthesis of mutators employing operational transimpedance amplifiers for memristor emulation, pp. 110-115. *IMCAS'12, Proceedings of the 11th International Conference on Instrumentation, Measurement, Circuits and Systems*, April 18-20, Rovaniemi.

152. Abuelma'atti, M.T., Khalifa, Z.J., 2015. A continuous-level memristor emulator and its application in a multivibrator circuit. **AEU - International Journal of Electronics and Communications, 69**(4):771-775.

153. Abuelma'atti, M.T., Khalifa, Z.J., 2014. A new memristor emulator and its application in digital modulation. **Analog Integrated Circuits and Signal Processing, 80**(3):577-584.

154. Sanchez-Lopez, C., Mendoza-Lopez, J., Carrasco-Aguilar, M.A., Muniz-Montero, C., 2014. A floating analog memristor emulator circuit. **IEEE Transactions on Circuits and Systems II: Express Briefs, 61**(5):309-313.

155. Wu, H.G., Bao, B.C., Chen, M., 2014. Threshold flux-controlled memristor model and its equivalent circuit implementation. **Chinese Physics B, 23**(11):118401.

156. Yang, C., Choi, H., Park, S., Sah, M.P., Kim, H., Chua, L.O., 2015. A memristor emulator as a replacement of a real memristor. **Semiconductor Science and Technology, 30**(1):015007.

157. Shin, S., Zheng, L., Weickhardt, G., Cho, S., Kang, S.-M.S., 2013. Compact circuit model and hardware emulation for floating memristor devices. **IEEE Circuits and Systems Magazine, 13**(2):42-55.

158. Elwakil, A.S., Fouda, M.E., Radwan, A.G., 2013. A simple model of double-loop hysteresis behavior in memristive elements. **IEEE Transactions on Circuits and Systems II: Express Briefs, 60**(8):487-491.

159. Kılıç, R., 2000. Karışık Modlu Yeni Bir Kaotik Devre Modeli Tasarımı ve Güvenilir Haberleşme Amaçlı Sistem Gerçekleştiriminde Kullanılması. Erciyes Üniversitesi, Fen Bilimleri Enstitüsü, Doktora Tezi, Kayseri, 121s.

160. Kılıç, R., Kiliç R., 2010. A Practical Guide For Studying Chua's Circuits. World Scientific Publishing, Singapur, 220 pp.

161. Muthuswamy, B., Chua, L.O., 2010. Simplest chaotic circuit. **International Journal of Bifurcation and Chaos, 20**(5):1567-1580.

162. Hrubos, Z., 2012. Synthesis of memristor — Based chaotic circuit, pp. 416-420. *2012 35th International Conference on Telecommunications and Signal Processing (TSP)*, July 3-4, Prague.

163. Yıldırım Dalkıran, F., 2011. Kaotik Sistem Tasarımında Programlanabilir Analog Dizi Uygulamaları. Erciyes Üniversitesi, Fen Bilimleri Enstitüsü, Doktora Tezi, Kayseri, 217 s.

164. Gaudet, V.C., Gulak, P.G., 1998. Implementation issues for high-bandwidth field-programmable analog arrays. **Journal of Circuits, Systems and Computers, 8**:541.

165. Znamirowski, L., Palusinski, O.A., Vrudhula, S.B.K., 2004. Programmable analog/digital arrays in control and simulation. **Analog Integrated Circuits and Signal Processing, 39**(1):55-73.

166. Wang H., 2002. Field Programmable Analog Array Synthesis. University of Arizona, Department of Electrical and Computer Engineering, Ph.D. Thesis, Arizona, 200 s.

167. Berenson, D., Estevez, N., Lipson, H., 2005. Hardware evolution of analog circuits for in-situ robotic fault-recovery, pp. 12-19. *2005 NASA/DoD Conference on Evolvable Hardware*, June 29-July 1.

168. Anadigm AN231E04 Kullanım Klavuzu. (Web sayfası: **http://www.anadigm.com/_doc/UM000231-U001.pdf**), (Erişim tarihi: Temmuz 2015)

169. Anadigm. (Web sayfası: **http://www.anadigm.com/index.asp**), (Erişim tarihi: Temmuz 2015).

170. Arık, S., Kılıç, R., 2014. Reconfigurable Hardware Platform for experimental testing and verifying of memristor-based chaotic systems. **Journal of Circuits, Systems, and Computers, 23**(10):1450145.

ÖZGEÇMİŞ

KİŞİSEL BİLGİLER

Adı, Soyadı : Seda ARIK
Uyruğu : Türkiye (TC)
Doğum Tarihi ve Yeri : 10 Temmuz 1988, Kayseri
Medeni Durumu : Bekâr
Tel : +90 352 206 66 66/
Email : arikseda@erciyes.edu.tr
Yazışma Adresi : Erciyes Üniversitesi Sivil Havacılık Yüksekokulu 38039 Talas/KAYSERİ

EĞİTİM

Derece	Kurum	Mezuniyet Tarihi
Doktora	ERÜ Fen Bilimleri Enstitüsü Sivil Havacılık Anabilim Dalı	-
Yüksek Lisans	ERÜ Fen Bilimleri Enstitüsü Sivil Havacılık Anabilim Dalı	2014
Lisans	ERÜ Mühendislik Fakültesi Elektrik Elektronik Mühendisliği	2010
Lise	Sami Yangın Anadolu Lisesi, Kayseri	2006

İŞ DENEYİMLERİ

Yıl	Kurum	Görev
2011- Halen	Erciyes Üniversitesi Sivil Havacılık Yüksekokulu	Araştırma Görevlisi

YABANCI DİL

İngilizce.

YAYIN ve BİLDİRİ

1. Arık, S., Kılıç, R., 2014. Reconfigurable hardware platform for experimental testing and verifying of memristor-based chaotic systems. **Journal of Circuits, Systems and Computers, 23**(10):1450145
2. Türkmen, İ., Arık, S., 2014. Mach sayısının yapay sinir ağları ile hesaplanması. *UHUK 2014, Ulusal Havacılık ve Uzay Konferansı*, 8-10 Eylül, Kayseri.